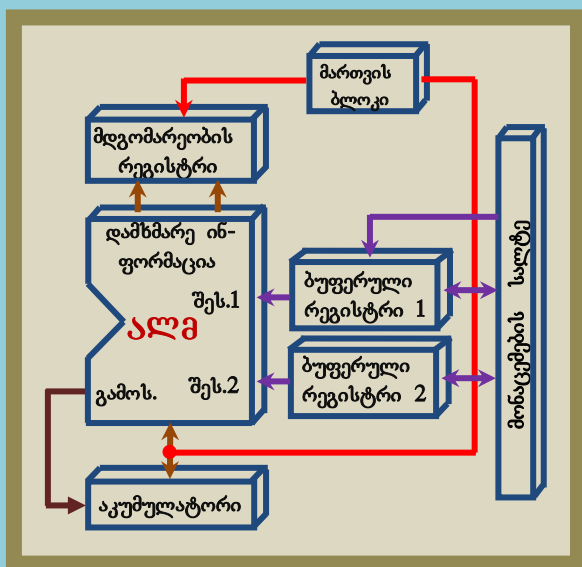


ელექსანდრე დუნდუა

**ტრანსპორტზე
მიკროპროცესორული
ტექნიკის გამოყუ-
ნების საფუძვლები**



« ტექნიკური უნივერსიტეტი »

ადამიანის მიერ საუკუნეზე მეტი ხნის წინათ გამოგონებულ პირველ რელეურ მმართველ მოწყობილობებს წარმოადგენს სიგნალიზაციის, ცენტრალიზაციისა და ბლოკირების მოწყობილობები, რომლებსაც დღეს სარკინიგზო ავტომატიკისა და ტელემექანიკის მოწყობილობებსაც უწოდებენ.

მიკროპროცესორული საელემენტო ბაზის გამოყენება საშუალებას გვაძლევს დავამუშავოთ სარკინიგზო ავტომატიკისა და ტელემექანიკის მნიშვნელოვნად გაფართოებული ფუნქციური შესაძლებლობების მქონე თვისობრივად ახალი სისტემები.

უმაღლესი კლასის მეშვიდე სერიის ავტომობილ BMW–ში ფუნქციონირებს 60-ზე მეტი მიკროკონტროლერი.

სათანადო ჰიპერბოლის გამოყენების შემთხვევაში თანამედროვე ავიაგამანადგურებელი შეიძლება სპეციალიზებული რთული მიკროპროცესორული სისტემის გარე მოწყობილობად მივიჩნიოთ.



Alexander Dundua
Professor of the Georgian
Technical University

ალექსანდრე დუნდუა. ტრანსპორტზე მიკროპროცესორული ტექნიკის გამოყენების საფუძვლები. დამხმარე სახელმძღვანელო უმაღლესი სკოლის სტუდენტებისათვის. თბილისი: «ტექნიკური უნივერსიტეტი»; **2017 წელი. - 344 გვ.**

განხილულია ტრანსპორტზე მიკროპროცესორული ტექნიკის გამოყენების საკითხები, მოცემულია: ძირითადი ცნობები მიკროპროცესორებისა და მიკროკომპიუტერების შესახებ, ელექტრონულ-გამოთვლითი ტექნიკის საინფორმაციო-ლოგიკური საფუძვლები, სხვადასხვა სირთულის მიკროპროცესორული სისტემების ორგანიზების პრინციპები, მათი ფუნქციონირების ალგორითმები და აგრეთვე ლოგიკური მოწყობილობების პროგრამული რეალიზების მეთოდები.

დანართებში მოცემულია მიკროპროცესორულ ტექნიკაში გამოყენებული ინგლისური ტერმინოლოგია და აბრევიატურები, აგრეთვე განხილულია ელექტრონიკის სხვადასხვა საკითხი.

განკუთვნილია «ტრანსპორტის», «საგზაო ინჟინერიისა» და «საზღვაო მეცნიერებების» საგანმანათლებლო პროგრამათა ბაკალავრებისათვის; შეიძლება გამოყენებული იქნეს აგრეთვე «მექანიკის ინჟინერიისა და ტექნოლოგიის» საგანმანათლებლო პროგრამის ბაკალავრების, ტექნიკური პროფილის სპეციალისტების, მაგისტრანტებისა და მიკროპროცესორული ტექნიკით დაინტერესებული ნებისმიერი პირის მიერ.

რეცენზენტები: პროფესორი

მერაბ გოცაძე

შპს «თბილისის სატრანსპორტო კომპანიის» სიგნალიზაციისა და კავშირგაბმულობის სამსახურის სამგზავრო ავტომატიკის დისტანციის უფროსი

გიორგი რევაზიშვილი

ტექსტის აწყობა, გრაფიკული გაფორმება და გარეკანი

ალექსანდრე დუნდუასი

*სიყვარულით ჩემს შვილებს - კერიკოსა
და ალექსანდრეს!*

წინასიტყვაობის მაგიერ

**ანუ მმართველი მოწყობილობების აგებისა და
ტრანსპორტზე მათი გამოყენების საპროექტისათვის**

შესასვლელი (მმართველი) ზემოქმედებების შედეგად ნახტომისე-
ბურად გადანაცვლებადი ელემენტის შემცველი პირველი ავტომატურ
მოწყობილობა, რომელიც ახდენდა გამოსასვლელთან მიერთებული
ელექტრული მოწყობილობების კომუტირებას (ჩართვას, გამორთვას,
გადართვას), **1835** წელს გამოიგონა **ჯ. ჰენრიმ**. მოქმედების პრინცი-
პის მიხედვით იგი წარმოადგენდა კონტაქტის ელექტრომაგნიტურ გა-
დამრთველს და იმ ფუნქციის გამო, რისთვისაც იგი პირველად იქნა
გამოყენებული, მიიღო სახელწოდება **relay (რელე)**, რაც გულისხმობს
დასვენებული ცხენით დაღლილი საფოსტო ცხენის შეცვლის ანალო-
გიით ძლიერი ღენით შესუტებული ღენის შეცვლას.

რელე უწყვეტი ან დისკრეტული შესასვლელი ზემოქმედების შე-
დეგად ნახტომისებურად ცვლის საკუთარი კონტაქტური ან უკონტაქ-
ტო გამოსასვლელის ელექტროფიზიკურ მდგომარეობას. შესასვლელი
ზემოქმედების გავლენით გამოსასვლელის ელექტროფიზიკური მდგო-
მარეობის ნახტომისებურად ცვლილებას **რელეური მახასიათებელი**
ეწოდება.

გამოსასვლელის ელექტროფიზიკური მდგომარეობის ნახტომისე-
ბურად ცვლა რელეს საშუალებას აძლევს მოახდინოს მის გამოსასვლე-
ლზე (გამოსასვლელზე) მიერთებული ელექტრული წრედების კო-
მუტირება (ჩართვა, გამორთვა, გადართვა). რელეს რეალურ კონს-
ტრუქციებს აქვს მართვის **კვაზინახტომისებური მახასიათებელი** და
ამიტომ იგი ამოქმედდება არა მყისიერად, არამედ მმართველი სიგნა-
ლის მიმართ გარკვეული დაყოვნებით. მინიმალური რაოდენობის კა-
ეშირის ხაზებით დაკავშირებული მინიმალური რაოდენობის დეტა-

ლებისაგან რეალიზებულ უმარტივეს რელეს *რელეური ელემენტი* ეწოდება. რელეური ელემენტებით შეიძლება ავაგოთ რთული რელეები და *რელეური მოწყობილობები*.

ჰენრის მიერ გამოგონებული რელე წარმოადგენდა ელექტრომაგნიტურ მოწყობილობას. გამოგონებიდან **40** წლის განმავლობაში იგი მარტო ტელეგრაფიაში გამოიყენებოდა და მხოლოდ **1878** წლიდან დაიწვეს მისი გამოყენება იმ პერიოდისათვის ინოვაციურად მიჩნეულ *სატელეფონო ტექნიკაში*. ამის შემდეგ მალე ელექტრომაგნიტური რელეები გამოყენებული იქნა ელექტროტექნიკური, რადიოტექნიკური და ხელსაწყოთსამშენებლო მოწყობილობებშიც, რომლებშიც იგი ელექტრული წრედების საკომუტაციო ფუნქციებს ასრულებდა. ყველაზე მოგვიანებით რელეს გამოყენება დაიწვეს *მმართველი მოწყობილობების* ასაგებად.

მართვა წარმოადგენს წინასწარ განსაზღვრული მიზნის მიღწევისათვის გამიზნული მოქმედებების ერთობლობას. მათი შესრულება მოითხოვს აზროვნებითი და პრაქტიკული საქმიანობის ჰარმონიული ერთობლობას და მეტად შრომატევადია. მისი შემსუბუქების მიზნით ადამიანს ბუნებრივად გაუჩნდა *მმართველი მოწყობილობების* აგების მიზანი. მართვის ტექნიკური მოწყობილობების აგების დროს წამოჭრილი პრობლემების გადასაწყვეტად **1937** წელს *ნორბერტ ვინერმა* შეკრიბა მეცნიერები, რომელთა ძალისხმევით მოგვიანებით წარმოშვა ახალი მეცნიერება – *კიბერნეტიკა*. ფიზიოლოგები პირველად შეეჯახნენ ინჟინრული ტიპის იდეებს. მეცნიერების ერთმანეთისაგან მნიშვნელოვნად დაშორებულ სფეროებში მომუშავე სპეციალისტების ურთიერთობამ გამოიღო ნაყოფი და **1943** წელს ამერიკელმა ნეიროფიზიოლოგმა *უ. მაკ-კალონმა* და მისმა მოწაფემ *უ. პიტსმა* [20]:

▲ დაამუშავეს *ნეირონის*, როგორც უმარტივესი პროცესორული ელემენტის მოდელი;

▲ შემოგვთავაზეს ლოგიკური და არითმეტიკული ოპერაციების შესრულების უნარის მქონე *ნეირონული ქსელის* სტრუქტურა;

▲ გამოთქვეს დასაბუთებული ვარაუდი იმის შესახებ, რომ მათ მიერ შემოთავაზებულ ნეირონულ ქსელს აქვს სწავლის, სახეების ამოცნობისა და მიღებული ინფორმაციის განზოგადების უნარი.

მაკ-კალონისა და *ვალტერ პიტსის* მიერ დაწყებული კვლევები ლოგიკურად დაასრულა ამერიკელმა მათემატიკოსმა *სტივენ კოულ*

კლინმა, რომელმაც ნეირონული მოდელი აღწერა **რეგულარულ სიმრავლედ** წოდებული საკუთარი მათემატიკური სისტემის გამოყენებით. მის საპატივცემლოდ რეგულარულ სიმრავლეთა აღგებრას **კლინის აღგებრა** ეწოდა. აღნიშნული აღგებრის რეგულარული გამოსახულების საფუძველზე აკადემიკოსმა **ვ. მ. გლუშკოვმა** შემოგვთავაზა სასრული ავტომატების აბსტრაქტული სინთეზის ძირითადი ალგორითმი [5]. ამ ალგორითმის ფორმალიზებული ვარიანტი ჩვენ მიერ იქნა დამუშავებული, რომელიც **2005 -2008** წლებში მიმოსვლის გზათა **სანეტ-პეტერბურგის** სახელმწიფო უნივერსიტეტის სამეცნიერო შრომების კრებულებში გამოქვეყნდა [6;7]. მისი გადამუშავებული ვარიანტი **ღანართი 4**-შია მოყვანილი.

ჯონ ფონ ნეიმანმა მმართველი მოწყობილობების ასაგებად ნეირონული არასაიმიდო ელემენტების გამოყენების შესაძლებლობების შესწავლისას დაასკვნა, რომ სტრუქტურაში საკმაო დიდი რაოდენობის ელემენტების შეტანით შეიძლება უზრუნველყოფილიყო აღნიშნული მოწყობილობის საიმიდო ფუნქციონირება [23].

ნეიმანის მიერ დაწყებული კვლევა განაგრძო **კლოდ შენონმა**, რომელმაც ციფრული მოწყობილობის ასაგებად აბსტრაქტული ნეირონული ელემენტების ნაცვლად გამოიყენა რელეები.

რელეები **ნეიმანს** შემთხვევით არ აურჩევია. მან ჯერ კიდევ **1938** წელს გამოაქვეყნა რელეური და გადამრთველი სქემებისადმი მიძღვნილი ნაშრომი, რომელშიც დაასაბუთა **XIX** საუკუნის შუა პერიოდში ინგლისელი მათემატიკოსის **ჯორჯ ბულის** მიერ დამუშავებული **ლოგიკის აღგებრის** უდიდესი პრაქტიკული მნიშვნელობა [22].

აღნიშნული აღგებრა თითქმის მთელი საუკუნის განმავლობაში ითვლებოდა პრაქტიკული ღირებულებებისაგან დაცლილ წმინდა თეორიული მნიშვნელობის შრომად. **შენონმა** გვიჩვენა ასეთი შეხედულების მცდარობა. მან დაგვანახა ლოგიკურ ფუნქციებსა და რელეურ მოწყობილობებს შორის არსებული ურთიერთცალსახა შესაბამისობა: ნებისმიერ ლოგიკურ ფუნქციას შეეთანადება გარკვეული რელეური მოწყობილობა და პირიქით, ნებისმიერი რელეური მოწყობილობა ახდენს გარკვეული ლოგიკური ფუნქციის რეალიზებას. **კლაიდიერ მაიაკოვსკის** ერთ-ერთ ცნობილი ლექსის სტრიქონების პერიფრაზირებას თუ მოვახდენთ, შეგვიძლია ზემოთ ფორმულირებული პოსტულატი ასე ჩამოვაყალიბოთ: ვამბობთ ლოგიკურ ფუნქციას – რელეური

მოწყობილობა გვაქვს წარმოდგენილი, ვამბობთ რელეურ მოწყობილობას და გვულისხმობთ ამ მოწყობილობით რეალიზებულ ლოგიკურ ფუნქციას! სხვა სიტყვებით რომ ვთქვათ, **რელეური მოწყობილობის მათემატიკურ მოდელს წარმოადგენს ლოგიკური ფუნქცია.**

სწორედ რელეური მოწყობილობების ზემოთ აღნიშნული გამოკვლევამ ითამაშა გადამწყვეტი როლი იმაში, რომ **კლოდ შენონმა 1956 წელს ელზარდ ფორესტ მურთან** ერთად მმართველი მოწყობილობების ასაგებად **ნეიმანის** მიერ გამოყენებული აბსტრაქტული ნეირონული ელემენტების რეალურ ეკვივალენტებად სწორედ რელეები შეირჩია. მიღებულმა შედეგებმა გვიჩვენა მკვლევრების მიერ მიღებული გადაწყვეტილების სისწორე. აღმოჩნდა, რომ რელეების გამოყენებისას მნიშვნელოვნად მცირდება მოწყობილობაში შესატანი დამატებითი ელემენტების რაოდენობა. არასაიმედო ნეირონების გამოყენებისას მოწყობილობის საიმედო ფუნქციონირებისათვის თუ მასში არსებული ელემენტების რაოდენობა დაახლოებით **60000**-ჯერ უნდა გაზრდილიყო, არასაიმედო რელეების გამოყენებისას აღნიშნული რაოდენობის მხოლოდ **67**-ჯერ გაზრდაც საკმარისი იყო [21].

აღნიშნული გამოკვლევის საფუძველზე დადგინდა, რომ საიმედო მმართველი მოწყობილობების ასაგებად გამოსაყენებელ ყველაზე საუკეთესო საელემენტო ბაზას იმ პერიოდისათვის **ელექტრომაგნიტური რელეები** წარმოადგენდა.

ინტუიციური მიხედვრილობის წყალობით რელეების გამოყენებით იქნა რეალიზებული **პირველი მმართველი მოწყობილობები**. მასაჩუსეტის უნივერსიტეტის პროფესორის **სემუელ კოლდუელის (Samuel H. Calduell)** აზრით ასეთ მოწყობილობებს წარმოადგენდა სიგნალიზაციის, ცენტრალიზაციისა და ბლოკირების (**სცბ**-ს) სისტემები [10], რომლებსაც დღეს **სარკინიგზო ავტომატიკისა და ტელეშესანიშნის სისტემებსაც** უწოდებენ.

რკინიგზის ტრანსპორტს მმართველი მოწყობილობების გამოყენების პირველობა ერგო არა მისი შემქმნელი პირების ახირებულობის, არამედ მათ მიერ ობიექტური აუცილებლობის გაცნობიერების გამო. ჯერ კიდევ **1825 წელს** გახსნილ **სტოკტონ-დარლინგტონის** პირველ რკინიგზაზე სულ რაღაც **24** კმ/სთ სიჩქარით მოძრავ პირველ შემადგენლობას წინ მიუძღოდა მხედარი, რომელსაც ხელში ეჭირა ალაში წარწერით **«The private danger is the public good»** (**«კერძო ზიფათი,**

საზოგადოებრივი კეთილდღეობა»). ლოზუნგის ჭეშმარიტების პრაქტიკულ დადასტურებას დიდი ხანი არ დასჭირვებია. 1830 წელს **ლივერპულსა და მანჩესტერის** დამაკავშირებელ რიგით მეორე რკინიგზის გახსნისას სარკინიგზო მშენებლობის თავამოღებულმა მომხრემ, ინგლისის პარლამენტის წევრმა **ჰუკინსონმა** ვერ შენიშნა მატარებლის გაგზავნის სიგნალი (ამ პერიოდში ორთქლმაგალს არ გააჩნდა საყვირი) და ორთქლავლის ბორბლებქვეშ მოჰყვა. ამ რკინიგზის ხაზის გახსნიდან რამდენიმე დღის შემდეგ მოხდა მეორე უბედური შემთხვევა: ქალაქებს **ლისტერსა და სვენიგტონს** შორის მოძრავი მატარებელი დაეჯახა ლისტერის ბაზარში მიმავალ ზეთითა და კვერცხებით დატვირთულ საზიდარს, რომელიც გადადიოდა სარკინიგზო გადასასვლელზე. აღნიშნულმა შემთხვევამ დიდი მღელვარება გამოიწვია და რკინიგზის დირექციამ იმ დღესვე მოიწვია თათბირი, რომელზედაც **ჯორჯ სტეფენსონის** წინადადებით გადაწყდა **ლივერპულ-მანჩესტერის** მთელ უბანზე გარკვეული მანძილის დაშორებით განელაგებინათ მესიგნალები. ისინი დღისით აღმებით, ხოლო ღამით ფარნებით გადასცემდნენ მატარებელთა მოძრაობის ნებადართავ და ამკრძალავ სიგნალებს.

1841 წელს ბრიტანეთში გამოჩნდა პირველი უძრავი სიგნალები – **სემაფორები** (ბერძ. **Sema** -ნიშანი, - **psoros**-მზიდი), რომლებიც დღევანდელი შუეჩნიშნის მექანიკური წინაპარია. ისინი მოძრავი ფრთებით უჩვენებდა მემანქანეს თავისუფალია თუ არა გზა, ხოლო ამ ფრთებს სპეციალური ბაგირის მეშვეობით მართავდნენ მესიგნალები. მათი ავტომატურად მართვის იდეა **XIX** საუკუნის შუა პერიოდში დაიბადა და მისი პირველი რეალიზაცია 1859 წელს საფრანგეთის ქალაქებს **პარიზსა და სან-ჟერმენის** სადგურებს შორის არსებულ უბანზე არსებული სემაფორებისათვის განახორციელა გამომგონებელმა **ჟან ბარანოვსკიმ**. ამის შემდეგ დაიწყო მატარებელთა უსაფრთხოდ მოძრაობისათვის სიგნალიზაციის, ცენტრალიზაციისა და ბლოკირების მოწყობილობების დამუშავებისა და გამოყენების ეპოქა.

მატარებელთა უსაფრთხოდ მოძრაობის ორგანიზებისათვის დაახლოებით 1860 წელს დიდი ბრიტანეთის რკინიგზებზე გამოჩნდა პირველი **მექანიკური ცენტრალიზაციები**. **XIX** საუკუნეში ბრიტანეთში ფუნქციონირებდა მექანიკური ცენტრალიზაციების დამამზადებელი რამდენიმე კომპანია, რომელთაგანაც გამოირჩეოდა **Saxby & Farmer**

კომპანია. გერმანიაში **XX** საუკუნის დასაწყისში ფართოდ იყო გავრცელებული **Einheit** მოდელის მექანიკური ცენტრალიზაცია. მექანიკური ცენტრალიზაციებიდან რელეურ ცენტრალიზაციებზე გადასვლის პროცესი ძალიან ნელა მიმდინარეობდა. ამ მიმართულებით გადადგმულ პირველ ნაბიჯებად შეიძლება ჩაითვალოს დაახლოებით **1870** წელს გამოგონებული **Blockfeld** სახელწოდების ბლოკ-აპარატი და სარელსო წრედები. ორივე ამ მოწყობილობამ ისეთი ფუნქციების რეალიზება გახადა შესაძლებელი, რომელთა შესრულება მექანიკური საშუალებებით შეუძლებელი იყო. ამან მნიშვნელოვნად გააფართოვა მექანიკური ცენტრალიზაციათა ტექნიკური შესაძლებლობები.

1900 წლიდან დაწყებულ შემდგომ ეტაპისათვის დამახასიათებელია ნაწილობრივ ელექტრული და ნაწილობრივ მექანიკური ფუნქციების მქონე (ე. წ. **ელექტრომექანიკური**) ცენტრალიზაციების დამუშავება.

რელეური ტექნოლოგიის გამოყენებით პირველი მთლიანად ელექტრული ცენტრალიზაციები დამუშავდა და დაინერგა ორ მსოფლიო ომებს შორის არსებულ პერიოდში. მეორე მსოფლიო ომის შემდგომ პირველ ორ ათწლეულში მოხდა მათი სრულყოფა და ისინი გადაიქცა მთელ მსოფლიოში გავრცელებულ ტექნოლოგიად. **დღეისათვის ექსპლუატირებადი ცენტრალიზაციების უმრავლესობა რელეურ ცენტრალიზაციას წარმოადგენს.**

სარკინიგზო მმართველი მოწყობილობების მომდევნო ეტაპს საფუძველი ჩაეყარა **1978** წელს, როდესაც **გეტებორგის (შვეცია)** სარკინიგზო სადგურზე დაინერგა შვედური ფირმა **Ericson**-ის მიერ დამუშავებული **JZN-850** სახელწოდების პირველი **მიკროპროცესორული ცენტრალიზაცია**. აქედან დაიწყო სარკინიგზო ავტომატიკისა და ტელემექანიკის **მიკროპროცესორული სისტემებით რელეური სისტემების შეცვლის პროცესი.**

ბოლო **30** წლის განმავლობაში მიკროპროცესორული და გამოთვლითი ტექნიკის ბაზაზე აგებული სარკინიგზო ავტომატიკისა და ტელემექანიკის სისტემები თანდათან მკვიდრდება სარკინიგზო პრაქტიკაში. მათი წარმოებით დაკავებულია არაერთი ცნობილი ფირმა, რომლებიც ინერგება არა მარტო განვითარებულ, არამედ მრავალ განვითარებად ქვეყანაშიც.

სპეციალისტები მიიჩნევენ, რომ **სტბ**-ს ტრადიციულ სისტემებს აქვს კარგი (80 წლამდე) ხანგამძლეობა [16]. ამიტომ რკინიგზაზე ახალ სისტემათა დანერგვის ტემპები ჩვეულებრივ მაღალი არ არის. ისედაც დაბალ ტემპებს კიდევ უფრო ანელებს მიკროელექტრონულ სისტემათა უსაფრთხოების პრობლემების გადაწყვეტის პროცესში წამოჭრილი სიძნელებები. ამიტომ მსოფლიოს რკინიგზებზე დღესაც ერთდროულად ფუნქციონირებს **სტბ**-ს სხვადასხვა თაობისა და მოდიფიკაციის მრავალი მოწყობილობა. მაგალითად, შვეიცარიაში გასული საუკუნის ბოლოს მუშაობდა 163 მექანიკური, 260 ელექტრომექანიკური, 413 რელეური და მხოლოდ ერთი მიკროპროცესორული ცენტრალიზაცია [16]. ანალოგური სიტუაციაა მრავალ სხვა ქვეყანაშიც.

საქართველოს რკინიგზის სადგურები და გადასარბენები, ბათუმის სადგურისა და მისთან მიმდებარე გადასარბენების გამოკლებით, მთლიანად ავტომატიკის რელეური სისტემებითაა აღჭურვილი. ისინი თანდათანობით უნდა ჩაანაცვლოს მიკროპროცესორულმა სისტემებმა. მათთვის დამახასიათებელი ლოგიკური ამოცანების გადაწყვეტისათვის მისადაგებული *ბინარული პროგრამის ბლოკ-სქემის* აგების ჩვენ მიერ დამუშავებული ფორმალური მეთოდი 2005 წელს იქნა გამოქვეყნებული *სანკტ-პეტერბურგის* ზემოთ აღნიშნული უნივერსიტეტის სამეცნიერო შრომების კრებულში [6]. მისი რადენადმე სახეშეცვლილი ვარიანტი 12.4 პარაგრაფში გვაქვს მოყვანილი.

მიკროპროცესორული ტექნიკის გამოყენების გარეშე არ ღარჩენილა *სავტომობილო წარმოება*. თანამედროვე ავტომობილში მიკროპროცესორული სისტემები მართავს ძრავას, მუხრუჭებს, მოსახვევებში ავტომობილის მოძრაობას; ავარიის დროს მათ მოჰყავს სამუშაო მდგომარეობაში უსაფრთხოების ბალიშები; ისინი ადევნებს თვალყურს მანქანაში არსებული დასაჯდომებისა და უკანა ხედვის სარკეების მდგომარეობას, იცავს მანქანას გატაცებისა და მოსრიალებისაგან, უზრუნველყოფს ავტომობილის გამონაბოლქვ აირებში მავნე აირების იმ დონემდე შემცირებას, რომელსაც მოითხოვს მრავალი ქვეყნის კანონმდებლობა, შესაძლებელს ხდის საწვავის ეკონომიურად ხარჯვას და ა.შ.

ვიმედოვნებთ, რომ მოცემული ნაშრომი ქართველ სტუდენტებს თანამედროვე სატრანსპორტო მიკროპროცესორული ტექნოლოგიების

ათვისებაში ქმედით დახმარებას გაუწევს. სიამოვნებით მივიღებთ მისი შემდგომი სრულყოფის მიზნით გამოთქმულ საქმიან მოსაზრებებს. ვეცდებით მასში არსებული შესაძლო ხარვეზი მომავალში აღმოვფხვრათ. ნაშრომში ყურადღება ძირითადად მიკროპროცესორულ ტექნიკაზე გვაქვს გამახვილებული; მიკროპროცესორული ტექნიკის გამოყენებით სარკინიგზო სისტემების აგების სპეციფიკური საკითხები საკმაოდ ვრცლად [3, გვ. 285-343] გვაქვს გადმოცემული.

დასასრულს სასიამოვნო მოვალეობად ვთვლი მადლობა გადავუხადო **რომანოზ (რომა) ზომასურიძეს** სხვადასხვა სახის დახმარებისათვის, რომელიც ძალიან ხშირად მჭირდებოდა მოცემულ წიგნზე მუშაობის პერიოდში.

I ღანართში მოყვანილია მიკროპროცესორულ ლიტერატურაში გამოყენებული ინგლისური ტერმინები და აბრევიატურები **II ღანართში** პოპულარული ენითაა გადმოცემული დიოდებისა და ტრანზისტორების აგებულებისა და ფუნქციონირების პრინციპები. **III ღანართში** დახასიათებულია ლოგიკური ელემენტების ძირითად ოჯახები. **IV ღანართში** მოყვანილია ციფრული მოწყობილობების აბსტრაქტული სინთეზის ორიგინალური ალგორითმი, რომელიც სახელმძღვანელოს ავტორის მიერ **2005-2008** წლებში იქნა დამუშავებული მმართველი ლოგიკური მოწყობილობების პროგრამული და აპარატურული რეალიზაციისათვის.

I ტაში საწყისი ცნობები

1.1 პროცესორიდან – მიკროპროცესორამდე

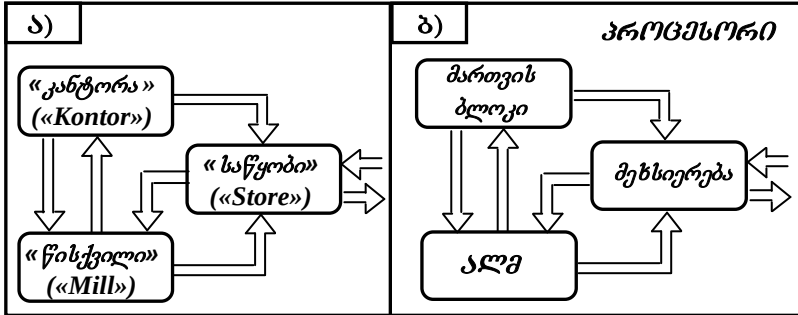
სტანდარტიზაციის საერთაშორისო ორგანიზაციის (ISO-ს) მიერ ფორმულირებული განსაზღვრების მიხედვით *პროცესი* ეწოდება შესასვლელი მონაცემების გამოსასვლელ მონაცემებად გარდაქმნელ ურთიერთდამოკიდებულ მოქმედებათა ერთობლიობას. ვინაიდან ანალოგურ ფუნქციას ასრულებს ნებისმიერი პროგრამაც, ამიტომ *პროცესი ფაქტობრივად რეალიზების პროცესში მყოფ პროგრამას წარმოადგენს*.

ერთმანეთისაგან შეიძლება განვასხვავოთ *ბუნებრივი და ხელოვნური პროცესები*. პირველი მათგანის ინიცირებას იწვევს ადამიანისაგან დამოუკიდებელი ბუნებრივი მოვლენები, ხოლო მეორე მათგანს – ადამიანი ან მის მიერ კონსტრუირებული ხელოვნური მოწყობილობები. ხელოვნური პროცესის მაინიცირებელ მოწყობილობას, ბუნებრივია, *პროცესორი* შეიძლება ვუწოდოთ.

პროცესორის რეალიზების იდეა ეკუთვნის ინგლისელ მეცნიერსა და კონსტრუქტორს *ჩარლზ ბებიჯს*. 1822 წელს მან შექმნა საანგარიშო მანქანა, რომელიც ფიქსირებული მოქმედებების შემსრულებელი სპეციალიზებული გამომთვლელი მანქანის წინაპრად შეიძლება მივიჩნიოთ. რეგისტრებში გარკვეული საწყისი მონაცემების ჩატვირთვის შემდეგ იგი ახდენდა მოცემული სახის მრავალწევრის ტაბულირებას. ამ მანქანას ბებიჯმა *სხვაობითი მანქანა* უწოდა, რადგან ფუნქციათა ტაბულირებისათვის იგი იყენებდა სასრული სხვაობების მეთოდს. მას ჰქონდა სამი ნაკლი: *1)* კონკრეტული ფუნქციის ტაბულირებისას მიღებულ ბოლო სხვაობაზე დამოკიდებულებით ადამიანს თვითონ უნდა მიეთითებინა მანქანისათვის ფუნქციონირების მომდევნო გზა; *2)* ფუნქციის ტაბულირებისათვის საჭირო მონაცემები მანქანაში ადამიანს თავად უნდა შეეტანა; *3)* მანქანა სასრული სხვაობის მეთოდზე დაფუძნებულ მხოლოდ ერთადერთ პროგრამას ასრულებდა.

ბებიჯს დაებადა ზემოთ ჩამოთვლილი ნაკლისაგან თავისუფალი მანქანის აგების იდეა. ასეთ უნივერსალურ მანქანას ადამიანის ჩაურე-

ვლად უნდა შეძლებოდა: **1)** კონკრეტული პროგრამის შესრულებისას მიღებულ საშუალებო შედეგზე დამოკიდებულებით მუშაობის მომდევნო გზის დამოუკიდებლად არჩევა; **2)** ნებისმიერი პროგრამის შესასრულებლად საჭირო მონაცემების დამოუკიდებლად მოძიება; **2)** რამდენიმე პროგრამის რეალიზება;



ნახ. 1.1. ბეზიკის ანალიზური მანქანისა (**ა**) თანამედროვე კომპიუტერის პროცესორის (**ბ**) სქემები

ზემოთ აღნიშნული იდეის განხორციელებისათვის ბეზიკმა გადაწყვიტა დაეშუშაებინა გამოთვლების პროცესის მმართველი მოწყობილობა. მას უნდა ჰქონოდა ბრძანებებისა და მონაცემების შესანახი სპეციალური **საწყობი**, ანუ **store** (ნახ.1.1,ა) და პროცესების (ბრძანებების) უშუალოდ შემსრულებელ მოწყობილობა, რომელსაც ბეზიკმა **mill**, ანუ **წისქვილი** უწოდა. საწყობში ბრძანებები და მონაცემები ავტომატურად **შეტანის სპეციალურ მოწყობილობას** უნდა შეეტანა, ხოლო წისქვილის მიერ ფორმირებული «მზა პროდუქტი» საწყობში უნდა გადატვირთულიყო. მომხმრებელს ამ პროდუქტის მიღება სპეციალური **გამოტანის მოწყობილობით** უნდა შეძლებოდა. საწყობიდან წისქვილში ბრძანებებისა და მონაცემების გადატანისა და წისქვილის მუშაობის პროცესებისათვის უნდა ეხელმძღვანელა სპეციალური მოწყობილობას, რომლისთვისაც ბეზიკს სახელი არ დაურქმევია, მაგრამ, ლოგიკურად თუ ვიმსჯელებთ, მას სახელად **კანტორა** შეეფერება.

საწყობს თუ რეგისტრებისაგან შემდგარ **ოპერატიულ მეხსიერებას**, წისქვილს – **არითმეტიკულ-ლოგიკურ მოწყობილობას (ალმ)** და კანტორას – **მართვის მოწყობილობას** ვუწოდებთ, მაშინ ბეზიკის შემოთავაზებული მოწყობილობა **1.1,ბ** ნახაზზე ნაჩვენებ კვანძის სახეს

მიიღებს, რომელსაც თანამედროვე კომპიუტერული სისტემის პროცესორის ანალოგიური სტრუქტურა აქვს.

ადრეულ კომპიუტერში პროცესორი *ხისტად ჩაშენებულ* საკმაოდ რთულ მოწყობილობას წარმოადგენდა. მაგალითად, გერმანელი ინჟინრის *კონრად ცუზეს (1910-1995)* მიერ **1941** წლის დეკემბერში კონსტრუირებულ **Z3** კომპიუტერში პროცესორი აგებული იყო **2400** რელეს გამოყენებით, რომელთაგანაც არითმეტიკული მოწყობილობაზე მოდიოდა **600**, მეხსიერებაზე - **1400** და მართვის ბლოკზე - **600** რელე.

ინტეგრალური სქემის გამოყენებით აგებულმა და სპეციალურ კორპუსში მოთავსებულმა პროცესორმა კომპიუტერისაგან განცალკევებულად არსებობის უნარი შეიძინა. მიკროზომების გამო მას *მიკროპროცესორის* ეწოდა. პროცესორი და მიკროპროცესორი ფაქტობრივად ანალოგურ ფუნქციებს ასრულებს, ამიტომ ტერმინებს *«პროცესორსა»* და *«მიკროპროცესორს»* ხშირად სინონიმებადაც მიიჩნევენ.

მსოფლიოში პირველი მიკროპროცესორის შექმნის ისტორია საკმაოდ ყურადსაღებია. **1969** წლის ზაფხულში კალკულატორების ახალი ოჯახის დამუშავებაზე მომუშავე იაპონურ კომპანია *«Busicom»*-ს დასჭირდა რამდენიმე ათასი ტრანზისტორის შემცველი ინტეგრალური სქემა და მის დასამზადებლად მიმართა მეხსიერებისთვის განკუთვნილი მიკროსქემების დამზადების სფეროში სახელმწიფო ფირმა *«Intel»*-ს. ერთობლივი პროექტის დამუშავებაში ამ უკანასკნელმა ჩართო საკუთარი ინჟინერი *მ. ჰოფი*. იგი გაეცნო *Busicom*-ის საქმიანობასა და მას შესთავაზა ალტერნატიული იდეა: **12** რთული სპეციალიზებული ინტეგრალური მიკროსქემების ნაცვლად შეექმნათ ერთი დაპროგრამებადი უნივერსალური მიკროსქემა, რომელსაც შემდეგ მიკროპროცესორი ეწოდა. *ჰოფის* იდეამ გაიმარჯვა და ფირმა *«Intel»*-მა მიიღო შეკვეთა მსოფლიოში პირველი *მიკროპროცესორი* დაემზადებინა. იდეის რეალიზაცია ადვილი არ აღმოჩნდა და დამხმარედ **1970** წლის ბოლოს საქმეში ჩართეს იტალიელი ფიზიკოსი და ელექტრონიკოსი *ფედერიკო ფაგინი (Federico Faggin, 1942 წ.)*. აღსანიშნავია, რომ მოგვიანებით *ფაგინმა* დაარსა ფირმა *«Zilog»* და შექმნა შემდგომში მრავალ კომპიუტერში მომუშავე შესანიშნავი **8**-თანრიგიანი პროცესორი **Z80**. *ფ. ფაგინმა 9* თვის განმავლობაში პროცესორი აღწერის ეტაპიდან კრისტალში რეალიზებულ

დონემდე მიიყვანა. **1971** წლის **15** ნოემბერს გამოსული **“Intel 4004”** სახელწოდების მსოფლიოში პირველი მიკროპროცესორი შეიცავდა **2300** ტრანზისტორს და მისი მუშაობის სიხშირე **108** კილოჰერცის ტოლი იყო. კორპორაცია **Intel**-ის დამაარსებელისა და დირექტორთა საბჭოს საპატიო დირექტორის **გორდონ ერლ მურის (Gordon Earle Moore)** მიერ ემპირული დაკვირვების საფუძველზე აღმოჩენილი კანონის (ე. წ. **მურის კანონის**) თანამედროვე ფორმულირების თანახმად **ინტეგრალური სქემის კრისტალზე განთავსებული ტრანზისტორების რაოდენობა ყოველ 24 თვეში ორმაგდება**. ხშირად ციტირებადი **18** თვიანი ინტერვალი დაკავშირებულია **Intel**-ის თანამშრომლის **დ. ჰუსის პროგნოზთან**, რომლის თანახმადაც ტრანზისტორების რაოდენობისა და თითოეული ამ ტრანზისტორის სისწრაფის ზრდის გამო მიკროპროცესორის მწარმოებლურობა ყოველ **18** თვეში ორმაგდება.

გორდონ მურის ზემოთმოყვანილი კანონის მოქმედების შესაბამისად **2011** წელს დამუშავებული **Core I7**-ს სახელწოდების პროცესორში არსებული ტრანზისტორების რაოდენობამ მილიარდ **160** მილიონს მიაღწია. დღეისათვის არსებული მონაცემების თანახმად აღნიშნული რაოდენობა სამი მილიარდის ფარგლებშია, ოღონდ ამ რაოდენობის ზუსტი განსაზღვრა უკვე თვით მიკროპროცესორების მწარმოებელ ფირმებსაც უჭირს.

მოგვიანებით **გორდონ მურმა** იწინასწარმეტყველა, რომ მისი კანონი **2015** წლისთვის დაკარგავდა ძალას, ოღონდ მისი ეს წინასწარმეტყველება არ გამართლდა. **გორდონ მურის** კანონი თუ **2025** წლამდე დარჩება სამართლიანი, მაშინ მომავლის კომპიუტერს წამში უფრო მეტი გამოთვლების ჩატარება შეეძლება, ვიდრე ადამიანის ტვინს, რომელიც **86** მილიარდი ნეირონისაგან შედგება.

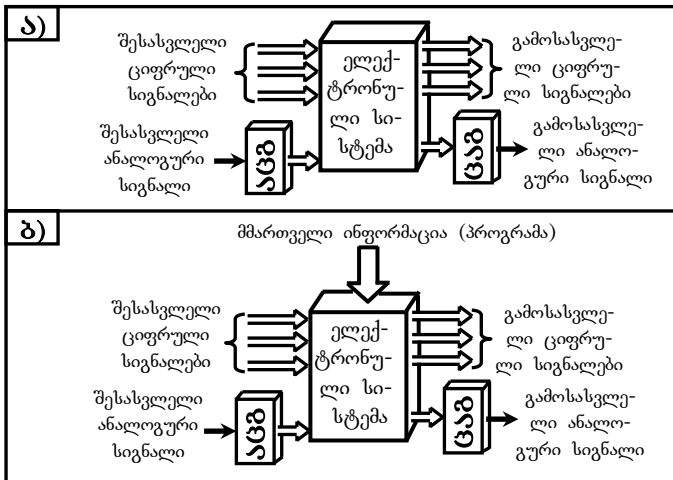
1.2. სისტემა და მოქნილი ელექტრონული სისტემები

ელექტრონული სისტემა შეიძლება ვუწოდოთ ინფორმაციის დამამუშავებელ ნებისმიერ ელექტრონული კვანძს, ბლოკს, ხელსაწყოს ან კომპლექსს. მისი კერძო შემთხვევას წარმოადგენს მიკროპროცესორული სისტემა, რომელიც შესასვლელი სიგნალების გადამუშავების საფუძველზე გამოიმუშავებს და გაცემს გამოსასვლელ სიგნალებს

(ნახ. 1.2,ა). შესასვლელ და გამოსასვლელ სიგნალებად შეიძლება გამოყენებული იქნეს როგორც ანალოგური, ისე ციფრული სიგნალები. სისტემის შიგნით შეიძლება ყოველგვარი ცვლილების გარეშე მოხდეს სიგნალების (ინფორმაციის) შენახვა და დაგროვება.

მიკროპროცესორულ სისტემას მხოლოდ ციფრების სახით წარმოდგენილი სიგნალების დამუშავება შეუძლია, ე.ი. იგი **ციფრული სისტემების** კლასს მიეკუთვნება. აღნიშნულის გამო ანალოგურ შესასვლელ სიგნალებს იგი ანალოგურ-ციფრული **АСБ** გარდაქმნელის (იხ. ნახ. 1.2,ა) მეშვეობით ციფრულ სიგნალებად (კოდებად) გარდაქმნის.

შესასვლელი სიგნალების დამუშავების შედეგად ფორმირებული ციფრული გამოსასვლელი სიგნალები ასეთივე სახით გაიცემა სისტემიდან, მაგრამ თუ სისტემას ანალოგური გამოსასვლელი სიგნალების გაცემა მოეთხოვება, მაშინ ფორმირებულ ციფრულ სიგნალებს ანალოგურ სიგნალებად გარაქმნის ციფრულ ანალოგური **САБ** გარდაქმნელი (იხ. ნახ.1.2,ა).



ნახ.1.2. ა) ელექტრონული სისტემა; ბ) დაპროგრამებული (უნივერსალური) ელექტრონული სისტემა.

ტრადიციული ციფრული სისტემის დამახასიათებელი თავისებურებაა ის, რომ მასში ინფორმაციის დამუშავებისა და შენახვის ალგორითმი **ხისტადაა დაკავშირებული** სისტემის სქემოტექნიკასთან. ეს

ნიშნავს, რომ ამ ალგორითმების შეცვლა მხოლოდ სისტემის სტრუქტურის, სისტემაში შემავალი ელექტრონული კვანძებისა და/ან ამ კვანძებს შორის არსებული კავშირების შეცვლითაა შესაძლებელი. მაგალითად, შეკრების დამატებითი ოპერაციის შესასრულებლად სისტემას კიდევ ერთი სუმატორი უნდა დაემატოთ. ცხადია, რომ სისტემის ექსპლუატაციის პროცესში ამის გაკეთება პრაქტიკულად შეუძლებელია; ამისათვის საჭიროა იქნეს ორგანიზებული სისტემის ხელახლა დაპროექტების, დამზადებისა და გამართვის ახალი საწარმოო პროცესი. ამიტომ ტრადიციულ ციფრულ სისტემას ხშირად **«ხისტი ლოგიკის» მქონე სისტემას** უწოდებენ.

«ხისტი ლოგიკიანი» ნებისმიერი სისტემა მხოლოდ და მხოლოდ ერთი ან (ძალიან იშვიათად) ძალიან მსგავსი რამდენიმე ამოცანის შესასრულებლად აიგება. მოცემულ შემთხვევაში **ამოცანა** ეწოდება ელექტრონული სქემების მიერ შესასრულებელ ფუნქციებს. ასეთ სისტემას აქვს როგორც ღირსებები, ისე ნაკლოვანებები.

“ხისტი ლოგიკიანი” სისტემათა ღირსებებია: **1) აპარატურული სიჭარბის არარსებობა**, ე.ი. სისტემის თითოეული ელემენტი აუცილებლად სრული დატვირთვით მუშაობს (ამ სისტემის გონივრულად დაპროექტების შემთხვევაში) **2) მაქსიმალური სწრაფმოქმედება**. **სწრაფმოქმედება** წარმოადგენს სისტემის მიერ საკუთარი ფუნქციების შესრულების სიჩქარის მაჩვენებელს. ამას განაპირობებს ის გარემოება, რომ ინფორმაციის დამუშავების ალგორითმების შესრულების სიჩქარე განისაზღვრება მხოლოდ ცალკეული ლოგიკური ელემენტების სისწრაფითა და ინფორმაციის გატარების გზათა შერჩეული სქემით, ხოლო ლოგიკურ ელემენტებს დროის მოცემულ მომენტში ყოველთვის მაქსიმალური სწრაფმოქმედება აქვს.

«ხისტი ლოგიკიანი» სისტემათა ნაკლს წარმოადგენს ის, რომ ყოველი ახალი ამოცანისათვის საჭიროა მისი ხელახლა დაპროექტება და დამზადება. ესაა ხანგრძლივი და ძვირი პროცესი, რომლის შესასრულებლად მაღალკვალიფიციური სპეციალისტებია საჭირო.

აღნიშნული ნაკლის დაძლვა ისეთი სისტემის აგებითაა შესაძლებელი, რომელსაც ერთი ალგორითმიდან მეორე ალგორითმზე გადაწყობა აპარატურის შეუცვლელად შეუძლია. ამ შემთხვევაში ჩვენ შეგვეძლება ამ სისტემას ესა თუ ის ალგორითმი პროგრამად წოდებული მმართველი ინფორმაციის სახით მივაწოდოთ (ნახ.**1.2,ბ**).

ასეთ შემთხვევაში ტადიციული სისტემა გარდაიქმნება **უნივერსალურ, მოქნილ სისტემად**. მიკროპროცესორული სისტემა სწორედ ასეთი სისტემების კლასს მიეკუთვნება.

ნებისმიერი უნივერსალობა აუცილებლად ზრდის სიჭარბეს. მართლაც, მაქსიმალურად რთული ამოცანის გადაწყვეტა გაცილებით უფრო მეტ საშუალებებს მოითხოვს, ვიდრე უმარტივესი ამოცანის გადაწყვეტა. უნივერსალური სისტემის სიჭარბე ისეთი უნდა იყოს, რომ მას შეეძლოს ყველაზე რთული ამოცანის გადაწყვეტა. ასეთი სისტემა მარტივი ამოცანის გადაწყვეტისას მთელი ძალით არ იმუშავებს – მისი მთელი რესურსის გამოყენება საჭირო არ იქნება. ამასთანავე რაც უფრო მარტივი იქნება გადასაწყვეტი ამოცანა, მით უფრო მეტი იქნება სიჭარბე და მით უფრო ნაკლებად იქნება გამართლებული უნივერსალობა. სიჭარბის გაზრდა ზრდის სისტემის ღირებულებას, მოხმარებულ სიმძლავრეს, ამცირებს საიმედოობას და ა.შ.

უნივერსალობა მნიშვნელოვნად ამცირებს სისტემის სწრაფმოქმედებასა. შეუძლებელია უნივერსალური სისტემის იმგვარად ოპტიმიზება, რომ იგი მაქსიმალურად სწრაფად ხსნიდეს ყველა ამოცანას. ზოგადი წესის თანახმად **უნივერსალობისა და მოქნილობის გაზრდისას მცირდება სწრაფმოქმედება**. უფრო მეტიც, ბუნებაში არ არსებობს ისეთი (თუნდაც უმარტივესი) ამოცანა, რომელსაც მაქსიმალურად სწრაფად გადაწყვეტს უნივერსალური სისტემა.

საბოლოოდ შეგვიძლია დავასკვნათ, რომ «ხისტი ლოგიკიანი» სისტემის გამოყენება მაშინ არის გამართლებული, როდესაც ხანგრძლივად უცვლელია გადასაწყვეტი ამოცანა, მაქსიმალურად მარტივია ინფორმაციის დამუშავების ალგორითმები და მოითხოვება მაღალი სწრაფმოქმედება. უნივერსალური (დაპროგრამებადი) სისტემების გამოყენება კი პირიქით, მაშინაა კარგი, როდესაც გადასაწყვეტი ამოცანები ხშირად იცვლება, რთულია ინფორმაციის დამუშავების ალგორითმები და მაღალი სწრაფმოქმედება ძალიან მნიშვნელოვანი არ არის. მაშასადამე, ნებისმიერი სისტემა თავის ადგილზეა კარგი.

ცხოვრებას განუწყვეტლივ შეაქვს კორექტივები არსებულ რეალობაში და ასეთ მდგომარეობაა სისტემების შერჩევაშიც. ბოლო ათი წლის განმავლობაში ძალიან გაიზადა უნივერსალური (მიკროპროცესორული) სისტემების სწრაფმოქმედება და მკვეთრად შემცირდა მათ ასაგებად გამოყენებული მიკროსქემების ღირებულება. ამან წარმოშვა

«ხისტი ლოგიკიან» სისტემათა გამოყენების არეალის შემცირების ტენდენცია, რომელიც მომავალში კიდევ უფრო გაღრმავდება.

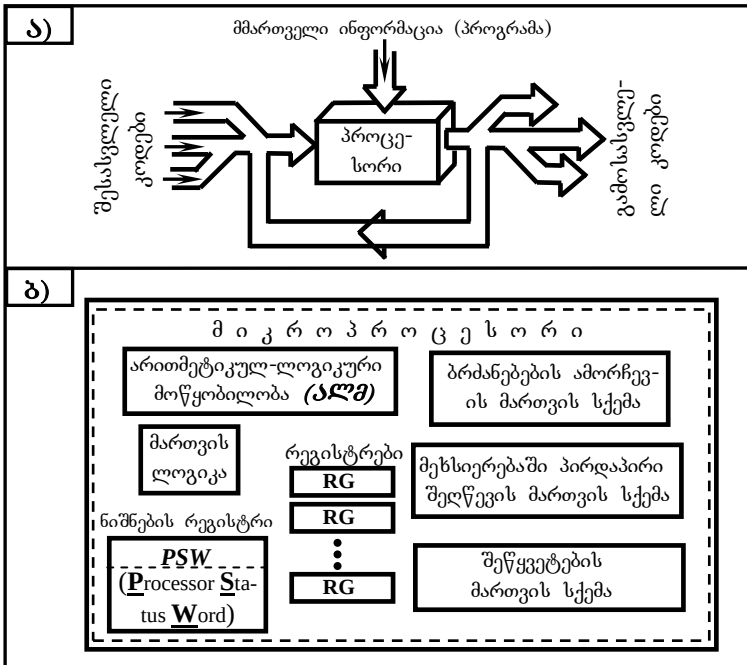
1.3. უნივერსალური მიკროპროცესორული სისტემების ფუნქციონირების თავისებურებები

უნივერსალურ მიკროპროცესორულ სისტემებში ინფორმაციის დაბუჟების პროცესს მთლიანად მიკროპროცესორი ასრულებს. სისტემის დანარჩენი კვანძები მხოლოდ ისეთი დამხმარე პროცესების შესრულებითაა დაკავებული, როგორიცაა ინფორმაციის (მათ შორის მმართველი ინფორმაციის ანუ პროგრამის) შენახვა, გარე მოწყობილობებთან და მომხმარებლებთან კავშირის დამყარება და ა.შ. ასე რომ, პროცესორი პრაქტიკულად მთლიანად ცვლის ტრადიციული სისტემებისათვის აუცილებელ «ხისტ ლოგიკას». იგი ასრულებს არითმეტიკულ და ლოგიკურ ოპერაციებს, შინაგან რეგისტრებში დროებით შეინახავს კოდებს, მიკროპროცესორული სისტემის კვანძებს შორის გადაავსავს მათ და ა.შ. მიკროპროცესორის მიერ შესასრულებელი ასეთი ელემენტარული ოპერაციების რაოდენობა რამდენიმე ასეულს აღწევს. შეიძლება შეგვექმნას ისეთი შთაბეჭდილება, რომ იგი სისტემის ტვინს წარმოადგენს. ქვემოთ დავინახავთ, რომ ეს წარმოდგენა რამდენადმე გაზვიადებულია.

მიკროპროცესორის თავისებურებას წარმოადგენს ის, რომ იგი ყველა ოპერაციას ასრულებს მიმდევრობით, ანუ რიგითობის დაცვით. მიუხედავად იმისა, რომ ბოლო წლებში გამოჩნდა ზოგიერთი ოპერაციების პარალელურად შესრულებელი მიკროპროცესორები, აგრეთვე მრავალპროცესორული სისტემები, რომლებშიც რამდენიმე პროცესორი ერთ ამოცანას პარალელურად ასრულებს, მაგრამ, როგორც ამბობენ, ნებისმიერი გამონაკლისი მაინც ზოგადი კანონზომიერების დამადასტურებელი არგუმენტია.

ოპერაციების მიმდევრობით შესრულება, *ერთი მხრივ*, უდავოდ დადებით მოვლენად უნდა ჩაითვალოს, რადგან სწორედ მისი საშუალებითაა შესაძლებელი მხოლოდ ერთმა პროცესორმა შეასრულოს ნებისმიერი, მათ შორის ძალიან რთული, ალგორითმი. *მეორე მხრივ*, ოპერაციების მიმდევრობითი შესრულებაა იმის მიზეზი, რომ ალგორითმის შესრულების ხანგრძლივობა ალგორითმის სირთულეზეა დამო-

კიდებული: მარტივი ალგორითმი რთულ ალგორითმზე უფრო სწრაფად სრულდება. ე.ი. მიკროპროცესორულ სისტემას შეუძლია გააკეთოს ყველაფერი, ოღონდ იგი ძალიან სწრაფად ვერ მუშაობს, რადგან ყველა საინფორმაციო ნაკადს ერთადერთ კვანძში – მიკროპროცესორში უხდება გავლა (ნახ. 1.3,ა). ტრადიციულ ციფრულ სისტემას კი ადვილად შეუძლია ყველა საინფორმაციო ნაკადი პარალელურად შეასრულოს: ამას იგი აღწევს საკუთარი სქემის გართულების წყალობით.



ნახ.1.3. ა) საინფორმაციო ნაკადები მიკროპროცესორულ სისტემაში;

ბ) უმარტივესი მიკროპროცესორის სტრუქტურა.

მიკროპროცესორს, რომელსაც მრავალი ოპერაციის შესრულება ხელეწიფება, მოცემულ მომენტში შესასრულებელ ოპერაციას იგებს მმართველი ინფორმაციის ანუ პროგრამის მეშვეობით. **პროგრამა** წარმოადგენს კოდების ერთობლიობას, რომლებითაც დამიფრულია ბრძანებები (ინსტრუქციები). ამ კოდების გაშიფვრით იგებს პროცესორი, თუ რა უნდა შეასრულოს მან. პროგრამას ადგენს ადამიანი,

ხოლო მიკროპროცესორი ამ პროგრამის უსიტყვო შემსრულებელია: იგი თავის თავს არ აძლევს არავითარი ინიციატივის გამოჩენის უფლებას (თუ, რა თქმა უნდა, წესიერულ მდგომარეობაშია). სწორედ ამის გამო აღენიშნავდით ზემოთ, რომ გაზვიადებულია მიკროპროცესორის ტვინთან შედარება: იგი მხოლოდ ადამიანის მიერ შედგენილი ალგორითმის უტყვი შემსრულებელია. ამ ალგორითმს იგი მხოლოდ მაშინ დაარღვევს, როდესაც სისტემაში წარმოიშობა რაიმე მტყუნება. ალგორითმიდან ნებისმიერი გადახრის მიზეზი მიკროპროცესორში ან მიკროპროცესორულ სისტემაში მომხდარი მტყუნებაა.

პროცესორის მიერ შესასრულებელ ბრძანებათა ერთობლიობა წარმოქმნის **ბრძანებათა სისტემას**. პროცესორის ბრძანებათა სისტემის სტრუქტურა და მოცულობა განსაზღვრავს მის სწრაფმოქმედებას, მონილობასა და მოხერხებულ გამოყენებას. პროცესორის ბრძანებათა რაოდენობა შეიძლება რამდენიმე ათეულიდან რამდენიმე ასეულამდე იცვლებოდეს. ბრძანებათა სისტემა შეიძლება გამიზნული იყოს შეზღუდული წრის ან მაქსიმალურად ფართო წრის ამოცანების გადასაწყვეტად. პირველ შემთხვევაში საქმე გვაქვს **სპეციალიზებულ**, ხოლო მეორე შემთხვევაში – **უნივერსალურ პროცესორებთან**. ბრძანებათა კოდებს შეიძლება განსხვავებული რაოდენობის თანრიგები ჰქონდეს (ისინი შეიძლება შეიცავდეს ერთ ან რამდენიმე ბაიტს). თითოეული ბრძანების შესრულებისათვის გარკვეული დროა საჭირო, ამიტომ პროგრამის მთლიანად შესასრულებლად საჭირო დრო არა მარტო პროგრამაში არსებული ბრძანებების რაოდენობაზე, არამედ მასში გამოყენებულ ბრძანებათა სახეებზეა დამოკიდებული.

ბრძანებების შესასრულებლად პროცესორის სტრუქტურაში არსებობს შინაგანი რეგისტრები, არითმეტიკულ-ლოგიკური მოწყობილობა (**ALU**, **ALU – Arithmetic Logic Unit**), მულტიპლექსორები, ბუფერები და სხვა კვანძები. ყველა კვანძის მუშაობა სინქრონიზდება პროცესორის გარეგანი საერთო ტაქტური სიგნალით. ე. ი. პროცესორი საკმაოდ რთული ციფრული მოწყობილობაა (ნახ. **1.3,ბ**).

საინფორმაციო მიკროპროცესორული სისტემების შემქმნელებისათვის პროცესორის შინაგანი სტრუქტურის წვრილმანების შესახებ ინფორმაცია მაინცდამაინც მნიშვნელოვანი არ არის. მან პროცესორი უნდა განიხილოს როგორც **«შავი ყუთი»** რომელიც შესასვლელი და მმართველობითი კოდების საპასუხოდ ასრულებს გარკვეულ ოპერა-

ციებს და გასცემს საპასუხო გამოსასვლელ სიგნალებს. მომხმარებელმა აუცილებლად უნდა იცოდეს ბრძანებათა სისტემა, პროცესორის მუშაობის რეჟიმი და აგრეთვე გარესამყაროსთან პროცესორის ურთიერთმოქმედების წესები, რასაც *ინფორმაციის გაცვლის პროტოკოლი ეწოდება*. პროცესორის შინაგანი სტრუქტურის შესახებ საჭიროა ვიცოდეთ მხოლოდ ის, რაც აუცილებელია ამა თუ იმ ბრძანებისა და რეჟიმის ამოსარჩევად.

1.4. სემიოტეხნიკის ძირითადი საკითხები

მიკროპროცესორული სისტემის დაპროექტებისათვის აუცილებელია სექტორული ძირითადი საკითხების ცოდნა, ამიტომ მოცემულ პარაგრაფში მოკლედ განვიხილავთ ამ საკითხებს.

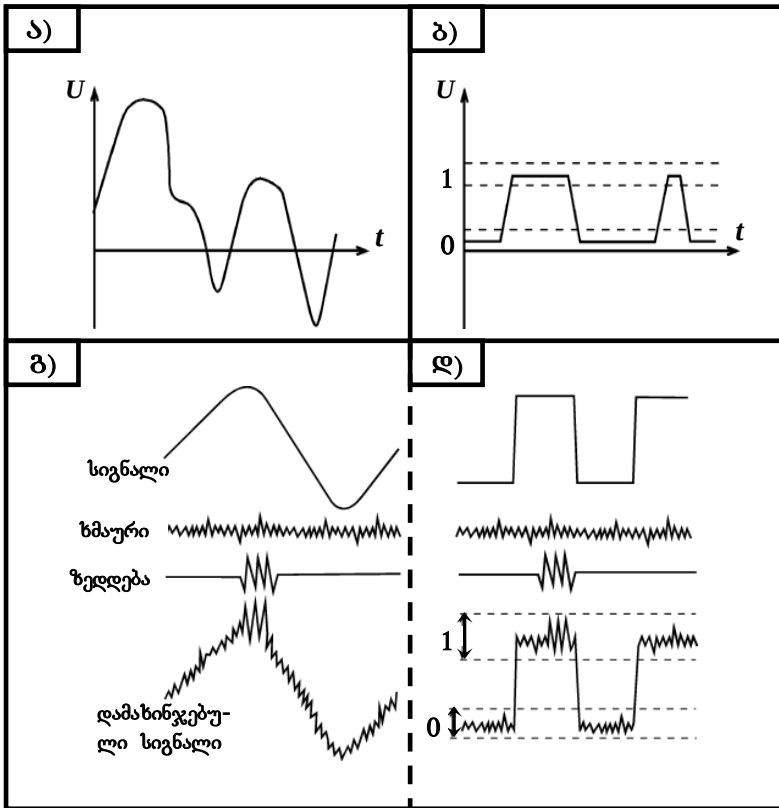
1.4.1. ძირითადი ცნობები ელექტრული სიგნალების შესახებ

ელექტრული სიგნალი ეწოდება დროში ცვლად ელექტრულ სიდიდეს (მაგალ. ძაბვას, დენს, სიმძლავრეს). მთელი ელექტრონიკა ძირითადად ელექტრულ სიდიდეებს იყენებს, თუმცა ბოლო პერიოდში სულ უფრო და უფრო ხშირად დაიწყო შუქოვანი სიგნალების გამოყენება, რომელიც სინათლის დროში ცვლად ინტენსივობას წარმოადგენს.

განასხვავებენ ანალოგურ და ციფრულ სიგნალებს. *ანალოგური სიგნალი* ეწოდება სიგნალს, რომელსაც შეუძლია განსაზღვრულ ფარგლებში ნებისმიერი მნიშვნელობის მიღება (ნახ. 1.4ა). სახელწოდება «ანალოგური» გულისხმობს, რომ სიგნალი ფიზიკური სიდიდის ანალოგურად, ე.ი. უწყვეტად, იცვლება. ანალოგურ სიგნალების გამომყენებელ მოწყობილობებს *ანალოგური მოწყობილობები* ეწოდება. *ციფრული სიგნალი* ეწოდება სიგნალს, რომელსაც მხოლოდ ორი (ზოგჯერ – სამი) მნიშვნელობის მიღება შეუძლია, ამასთანავე, ნებადართულია ამ მნიშვნელობებიდან გარკვეული გადახრა (ნახ. 1.4ბ). ციფრული სიგნალების გამომყენებელ მოწყობილობებს ციფრული (დისკრეტული) მოწყობილობები ეწოდება.

ანალოგურ სიგნალებსა და მათ გამომყენებელ მოწყობილობებს აქვს მნიშვნელოვანი ნაკლი. კერძოდ, ისინი განიცდის მრავალნაირი პარაზიტული სიგნალების - ხმაურის, დაბრკოლებების, ზედდებების - გავლენას. *ხმაური* წარმოადგენს ნებისმიერი ელექტრონული მოწყობილობის შიგა ქაოტურ სუსტ სიგნალს. *დაბრკოლებები* და *ზედდებები* – გარედან ელექტრონულ

სისტემაში შემოსული და სასარგებლო სიგნალის დამამახინჯებელი სიგნალებია.



ნახ.1.4. ანალოგური (ა) და ციფრული სიგნალები; გარე ზემოქმედებები ანალოგურ (გ) და ციფრულ (დ) სიგნალებზე

ანალოგურმა სიგნალმა შეიძლება მიიღოს ნებისმიერი მნიშვნელობა (ნებადართულია ნებისმიერი მნიშვნელობა, ამიტომ მისი მნიშვნელობა უწყვეტად იცვლება (ნახ.1.4.გ), რაც მეტად სახიფათოა. ანალოგური სიგნალის ყოველი გარდაქმნა, ყოველი საშუალებო შენახვა, მანძილზე ყოველი გადაცემა პერმანენტულად აუარესებს ანალოგურ სიგნალს (ცვლის მის ჭეშმარიტ მნიშვნელობას) და საბოლოოდ შეიძლება მისი სრული განადგურებაც გამოიწვიოს.

ანალოგური სიგნალებისაგან განსხვავებით **ციფრულ სიგნალებს** მხოლოდ ორი მნიშვნელობის მიღება შეუძლია (მისთვის მხოლოდ ორი მნიშვნელობაა

ნებადართული). დასაშვებ ფარგლებში შესაძლო მცირეოდენი გადახრები ვერ ამახინჯებს ციფრულ სიგნალებს (ნახ.**1.3დ**). სწორედ ამიტომაც შესაძლებელი: **1)** მოვახდინოთ ციფრული სიგნალების გაცილებით რთული და მრავალსაფეხუროვანი გარდაქმნები; **2)** გაცილებით უფრო დიდხანს შევინახოთ უდანაკარგოდ; **3)** ანალოგურ სიგნალებზე გაცილებით მაღალი ხარისხისნით გადავცეთ შორ მანძილზე.

გარდა ზემოთ აღნიშნულისა, შესაძლებელია ციფრული მოწყობილობების აბსოლუტურად ზუსტად გაანგარიშება და სხვადასხვა სიტუაციაში მათი შესაძლო ქცევების წინასწარმეტყველება. ციფრული მოწყობილობები გაცილებით ნელა ბერდება, რადგან მათი პარამეტრების მცირეოდენი ცვლილებები მათ ფუნქციონირებაზე არ აისახება. ადვილია ციფრული მოწყობილობების დაპროექტება და გამართვა. სწორედ ამ ღირსებებმა უზრუნველყეს ციფრული ელექტრონიკის სწრაფი განვითარება.

მოკლედ განვიხილოთ ანალოგური და ციფრული მოწყობილობების დადებითი და უარყოფითი მხარეები. ციფრული მოწყობილობის მნიშვნელოვანი ნაკლია ის, რომ ციფრული სიგნალის აღსაქმელად საჭიროა მან გარკვეული მინიმალური დროის განმავლობაში მაინც შეინარჩუნოს ნებადართული დონე. ანალოგურ სიგნალს კი შეუძლია ნებისმიერი მნიშვნელობა მიიღოს უსასრულოდ მცირე დროის განმავლობაში. სხვა სიტყვებით რომ ვთქვათ ანალოგური სიგნალი განსაზღვრულია უწყვეტ დროში (ე. ი. დროის ნებისმიერ მომენტში), ხოლო ციფრული სიგნალი – დისკრეტულ დროში (ე.ი. დროის მხოლოდ ფიქსირებულ მომენტებში). ამიტომ ანალოგური მოწყობილობების მაქსიმალური სიჩქარე პრინციპულად ყოველთვის აღემატება ციფრული მოწყობილობების იმავე პარამეტრს. ციფრული მოწყობილობებისაგან განსხვავებით, ანალოგურ მოწყობილობებს შეუძლიათ უფრო სწრაფად ცვლად სიგნალებთან მუშაობა. ანალოგურ მოწყობილობებს ციფრულ მოწყობილობებზე უფრო სწრაფად შეუძლია დაამუშაოს და/ან გადასცეს ინფორმაცია. გარდა ამისა, ანალოგური სიგნალი, ინფორმაციის გადაცემის თვალსაზრისით, ციფრულ სიგნალზე უფრო ტევადია. ამიტომ იმ მოცულობის ინფორმაციის გადასაცემად, რომელსაც შეიცავს ერთი ანალოგური სიგნალი, ხშირად საჭიროა რამდენიმე (**4**-დან **16**-მდე) ციფრული სიგნალი იქნეს გამოყენებული.

1.4.2. ციფრული მიკროსქემების შესასვლელები და გამოსასვლელები

ციფრული მიკროსქემების დამზადების ტექნოლოგია და სქემოტექნიკა განსაზღვრავს მათი შესასვლელებისა და გამოსასვლელების მახასიათებ-

ლებსა და პარამეტრებს. ციფრული მოწყობილობათა შემქმნელებისათვის კინებისმიერი მიკროსქემა წარმოადგენს მხოლოდ «შავ ყუთს», რომლის შიგნაწილის ცოდნა არაა აუცილებელი. მნიშვნელოვანია, მას მხოლოდ ზუსტად ჰქონდეს წარმოდგენილი, თუ როგორ მოიქცევა მოცემულ კონკრეტულ მოწყობილობაში ჩართული მიკროსქემა, სწორად შეასრულებს თუ არა იგი მასზე დაკისრებულ ფუნქციას. ყველაზე მეტად გავრცელდა ციფრული მიკროსქემების აგების შემდეგი ორი ტექნოლოგია: **ტტლ**-ტექნოლოგია (ტრანზისტორულ-ტრანზისტორული ლოგიკის გამოყენებული ტექნოლოგია) ან **ტტლშ**-ტექნოლოგია (შოტკის დიოდებიანი **ტტლ**-ტექნოლოგია); **2.** «ლითონ-ჟანგეულ-ნახევარგამტარული» სტრუქტურის კომპლემენტარული ტრანზისტორებიანი ტექნოლოგია (ე. წ. **კლშნ**-ტექნოლოგია).

მიკროსქემების შესასვლელი და გამოსასვლელი კასკადების ორგანიზება დამოკიდებულია აღნიშნული მიკროსქემების წარმოდგენის დონეებზე. განასხვავებენ მიკროსქემების წარმოდგენის შემდეგი დონეებს: **1. პირველი დონე**, რომელსაც **მიკროსქემის ლოგიკური მოდელის აგების დონე** ეწოდება; **2. მეორე დონე**, რომელსაც მიკროსქემისათვის დამახასიათებელი დროითი შეყოვნების განსაზღვრის დონე ეწოდება; **3. მესამე დონე, რომელსაც მიკროსქემის ელექტრონული მოდელის აგების დონე ეწოდება.** ამ დონეზე მიკროსქემის ასაგებად გამოიყენება ისეთი ელექტრონული კომპონენტები, როგორიცაა ტეჟადობები, ინდუქციურობები, რეზისტორები და ა.შ.

დასაწყისში განვიხილოთ **მიკროსქემათა შესასვლელები.**

მიკროსქემების წარმოდგენის **პირველ და მეორე დონეებზე** საერთოდ საჭირო არ არის რაიმე ვიცოდეთ მიკროსქემების შესასვლელების შესახებ. შესასვლელი განიხილება, როგორც როგორც უსასრულოდ დიდი წინაღობა, რომელიც გავლენას ვერ ახდენს მიკროსქემასთან მიერთებულ გამოსასვლელებზე.

მიკროსქემების წარმოდგენის **მესამე, ელექტრონული მოდელის დონეზეც** არაა საჭირო რაიმე ვიცოდეთ როგორც მიკროსქემის შიგნაგებულების, ისე შესასვლელების სქემოტექნიკის შესახებ. საკმარისია ვიცოდეთ, რომ შესასვლელზე ლოგიკური **0**-ის ტოლი სიგნალის მიწოდებისას ამ შესასვლელიდან გამოდის I_{IL} -ზე არაუმეტესი, ხოლო ლოგიკური **1**-ის ტოლი სიგნალის მიწოდებისას – I_{IH} -ზე არაუმეტესი დენი. მიკროსქემის სწორად მუშაობისათვის საკმარისია, რომ ლოგიკური **0**-ის შესაბამისი შესასვლელი სიგნალის ძაბვის დონე U_{IL} -ზე, ხოლო ლოგიკური **1**-ის შესაბამისი შესასვლელი სიგნალის ძაბვის დონე – U_{IH} -ზე ნაკლები იყოს.

განსაკუთრებულ შემთხვევას მიეკუთვნება სიტუაცია, როდესაც რომელიმე შესასვლელი არ არის მიერთებული არც ერთ გამოსასვლელთან; ასეთ შესასვლელს ეწოდება **დაკიდებული შესასვლელი**. ასეთი შესასვლელის არ-

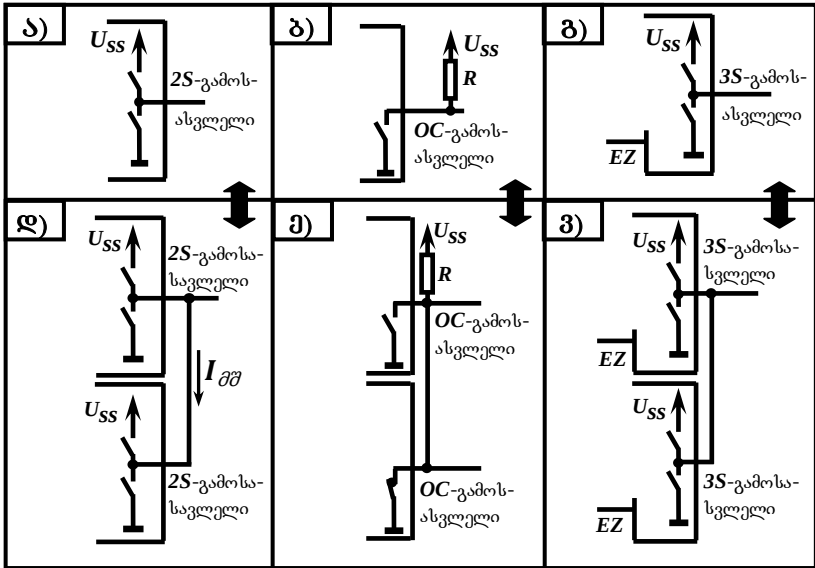
სეობისას შეიძლება მიკროსქემამ არ იმუშაოს, ან იმუშაოს არასტაბილურად. ამიტომ იმაზე დამოკიდებულებით, თუ როგორი ლოგიკური დონის არსებობაა საჭირო, რეკომენდებულია გამოუყენებელი შესასვლელებს მიუყეროთ მიკროსქემის კვების U_{SS} ძაბვა ან საერთო სადენი (მიწა). **ტტლ**-ტექნოლოგიით რეალიზებული ზოგიერთი მიკროსქემისათვის საჭიროა კვების ძაბვა მიუყეროთ არა უშუალოდ, არამედ დაახლოებით 1 კოლომი წინა-ლობიანი რეზისტორით (20 -მდე შესასვლელისათვის საკმარისია ერთი ასეთი რეზისტორის გამოყენება).

ტტლ მიკროსქემის მიუერთებელ შესასვლელებზე ფორმირდება **1,5-1,6** ვოლტამდე ძაბვა, რომელსაც ზოგჯერ **დაკიდებულ პოტენციალს** უწოდებენ. ჩვეულებრივ ამ დონეს მიკროსქემა ლოგიკურ **1**-ად აღიქვამს, მაგრამ ყოველთვის ამ იმედზე ყოფნა არ შეიძლება. **კლშნ** მიკროსქემების დაკიდებულ შესასვლელებზე წარმოქმნილი პოტენციალი მიკროსქემამ შეიძლება აღიქვას როგორც ლოგიკურ **1**-ად, ისე ლოგიკურ **0**-ადაც. მუდმივია მხოლოდ ის მოთხოვნა, რომ **ნებისმიერი დაკიდებული შესასვლელი სადღაც უნდა იყოს მიერთებული**. მიუერთებლად შეიძლება დავტოვოთ **ტტლ**-ტექნოლოგიით დამზადებული მიკროსქემის მხოლოდ ის დაკიდებული შესასვლელი, რომლის მდგომარეობას მიკროსქემის მოცემული ჩართვის დროს მნიშვნელობა არა აქვს. ეს არ შეიძლება **კლშნ**-ტექნოლოგიით დამზადებული მიკროსქემისათვის! **მიკროსქემების გამოსასვლელები** შესასვლელებისაგან პრინციპულად განსხვავდება იმით, რომ მათი თავისებურებების გაითვალსწინება მიკროსქემების წარმოდგენის პირველსა და მეორე დონეზეც.

არსებობს შემდეგი სამი სახის გამოსასვლელი კასკადი, რომლებიც თვისობრივად განსხვავდება ერთმანეთისაგან როგორც საკუთარი მაჩასიათებლებით, ისე გამოყენების სფეროებითაც: **1. სტანდარტული ანუ ორი მდგომარეობიანი გამოსასვლელი**, რომელსაც ხშირად უწოდებენ **2S** სახის, ხოლო იშვიათად – **ტტლ** სახის გამოსასვლელს; **2. ღია კოლექტორიანი გამოსასვლელი**, რომელსაც **OC** სახის გამოსასვლელს უწოდებენ; **3. სამი მდგომარეობიანი ანუ გამორთვის შესაძლებლობიანი გამოსასვლელი**, რომელსაც **3S** სახის გამოსასვლელს უწოდებენ.

▲ სტანდარტულ **2S** გამოსასვლელს აქვს მხოლოდ ორი, კერძოდ, ლოგიკური **0**-სა და ლოგიკური **1**-ის შესაბამისი მდგომარეობა. **ორივე ეს მდგომარეობა აქტიურია**, ე. ი. ორივე ამ მდგომარეობის დროს გამოსასვლელი I_{OL} და I_{OH} დენის სიდიდე შეიძლება მნიშვნელოვანი იყოს. მიკროსქემის წარმოდგენის პირველ და მეორე დონეზე შეიძლება ჩავთვალოთ, რომ ასეთი გამოსასვლელი შედგება მიმდევრობით შეერთებული ორი ამომრთველისაგან (იხ.ნახ.**1.5ა**), რომლებიც მორიგეობით შეირთვება; ზედა ამომ-

რთველის ჩართვას შეესაბამება ლოგიკური 1 , ხოლო ქვედა ამომრთველის ჩართვას – ლოგიკური 0 .



ნახ. 1.5. ციფრული მიკროსქემების სამი სახის გამოსასვლელი ხაზისა (Δ, δ, θ) და მათი გაერთიანების ($\mathcal{M}, \mathcal{M}, \mathcal{M}$) სქემები მიკროსქემების წარმოდგენის პირველ და მეორე დონეებზე

▲ ღია კოლექტორიან OC გამოსასვლელსაც ორი მდგომარეობა აქვს, რომელთაგანაც აქტიურია მხოლოდ ლოგიკური 0 -ის შესაბამისი მდგომარეობა: ამ მდგომარეობაშია უზრუნველყოფილი დიდი გამოსასვლელი I_{OL} დენის არსებობა. მეორე მდგომარეობა დაიყვანება იმაზე, რომ გამოსასვლელი მთლიანად გამორთულია მასთან შესაერთებელი გამტარისაგან. ეს მეორე მდგომარეობა შეიძლება გამოვიყენოთ ლოგიკური 1 -სათვის, ოღონდ OC გამოსასვლელს და კვების ძაბვას შორის უნდა ჩავრთოთ დაახლოებით 100 ომი წინაღობის მქონე R რეზისტორი, რომელსაც *pulup* (ამწვევ), ანუ **სადატვირთო რეზისტორს** უწოდებენ. მიკროსქემის წარმოდგენის პირველ და მეორე დონეებზე ასეთი გამოსასვლელი შეიძლება წარმოდგენილი იქნეს ერთი ამომრთველის სახით (ნახ. $1.5, \delta$), რომლის ჩართულ მდგომარეობას შეესაბამება ლოგიკური 0 -ის სიგნალი, ხოლო განრთულ მდგომარეობას – გათიშული, პასიური მდგომარეობა. R რეზისტორის სიდიდეზე დამოკიდებულია 0 მდგომარეობიდან მდგომარეობა 1 -ში გადასვლისათვის საჭირო დრო-

ის სიდიდე. ეს უკანასკნელი გავლენას ახდენს t_{LH} დაყოვნებაზე, მაგრამ რეზისტორების ჩვეულებრივ გამოყენებადი ნომინალებისათვის აღნიშნული გავლენა მნიშვნელოვანი არ არის.

▲ სამი მდგომარეობიანი **3S** გამოსასვლელი ძალიან ჰგავს სტანდარტულ (**2S**) გამოსასვლელს, ოღონდ ორ აქტიურ მდგომარეობას ემატება მესამე პასიური მდგომარეობა, რომლის დროსაც გამოსასვლელი შეიძლება მომდევნო სქემისაგან განთუთლად ჩავთვალოთ. მიკროსქემის წარმოდგენის პირველ და მეორე დონეზე ასეთი გამოსასვლელი შეიძლება ჩავთვალოთ ორი ამომრთველისაგან შემდგარ გამოსასვლელად (ნახ.**1.5გ**), რომლებიც შეიძლება არა მარტო თანამიმდევრობითად ჩაერთოს და მოახდინოს ლოგიკური **0**-ისა და **1**-ის ფორმირება, არამედ ერთდროულადაც გაითიშოს. ამ მესამე მდგომარეობას ეწოდება *მაღალიმპედანსური* ანუ **Z-მდგომარეობა**. მესამე **Z-მდგომარეობა**ში გადასაყვანად გამოიყენება სპეციალური მმართველი შესასვლელი, რომელსაც აღინიშნება, როგორც **OE (Output Enable - გამოსასვლელის ნებართვა)** ან **EZ (Enable Z-state)**.

აქტიური და პასიური მდგომარეობებიანი გამოსასვლელების მოხერხებულად გაერთიანებისათვის სტანდარტული **2S** გამოსასვლელის გარდა დამუშავებული იქნა კიდევ ორი, კერძოდ **OS** და **3S** გამოსასვლელები. მოწყობილობის შესასვლელზე თუ საჭიროა რიგრიგობით იქნეს მიწოდებული სიგნალები მეზობელი მოწყობილობის ორი სხვადასხვა გამოსასვლელიდან (ნახ.**1.5დ**), მაშინ ამ გამოსასვლელებად არ გამოდგება **2S** გამოსასვლელი; შეიძლება **OC** (ნახ.**1.5ე**) ან **3S** (ნახ.**1.5ვ**) გამოსასვლელის გამოყენება.

ორი ან რამდენიმე **2S** შესასვლელის გაერთიანებისას (ნახ.**1.5დ**) დასაშვებია წარმოიშვას სიტუაცია, როდესაც ერთ-ერთი გამოსასვლელი შეეცდება გასცეს ლოგიკური **1**, ხოლო მეორე – ლოგიკური **0** სიგნალი. ამ შემთხვევაში ლოგიკური **1**-ის გამცემ ზედა ჩაკეტილ ამომრთველისა და ლოგიკურ **0**-ის გამცემი ქვედა ჩაკეტილ ამომრთველს შორის არსებულ ზაზში გაივლის მოკლედ შერთვის დაუშვებლად დიდი **I_{Σ}** დენი. ეს არის ავარიული სიტუაცია, რომლის დროსაც ზუსტად არ არის განსაზღვრული მისაღები გამოსასვლელი ლოგიკური სიგნალის დონე – იგი შეიძლება აღქმული იქნეს როგორც **0**-ად, ისე **1**-ად. მოკონფლიქტო გამოსასვლელები შეიძლება მწყობრიდან გამოვიდეს და დაარღვიოს როგორც მიკროსქემის, ისე მთლიანად სქემის მუშაობა.

მიკროსქემების წარმოდგენის მესამე დონეზე აუცილებელია გავითვალისწინოთ, რომ გამოსასვლელებში არსებული ამომრთველები (იხ. ნახ.**1.5ა,ბ,გ**) *წარმოადგენს არა უბრალოდ ტუმბოვებს (როგორც ეს გვეჩვენა* პირველი ორი დონის დროს), არამედ საკუთარი სპეციფიკური მახასიათებლების მქონე ტრანზისტორულ გასაღებებს. ხშირ შემთხვევაში საკმარისია ვიცოდეთ

მოცემული გამოსასვლელი თუ როგორ დენს წარმოქმნის ლოგიკური 0 -ისა და ლოგიკური 1 -ის დროს. ლოგიკური 0 -ის დროს წარმოშობილი დენი აღ-
ვნიშნოთ I_{0L} , ხოლო ლოგიკური 1 -ის დროს წარმოშობილი დენი I_{0H} სიმბოლოთი. ამ დენების სიდიდეები მოცემულ შესასვლელთან მიერთე-
ბული ყველა მიკროსქემების შესასვლელი დენის ჯამს არ უნდა აჭარბებ-
დეს. მიკროსქემის ერთ გამოსასვლელთან მიერთებული ელემენტების რა-
ოდენობა განისაზღვრება ამ მიკროსქემის **განშტოების კოეფიციენტით** ანუ **სადატვირთო უნარი**. არსებობს ჩვეულებრივი და ამაღლებული სადატვირ-
თო უნარის მქონე მიკროსქემები. მეორე სახის მიკროსქემის სადატვირთო
უნარი ორჯერ და უფრო მეტად აღემატება პირველი სახის მიკროსქემის
სადატვირთო უნარს. **3S** სახის გამოსასვლელებიან მიკროსქემებს აქვს ამაღ-
ლებული სადატვირთო უნარი (ე. ი. შეუძლია უფრო მაღალი გამოსასვლე-
ლი დენების ფორმირება). **2S** და **OC** გამოსასვლელებიან მიკროსქემებს შეიძ-
ლება ჰქონდეს როგორც ჩვეულებრივი, ისე ამაღლებული სადატვირთო უნა-
რი.

მესამე დონეზე გარდა ზემოთ აღნიშნულისა, აუცილებელია გავითვალის-
წინოთ, თუ რა სიდიდის გამოსასვლელი და ძაბვების ფორმირება შეუძ-
ლია მიკროსქემას. **OC**-ს გამოსასვლელები გათვალისწინებულია ლოგიკური
 1 -ის როგორც ჩვეულებრივ ($U_{0H} = U_{SS} = 5 \text{ V}$), ისე ლოგიკური 1 -ის ამაღლე-
ბულ (**30** ვოლტამდე) ძაბვაზე. ბოლო შემთხვევაში ამ გამოსასვლელის გა-
რე რეზისტორი მიერთებულია ამაღლებული ძაბვის წყაროსთან (**ნახ. 1.5, ა, ბ, გ**).

1.4.3. სალტური კავშირების ორბანიზმების საფუძვლები

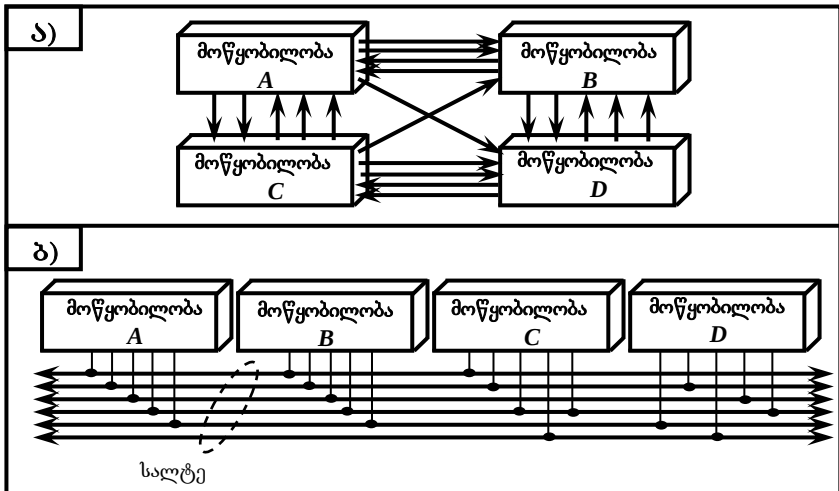
გარკვეულ სისტემაში შემავალი ელემენტების დასაკავშირებლად შეიძლე-
ბა გამოყენებული იქნეს კავშირგაბმულობის კლასიკური და სალტური
სტრუქტურები. განვიხილოთ ორივე მათგანი.

კავშირის კლასიკური სტრუქტურის დროს (ნახ. **1.6, ა**) მოწყობილობებს
შორის ყველა სიგნალი და კოდი კავშირის განცალკევებული არხით გადა-
იცემა. სისტემაში შემავალი თითოეული მოწყობილობა საკუთარ სიგნალებსა
და კოდებს სხვა მოწყობილობებისაგან დამოუკიდებლად გადასცემს. ასეთ
სისტემაში ვიღებთ კავშირის ბევრ ხაზსა და ინფორმაციის გაცვლის მრავ-
ალფეროვან პროტოკოლებს.

კავშირების სალტური სტრუქტურის დროს (ნახ. **1.6, ბ**) მოწყობილობებს
შორის ყველა სიგნალი კავშირის ერთი და იმავე არხით, ოღონდ სხვადა-
სხვა დროს გადაიცემა (ამას **მულტიპლექსური გადაცემა** ეწოდება). ამის შე-

დეგად მნიშვნელოვნად მცირდება კავშირის არხების რაოდენობა და მარტივდება ინფორმაციის გაცვლის წესები (პროტოკოლები). სივნალების გადასაცემ კავშირის ხაზის ერთობლიობას **სალტე** (ინგ. **bus**) ეწოდება.

კავშირების სალტური სტრუქტურის დროს საინფორმაციო ნაკადები ადვილად გაიგზავნება საჭირო მიმართულებით, მაგალითად, შესაძლებელია ერთ პროცესორში მათი გატარება, რაც ძალიან მნიშვნელოვანია მიკროპროცესორული სისტემისათვის. სამაგიეროდ, სალტური სტრუქტურის დროს ინფორმაცია კავშირის არხებში მიმდევრობითად (ერთმანეთის მიყოლებით და არა ერთდროულად) გადაიცემა, რაც კავშირების კლასიკურ სტრუქტურასთან შედარებით ამცირებს სისტემის სწრაფმოქმედებას.



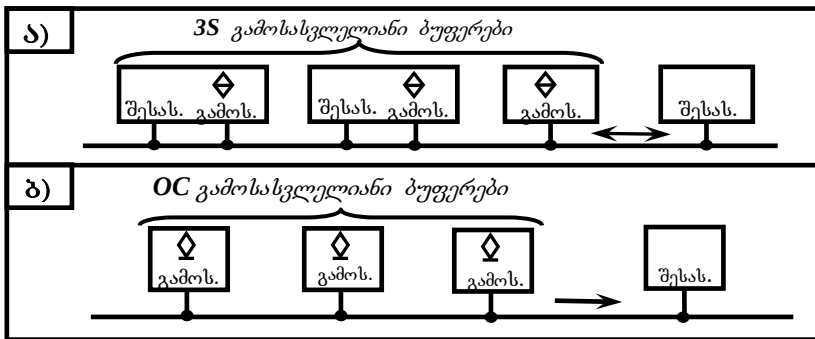
ნახ. 1.6. კავშირის კლასიკური (ა) და სალტური (ბ) სტრუქტურები

კავშირების სალტური სტრუქტურის დიდი ღირსებაა ის, რომ სალტესთან მიერთებულმა ყველა მოწყობილობამ ერთი და იმავე წესებით (ერთი და იმავე პროტოკოლით) უნდა მიიღოს და გადასცეს ინფორმაცია. ამიტომ შესაძლებელია მოვახდინოთ სალტით ინფორმაციის გაცვლაში მონაწილე ყველა მოწყობილობის უნიფიცირება.

კავშირების სალტური სტრუქტურის მნიშვნელოვანი ნაკლია ის, რომ კავშირის ხაზებთან მოწყობილობები პარალელურადაა მიერთებული. ამიტომ ნებისმიერი მოწყობილობის ნებისმიერ მტყუნებას, რომელიც აზიანებს კავშირის ხაზს, შეუძლია მთელი სისტემა მოწყობრიდან გამოიყვანოს. ამ მიზეზის გამო საკმაოდ რთულია კავშირის სალტური სტრუქტურის მქონე სისტემის

გამართვა და ჩვეულებრივ იგი სპეციალური მოწყობილობის გამოყენებით უნდა მოხდეს.

არსებობს კავშირის შემდეგი სამი სახის ხაზი: ერთმიმართული, ორ-მხრივმიმართული და მულტიპლექსური ხაზი. 1) **ერთმიმართული** ხაზები სიგნალებს მხოლოდ ერთი მიმართულებით ატარებს. ასეთი ხაზების მეშვე-ობით შეიძლება მიკროსქემის ერთი გამოსასვლელი რამდენიმე შესასვლელს დაუკავშიროთ. ამ გამოსასვლელისათვის ზემოთ განხილული სამივე კასკა-დის გამოყენებაა შესაძლებელი. 2) **ორმხრივმიმართულ ხაზებში** სიგნალები ორი ურთიერთსაწინააღმდეგო მიმართულებით ვრცელდება. მათთან შეიძლება მიკროსქემების **3S** და **OC** ტიპის რამდენიმე გამოსასვლელი მიკავართო (ნახ.1.7ა), ამიტომ ასეთ ხაზებთან მიერთებულ ყველა მიკროსქემას **3S** ან **OC** ტიპის გამოსასვლელი აქვს.



ნახ.1.7. ორმხრივმიმართული (ა) და მულტიპლექსური (ბ) ხაზები

მიკროსქემის გამოსასვლელის ტიპი სპეციალური ნიშნით აღინიშნება: **3S** გამოსასვლელიანი მიკროსქემაზე გვაქვს გადახაზული რომბის (იხ.ნახ.1.7ა), ხოლო **OC** გამოსასვლელიანი მიკროსქემაზე – ქვემოთ გახაზული რომბის (იხ.1.7ბ) გამოსახულება. **2S** გამოსასვლელიანი მიკროსქემაზე (ბუფერზე) არავითარი დამატებითი აღნიშვნა არ არსებობს. ორმხრივმიმართული ხაზებით გაერთიანებულ მიკროსქემებს შორის კონფლიქტების ასაცილებლად საჭიროა მუშაობდეს მხოლოდ ერთი აქტიური გამოსასვლელი, ხოლო დანარჩენი გამოსასვლელები იმყოფებოდეს მესამე (მაღალიმპედანსურ) მდგომარეობაში.

მულტიპლექსირება ერთი და იმავე ხაზით სხვადასხვა დროს სხვადასხვა სიგნალების გადაცემას ნიშნავს. მულტიპლექსირების ძირითადი დანიშნულება შემაერთებული ხაზების საერთო რაოდენობის შემცირებაა. ორმხრივმიმართული ხაზი აუცილებლად მულტიპლექსირებულია, ერთმიმართული ხაზი

კი შეიძლება იყოს ან არ იყოს მულტიპლექსირებული. ორივე შემთხვევაში მას შეიძლება მიეუერთოთ რამდენიმე გამოსასვლელი, რომელთაგანაც დროის მოცემულ მომენტში მხოლოდ ერთი გამოსასვლელია აქტიურ მდგომარეობაში. დანარჩენი გამოსასვლელები ამ დროს გამოირთვება (გადადის პასიურ მდგომარეობაში). ორმხრვმიმართული ხაზებისაგან განსხვავებით, ბუფერების საფუძველზე აგებულ მულტიპლექსურ ხაზს მხოლოდ ერთი შესასვლელი, მაგრამ აუცილებლად რამდენიმე **3S** ან **OS** გამოსასვლელი უნდა მიეუერთოთ (ნახ.**1.7,ბ**). მულტიპლექსირებული ხაზები შეიძლება ავადოთ არა მარტო ბუფერებით, არამედ მულტიპლექსორების მიკროსქემებითაც.

II ტავი

პროცესორის მიერ შესასრუ- ლებელი არითმეტიკული და ლოგიკური ოპერაციები

«ნებისმიერი საგანი შეიძლება რიცხვის სახით წარმო-
ვადგინოთ»;

«სამყაროს მართავენ რიცხვები; სამყაროში ყველაფერი
არის რიცხვი».

პითაგორა

2.1. რიცხვული ფორმით ინფორმაციის წარმოდგენის საპიტიხისათვის

წინა საუკუნის ბოლო წლებიდან მსოფლიოს ეკონომიკაში სოკო-
კოებივით ამოიზარდა **ავტომატიზებული საწარმოები**, რომლებშიც სა-
წარმოო პროცესის ყველა ძირითადი და დამხმარე ოპერაციებს საწ-
არმოო პროცესის მართვის სრული ავტომატიზაციის ფონზე ასრულ-
ებს ავტომატური მანქანები (დაზგები, ჩარხები). **მიკროპროცესორუ-
ლი სისტემა** მეტაფორულად შეიძლება ისეთ ავტომატიზებულ საწარ-
მოოდ მივიჩნიოთ, რომელშიც ინფორმაციის სახის წარმოდგენილი
ნედლეულის ავტომატიზებულად დამუშავების გზით იწარმოება თვი-
სობრივად ახალი ინფორმაცია, რომელიც ამ წარმოების მიერ დამზა-
მზადებულ პროდუქციას წარმოადგენს. ამ უკანასკნელის მისაღებად
ნედლეულის (ძველი ინფორმაციის) უშუალო დამუშავებით დაკავებუ-
ლია პროცესორი. მან რომ თავისი ფუნქციის შესრულება შეძლოს,
აუცილებელია ინფორმაცია წარმოდგენილი იყოს ისეთი ფორმით,
რომლის გადამუშავება შესაძლებელია.

ზემოთ აღნიშნულიდან წამოიჭრა ისეთი ფორმის განსაზღვრის ამ-
ოცანა, რომელიც, **უპირველეს ყოვლისა**, შეიძლება მიეცეს ნებისმი-
ერი სახის ინფორმაციას და, **მეორე მხრივ**, ამ ფორმით წარმოდგე-
ნილი ინფორმაციის გადამუშავება შეეძლოს პროცესორს. მოცემული

ამოცანის გადაწყვეტისას კიდევ ერთხელ დადასტურდა იმ მტკიცების ჭეშმარიტება, რომლის თანახმადაც ნებისმიერი ახალი კარგად დავიწყებული ძველია. ჯერ კიდევ ჩვენს წელთაღრიცხვამდე VI-V საუკუნეში ძველი ბერძენი ფილოსოფოსი *პითაგორე სამოსელი* (ჩვ.წ.ად 570-490 წწ.) ამტკიცებდა, რომ ნებისმიერი საგანი შეიძლება რიცხვის სახით წარმოვადგინოთ; ოღონდ ეს წარმოდგენა პითაგორეს მიხედვით თუ მისტიური ბუნების იყო, *XX* საუკუნის პირველ ნახევარში იგი მეცნიერული ფორმით ჩამოყალიბდა.

ადამიანის ტვინი წარმოქმნილია დაახლოებით *86 მილიარდი* ნეირონისაგან, რომლის უხეშ ტექნიკურ ანალოგად შეიძლება *ტრანზისტორი* მივიჩნიოთ. მაშასადამე, ადამიანის ტვინი შეიძლება ურთულეს ბუნებრივ ციფრულ სისტემად ჩავთვალოთ (შედარებისათვის აღვნიშნავთ, რომ კომპანია *Intel*-ს მიერ დამზადებული ყველაზე მძლავრი *Tukwila* სახელწოდების მიკროპროცესორი მხოლოდ *ორ მილიარდზე* მეტ ტრანზისტორს შეიცავს). ნეირონი შეიძლება იმყოფებოდეს მშვიდ ან აგზნებულ მდგომარეობაში, რომლებიც პირობითად შესაბამისად *0*-ითა და *1*-ით შეიძლება აღვნიშნოთ.

ადამიანის გრძნობის ორგანოებზე გარე საგნის ზემოქმედებისას წარმოიშობა გარკვეული ნეიროსიგნალები. ისინი ზემოქმედებს თავის ტვინის გარკვეულ ნეირონებზე და მათ მდგომარეობა *0*-იდან გადაიყვანს მდგომარეობა *1*-ში; *0*-ებისა და *1*-ების ერთობლიობა წარმოადგენს ორობით რიცხვს, ე.ი. ტვინში ბუნებრივად წარმოიქმნება ორობითი რიცხვი, რომელიც ზემოთ აღნიშნული საგნის აბსტრაქტულ სახეს წარმოადგენს. მაშასადამე, ჩვენ მიერ აღქმული ნებისმიერი ინფორმაცია თავის ტვინში ფიქსირდება გარკვეული ორობითი რიცხვის სახით. ვინაიდან უმაღლესად ორგანიზებული ბუნებრივი სისტემა – ტვინი – ჩვენს გარშემო არსებულ ინფორმაციას ორობითი რიცხვების სახით აღიქვამს, ამიტომ შეგვიძლია ვამტკიცოთ, რომ *თვლის ორობითი სისტემა ბუნებრივი სისტემაა, რომელიც ნებისმიერი აღქმადი ინფორმაციის წარმოდგენის საშუალებას იძლევა*. თვლის ნებისმიერი სხვა სისტემა, მათ შორის ჩვენთვის ბავშვობიდანვე შესისხლზორცებული ათობითი სისტემა, ადამიანის მიერ ხელოვნურად შექმნილი სისტემაა. მოხდენილად შენიშნა ცნობილმა საბჭოთა მატემატიკოსმა *ბ. ნ. ლუზინმა*, რომ «თვლის ათობითი სისტემის უპირატესობები არა მათემატიკური, არამედ ზოოლოგიურია. ხელებზე ათის

ნაცვლად რვა თითი რომ გვქონოდა, კაცობრიობა დაიწყებდა თვლის რვაობითი სისტემის გამომოყენებას».

2.2. ორობითი რიცხვები

თვლის სისტემა ეწოდება რიცხვების ჩაწერის სიმბოლურ მეთოდს, რომელიც წერითი სიმბოლოებით (ციფრებით) რიცხვების წარმოდგენის საშუალებას იძლევა. განასხვავებენ თვლის პოზიციურ და არაპოზიციურ სისტემებს. **თვლის პოზიციურ სისტემებში** ციფრების მნიშვნელობა იცვლება რიცხვში ამ ციფრის მიერ დაკავებულ პოზიციაზე დამოკიდებულებით, ხოლო **არაპოზიციურ სისტემებში** პოზიციის ცვლილება არ ცვლის ციფრის მნიშვნელობას.

ა)

3	2	1	0
$10^3 =$	$10^2 =$	$10^1 = 10$	$10^0 = 1$
=1000	=100		
6	9	5	3
$\times 1000$	$\times 100$	$\times 10$	$\times 1$
6000	+ 900	+ 50	+ 3
= 6953			

პოზიციათა i ნომრები
პოზიციათა მნიშვნელობები (წონები)
ციფრები პოზიციებზე

ბ)

3	2	1	0
$2^3 = 8$	$2^2 = 4$	$2^1 = 2$	$2^0 = 1$
1	1	0	1
$\times 8$	$\times 4$	$\times 2$	$\times 1$
8	+ 4	+ 0	+ 1
= 13			

პოზიციათა i ნომრები
პოზიციათა მნიშვნელობები (წონები)
ციფრები პოზიციებზე

ნახ.2.1 ათობითი (ა) და ორობითი (ბ) რიცხვების აგების პრინციპის მაილუსტრირებული ნახაზები

თვლის პოზიციური სისტემები ერთმანეთისაგან განსხვავდება რიცხვების ჩასაწერად მათში გამოყენებული ციფრების (წერითი სიმბო-

ლოების) რაოდენობის მიხედვით. g რაოდენობის ციფრების მქონე თვლის სისტემას g -ობითი სისტემა ეწოდება, სადაც g ორზე არანაკლები ($g \geq 2$) ნატურალური რიცხვია. აღნიშნულ g რიცხვს თვლის სისტემის ფუძეს უწოდებენ; მაშასადამე, სისტემის **თვლის ფუძე** ეწოდება სისტემაში გამოყენებული ციფრების რაოდენობის მაჩვენებელ ორზე არანაკლებ ნატურალურ რიცხვს.

თვლის g -ობითი სისტემა ეწოდება g რაოდენობის წერითი ნიშნების დახმარებით რიცხვების სიმბოლური ჩაწერის მეთოდს. g -ობითი სისტემით ჩაწერილ რიცხვებს **g -ობითი რიცხვები** ეწოდება.

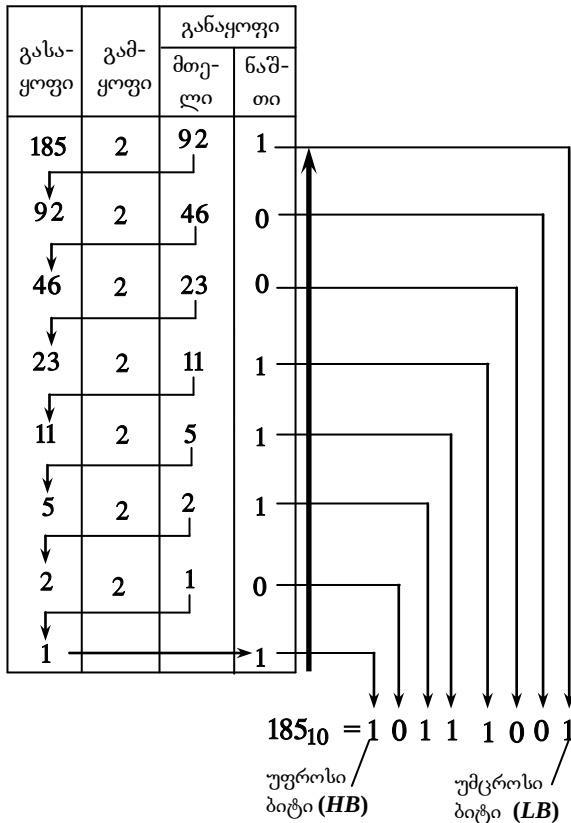
ა)

ათობითი		ორლობითი		ათობითი		ორლობითი	
10	1	8	4	2	1	10	1
	0				0		8
	1				1		9
	2		1	0			0
	3		1	1		1	1
	4	1	0	0		1	2
	5	1	0	1		1	3
	6	1	1	0		1	4
	7	1	1	1		1	5

ნახ.2.2. ათობითი რიცხვები და მათი ორობითი ეკვივალენტები (ა), ორობით-ათობითი გარდაქმნა (ბ)

ყოველდღიურ საქმიანობაში ჩვენ **10**-ობით რიცხვებს ვიყენებთ. იგი **0,1,...,9** ციფრებითაა შედგენილი (მათი რაოდენობაა **10**), რომლებსაც

ათობითი ციფრები ანუ **დიტები** ეწოდება (*Decimal digIT*). **შ.2.1,ა** ნახაზზე ნაჩვენებია, რომ, მაგალითად **10**-ობითი **6953** რიცხვი შედგება **6, 9, 5, 3** ციფრებისაგან, რომელთა მნიშვნელობები დამოკიდებულია მათ მიერ დაკავებული პოზიციის **i** ნომერზე და გამოთვლება როგორც $g^i=10^i$; აღნიშნულის გამო მოყვანილი ციფრების მნიშვნელობები შესაბამისად ექვსი ათასეულის, ცხრა ასეულის, ხუთი ათეულისა და სამი ერთეულის ტოლია. საბოლოოდ რიცხვის მნიშვნელობაა ექვსიათასს პლუს ცხრაასი, პლუს ორმოცდაათი, პლუს სამი.

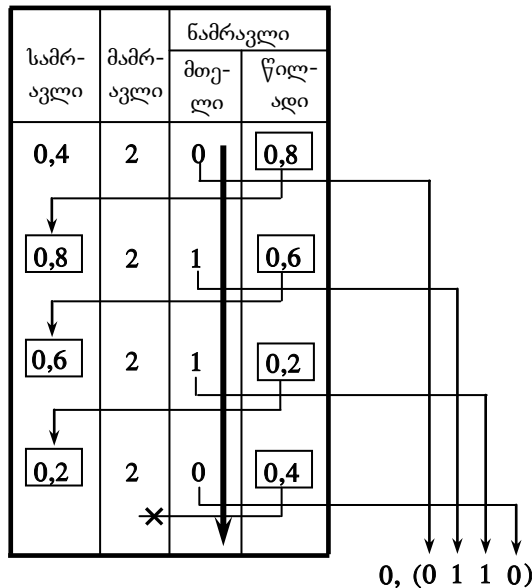


ნახ.2.3. მთელი ათობითი რიცხვის ორობით რიცხვად გარდაქმნა

ანალოგიურად გამოითვლება ნებისმიერი **g**-ობითი რიცხვის მნიშვნელობა. შედარებით დაწვრილებით განვიხილოთ თვლის **2**-ობითი

სისტემა. მისი ფუძეა $g=2$, ე.ი. შეიცავს ორ ციფრს (წერით სიმბოლოს) – 0 -სა და 1 -ს. მათ ბიტები (*Binary digIT*) ეწოდება. ციფრულ ელექტრონულ სისტემებში ბიტი 0 წარმოიგენება **LOW** (დაბალი), ხოლო ბიტი 1 – **HIGH** (მაღალი) ძაბვით, თუმცა პრინციპულად შესაძლებელია პირიქითაც მოხდეს. **2.1,ბ** ნახაზზე მოყვანილია პირველი ოთხი ორობითი პოზიციის ათობითი მნიშვნელობები. ამავე ნახაზიდან ჩანს, რომ ორობითი **1101** (წაიკითხება ასე: ერთი, ერთი, ნული, ერთი) რიცხვს შეესაბამება ათობითი რიცხვი **13**.

2.2,ა ნახაზზე მოყვანილია 0 -დან 15 -ის ჩათვლით ათობითი რიცხვები და მათი ორობითი ეკვივალენტები. კომპიუტერის სფეროში მუშაობის მსურველებმა ისინი ზეპირად უნდა იცოდნენ.



ნახ.2.2.4. ათწილადის ორობითი ეკვივალენტად გარდაქმნა.

ორობითი **11011001** (წაიკითხება ასე: ერთი, ერთი, ნული, ერთი, ერთი, ნული, ნული, ერთი) რიცხვის ათობით ეკვივალენტად გარდაქმნება **2.2,ბ** ნახაზზე მოყვანილი პროცედურის საშუალებით. ნახაზზე თითოეული პოზიციის ათობითი მნიშვნელობები (წონები) ამ პოზიციებში არსებული ბიტების ზემოთაა მითითებული. მათზე პოზიციებში არსებული ბიტების გამრავლებითა და მიღებული ნამრავ-

ლების შეკრებით მიიღება განხილული ორობითი რიცხვის შესაბამისი ათობითი რიცხვი: $128 + 64 + 0 + 16 + 8 + 0 + 0 + 1 = 117$.

რიცხვის ჩანაწერში თვლის სისტემის ფუძე ინდექსით არის მითითებული. ამგვარად, 11011001_2 რიცხვი ორობითია (ანუ, მისი ფუძეა 2), ხოლო რიცხვი 217_{10} – ათობითია. 2.2,ბ ნახაზის თანახმად $11011001_2 = 217_{10}$.

მთელი ათობითი, მაგალითად, 185, რიცხვის ორობით რიცხვად გარდაქმნისათვის ჯერ იგი უნდა გავყოთ 2-ზე და ცალ-ცალკე ჩავწეროთ მიღებული მთელი ნაწილი და ნაშთი, როგორც ეს 2.3 ნახაზზეა ნაჩვენები. მიღებული მთელი ნაწილი ნახაზზე ნაჩვენები ისრის შესამისად გადავანაცვლოთ გასაყოფის ადგილზე; აღწერილი ოპერაცია მანამ გავიმეოროთ, სანამ მიღებული განაყოფის მთელი ნაწილი 1-ის (იხ. 2.3 ნახაზის ბოლოსწინა მწკრივი) ან 0-ის ტოლი არ გახდება. ფორმირებული ნაშთების ქვემოდან ზემოთ ამოწერით მივიღებთ საძებნ ორობით რიცხვს. განხილულ მაგალითში მიღებული ნაშთების ქვემოდან ზემოთ ამოწერით მიიღება ორობით 10111001_2 რიცხვი, რომელიც 185_{10} რიცხვის ეკვივალენტურია, ე. ი. $185_{10} = 10111001_2$.

ათწილადის ორობითი ეკვივალენტის პოვნისას 2-ზე გაყოფის ოპერაცია იცვლება 2-ზე გამრავლების ოპერაციით. მაგალითად, $0,4_{10}$ -ის ორობითი ეკვივალენტის საპოვნელად $0,4_{10}$ -ს გამრავლებთ 2-ზე (ნახ. 2.2.4), რაც გვაძლევს მთელ 0-სა და წილად 0,8-ს. შემდეგ წილადი 0,8 ნახაზზე ნაჩვენები ისრის შესაბამისად გადაგვაქვს სამრავლის ადგილზე და ხელახლა გამრავლებთ 2-ზე. აღწერილ პროცესს ვიმეორებთ მანამ, სანამ წილადების სვეტში არ მივიღებთ 0-ს, ან ისეთ **ათწილადს**, რომელიც უკვე გვქონდა სამრავლად გამოყენებული. პირველ შემთხვევაში ვიღებთ არაპერიოდულ, ხოლო მეორე შემთხვევაში – პერიოდულ ორობით წილადს. ჩვენს მაგალითში მეოთხე მწკრივში ნამრავლ ათწილადად მივიღეთ უკვე გამოყენებული 0,4, რის გამოც გამრავლების პროცესს ვწყვეტთ (პროცესის გაგრძელებისას შედეგები გამეორდებოდა). საძებნი ორობითი წილადის გამოსახულების მისაღებად **მთელი** ნამრავლები უნდა ამოვწეროთ ზემოდან ქვემოთ; განხილულ მაგალითში (იხ.ნახ.2.4) ვიღებთ $0,(0110)_2$ -ს ე. ი. $0,8_{10} = 0,(0110)_2$.

185,4₁₀ რიცხვის ორობითი ეკვივალენტის პოვნისათვის ჯერ უნდა ვიპოვოთ **185₁₀**-ის, ხოლო შემდეგ – **0,4₁₀**-ის ორობითი ეკვივალენტები და მიღებული შედეგები გავაერთიანოთ, ე. ი. მივიღებთ შემდეგ შედეგს: **185,4₁₀ = 10111001,(0110)₂**.

2.3. თექვსმეტობითი რიცხვები

ტიპური მიკრო ელექტრონული გამოძვლელი მანქანის (მიკროკონტროლერის) მეხსიერებას შეუძლია შეინახოს ჩვენ მიერ ზემოთ მოტანილი ორობითი **11011001₂** რიცხვი. ნულებისა და ერთების ასეთი გრძელი მიმდევრობა ძნელია დასამახსოვრებლად და მოუხერხებელია კლავიატურიდან შესატანად. **11011001₂** რიცხვი შეგვეძლო გარდაგვექმნა ათობითად, რაც მოგვცემდა **185₁₀**-ს, მაგრამ გადაყვანის პროცესი დიდ დროს დაგვაკარგვინებდა (იხ. ნახ. **შ.2.3**).

მიკროინფორმატიკის სისტემების უმრავლესობა **11011001₂**-ის მსგავსი რიცხვების დამახსოვრებისა და გამოყენების გამარტივებისათვის, იყენებს რიცხვების ჩაწერის **16**-ობით ფორმას.

2.5,ა ნახაზზე მოყვანილია ეკვივალენტური ათობითი, ორობითი და თექვსმეტობითი რიცხვები. შევნიშნავთ, რომ თითოეული თექვსმეტობითი სიმბოლო (ციფრი) შეიძლება წარმოვადგინოთ ოთხი ბიტის ერთადერთი ერთობლიობით (ე.წ. **ტეტრადით**). მაგალითად, ორობითი **10011011** რიცხვში ბიტების პირველ **1001** ოთხეულს, ანუ ტეტრადას შეესაბამება თექვსმეტობითი **9₁₆** ციფრი, ხოლო მომდევნო **1011** ტეტრადას – **B₁₆** ციფრი; **1001** და **1011** ტეტრადების შესაბამისად **9₁₆** და - **B₁₆** ციფრებით შეცვლისას განხილული ორობითი რიცხვი გარდაიქმნება თექვსმეტობით რიცხვად, ე.ი. **10011011₂ = 9B₁₆**.

ზემოთ აღნიშნულიდან გამოდის შემდეგი: **ორობითი რიცხვის თექვსმეტობით რიცხვებად გარდასაქმნელად** ორობითი რიცხვი, დაწყებული უმცროსი ბიტიდან, დავყოთ ოთხი ბიტის შემცველ ჯგუფებად. არასრული ჯგუფის მიღებისას ბიტების წინ **0**-ების მიწერით მასში ბიტების რაოდენობა შევავსოთ ოთხამდე. მიღებული ოთხეულები (ტრიადები) შევცვალოთ **2.5,ა** ნახაზზე მოყვანილი **16**-ბითი ციფრებით. მაგალითისათვის განვიხილოთ ორობითი რიცხვი **111010₂**. მარცხნიდან მარჯვნივ ოთხეულებად დაყოფისას პირველად მიიღება **1010**, ხოლო შემდეგ **11**; ამ უკანასკნელის ოთხამდე შევსებისათვის

წინ უნდა მივეწეროთ 00 , ე.ი. $11 = 0011$. მაშასადამე 111010_2 რიცხვი გადაიტყვეა 001111010_2 რიცხვად: $111010_2 = 0011\ 1010_2$; $2.5,ა$ ნახაზის თანახმად $0011_2 = 3_{16}$, ხოლო $1010_2 = A_{16}$, ამიტომ $111010_2 = 3A_{16}$.

თექვსმეტობითი ჩაწერა ფართოდ გამოიყენება ორობითი რიცხვების წარმოსადგენად, ამიტომ $2.5,ა$ ნახაზზე მოცემული ცხრილი უნდა ზეპირად უნდა გვახსოვდეს.

თექვსმეტობითი რიცხვის ათობით რიცხვებად გარდაქმნის პროცედურა ილუსტრირებულია $2.5,ბ$ ნახაზზე, რომელზედაც თექვსმეტობით რიცხვად აღებულია $2D4F_{16}$. პირველი ოთხი თექვსმეტთანრიგიათა ციფრის პოზიციათა მნიშვნელობები მარცხნიდან მარჯვნივ შესაბამისად არის 4096 , 256 , 16 და 1 . ნახაზის თანახმად $2D4F_{16}$ რიცხვის ეკვივალენტური ათობითი რიცხვი უნდა შეიცავდეს 15 (E_{16})— ერთს, ოთხ თექვსმეტს, ცამეტ (D_{16}) ორასორმოცდათექვსმეტსა და ორ ოთხიათასოთხმოცდათექვსმეტს.

$2D4F_{16}$ რიცხვის თითოეული ციფრი მრავლდება მის მიერ დაკავებული პოზიციის მნიშვნელობაზე, ანუ წონაზე და მიღებული შედეგები იკრიბება, რის შედეგადაც ვიღებთ 11599_{10} -ს ე.ი. $2D4F_{16} = 11599_{10}$

ათობითი რიცხვის თექვსმეტობით რიცხვებად გარდაქმნის პროცედურა ილუსტრირებულია $2.5,გ$ ნახაზზე, რომელზეც ათობით რიცხვად აღებულია 15797_{10} . პირველ მწკრივში 15797_{10} იყოფა 16 -ზე, რომლის შედეგადაც მიღებულია 987_{10} მთელი და 5_{10} ანუ 5_{16} ნაშთი. პირველი მთელი ნაწილი (987) მეორე მწკრივში ხდება გასაყოფი და ხელახლა იყოფა 16 -ზე. მიიღება 61 მთელი და 11_{10} ანუ B_{16} ნაშთი; მესამე მწკრივში გასაყოფი 61 იყოფა 16 -ზე; მიიღება 3 მთელი და 13_{10} ანუ D_{16} ნაშთი. მეოთხე მწკრივში გასაყოფი 3 იყოფა 16 -ზე; მიიღება 0 მთელი და 3_{10} ანუ 3_{16} ნაშთი. რადგან მთელი ნაწილი 0 -ია, პროცედურა მთავრდება. ნაშთების ქვემოდან ზემოთ მიმდევრობით ამოწერისას მივიღებთ საძებნ $3DB5_{16}$ შედეგს, ე. ი. $15797_{10} = 3DB5_{16}$

2.4. რვაობითი რიცხვები

რვაობითი ჩაწერა თექვსმეტობითი ჩაწერის მსგავსად ორობითი რიცხვების წარმოდგენისათვის გამოიყენება. ორობითი სისტემა წარმოადგენს 0 -დან დაწყებული 7 -ის ჩათვლით დამთავრებული 8 ციფრის შემცველ სისტემას, რომლის ფუძეა 8 . **შ.2.6,ა** ნახაზზე მოცემულია რამდენიმე ათობითი, რვაობითი და ათობითი რიცხვი.

2.6,ა ნახაზზე ნაჩვენებია რვაობითი ციფრების შესაბამისი ორობითი რიცხვები.

ორობითი 101111000110_2 რიცხვი გარდაქმნათ ეკვივალენტურ რვაობით რიცხვად. ამისათვის უმცროსი ბიტიდან დაწყებული იგი დავყოთ სამეულებად ანუ **ტრიადად**. ბოლო ოპერაციისას მიღებულ ჯგუფში არასაკმარისი რაოდენობის ციფრების არსებობისას იგი სამამდე უნდა გავზარდოთ ბიტებისათვის მარცხნივ საჭირო რაოდენობის 0 -ების მიწერით. ამის შემდეგ **შ.2.6,ა** ნახაზზე მოცემული ცხრილის გამოყენებით თითოეული ტრიადა შევცვალოთ ეკვივალენტური რვაობითი ციფრით, რის შედეგადაც მივიღებთ სამეზნე რვაობით 5706_8 რიცხვს, ე.ი. $101111000110_2 = 5706_8$ (ნახ. **2.6,ბ**)

რვაობითი 7546_8 გარდაქმნათ მის ეკვივალენტურ ორობით რიცხვად. თითოეული რვაობითი ციფრი შევცვალოთ ორობითი ტრიადით და მივიღებთ, რომ $7546_8 = 1111011001100_2$ (ნახ. **2.6,გ**).

2.6,დ ნახაზზე მოყვანილია რვაობითი $327F_8$ რიცხვის ათობითი ფორმით ჩაწერის კლასიკური პროცედურა. აქ პირველი ოთხი 8 -ობითი პოზიციის მნიშვნელობები (წონები) მარცხნიდან მარჯვნივ შესაბამისად არის **512, 64, 8** და **1**. ამ მაგალითში გვაქვს **15** ერთეული. **7** რვაეული, **2** სამოცდაოთხეული და **3** ხუთასთორმეტეული. მათი შეკრებით ვიღებთ შედეგს: $1536 + 128 + 56 + + 15 = 1735$.

დასასრულს, ათობითი 3336_{10} რიცხვის რვაობით ეკვივალენტად გარდაქმნის პროცედურა **2.6,ე** ნახაზზეა ნაჩვენები. **პირველ მწკრივში** 3336 გაყოფილია **8**-ზე; მიღებულია მთელი ნაწილი **417** და $0_{10}=0_8$ ნაშთი. მიღებული მთელი **417** ნაწილი **მეორე მწკრივში** განხილულია გასაყოფად და ხელახლადაა გაყოფილი **8**-ზე. მიღებულია მთელი ნაწილი **52** და $1_{10}=1_8$ ნაშთი. **მესამე მწკრივში** **52** გაყოფილია **8**-ზე. მიღებულია მთელი ნაწილი **6** და $4_{10}=4_8$ ნაშთი. **მე-**

ა) 10-ობითი, 16-ობითი, ორობითი

10-ობითი	16-ობითი	ორობითი
0	0	0 0 0
1	1	0 0 1
2	2	0 1 0
3	3	0 1 1
4	4	1 0 1
5	5	1 0 1
6	6	1 1 0
7	7	1 1 1

ბ) 2-ობითი, 8-ობითი რიცხვი

2-ობითი რიცხვი	8-ობითი რიცხვი
101 111 000 110	5 7 0 6

გ) 8-ობითი, 2-ობითი რიცხვი

8-ობითი რიცხვი	2-ობითი რიცხვი
7 5 4 6	111 101 100 110

დ) ფუძის ხარისხი, პოზიციის მნიშვნელობა, 8-ობითი, ათობითი

ფუძის ხარისხი	8^3	8^2	8^1	8^0
პოზიციის მნიშვნელობა	512	64	8	1
8-ობითი	3	2	7	F
ათობითი	$3 \times 512 = 1536$	$+ 2 \times 64 = 128$	$+ 7 \times 8 = 56$	$+ 15 \times 1 = 15$

ე) გასაყოფი, გამყოფი, მთელი, ნაშთი

გასაყოფი	გამყოფი	განაყოფი	
		მთელი	ნაშთი
3336 ₁₀	8	417 ₁₀	0 ₁₀ = 0 ₈
417 ₁₀	8	52 ₁₀	1 ₁₀ = 1 ₈
52 ₁₀	8	6 ₁₀	4 ₁₀ = 4 ₈
6 ₁₀	8	0 ₁₀	6 ₁₀ = 6 ₁₆

3336₁₀ = 6 4 1 0₁₆

ნახ.2.6. 10-ობითი, 8-ობითი და 2-ობითი ეკვივალენტები (ა), 2-ობითი რიცხვის 8-ობითად (ბ), 8-ობითის – 2-ობითად (გ) და 10-ობითის – 8-ობითად (დ) გარდაქმნა. 10-ობითი მთელი რიცხვის 8-ობით რიცხვად გარდაქმნა (ე).

ოთხე მწკრივში მთელი ნაწილი 6 გაყოფილია 8 -ზე. მიღებულია მთელი ნაწილი 0 და $4_{10}=0_8$ ნაშთი.

რადგან მთელი ნაწილი 0 -ის ტოლი გახდა, პროცედურა მთავრდება. მიღებული ნაშთების ქვემოდან ზემოთ მიმღევრობით ამოწერით ფორმირებულია 6410_8 შედეგი, ე.ი. $3336_{10} = 6410_8$.

მიკროპროცესორებისა და მიკროელექტრული გამომთვლელი მანანების უმრავლესობა ამუშავებს 4 -ის ჯერადი რაოდენობის ბიტები-საგან შედგენილ ჯგუფებს. ამიტომ თექვსმეტობითი ჩაწერა უფრო ხშირად გამოიყენება, ვიდრე რვაობითი ჩაწერა; სამაგიეროდ რვაობითი ჩაწერა უფრო მოსახერხებელია მაშინ, როდესაც ბიტების რაოდენობა 3 -ის ჯერადია (მაგალითად, როცა გამოიყენება 12-ბიტიანი ჯგუფები).

2.5. ორობით-ათობითი რიცხვები

ბიტების (ორობითი ციფრების) საშუალებით ათობითი (რაციონალური) რიცხვების წარმოდგენისათვის გავრცელებულია დიტების (ათობითი ციფრების) კოდირება ოთხნიშნა ორობითი კოდების კოდური სიტყვებით. აღნიშნულ ოპერაციას ათობითი რიცხვების ორობითი კოდირება ანუ $-BCD$ -კოდირება (ინგლ. **Binary-Coded Decimal** – ორობით-ათობითი კოდირება) ეწოდება, რომლის შედეგადაც მიიღება ე.წ. **ორობით-ათობითი რიცხვები**.

BCD -კოდირებისათვის შეიძლება გამოვიყენოთ სხვადასხვა კოდის კოდური სიტყვები. ასეთი კოდებიდან ყველაზე ხშირად გამოიყენება 8421 - და $+3$ -კოდები, რომელთა კოდური სიტყვებით ათობითი $0, \dots, 9$ ციფრების კოდირების მიღებული ვარიანტი $2,7$,ა ნახაზზე მოყვანილ ცხრილშია ნაჩვენები. ამ ცხრილის თანახმად, მაგალითად, ათობითი ციფრი 3 კოდირებულია 8421 -კოდის კოდური 0011 სიტყვით და $+3$ -კოდის კოდური 0110 სიტყვით.

ათობითი 3875_{10} რიცხვის 8421 -კოდისა და $+3$ -კოდის გამოყენებით ჩაწერისას მისი თითოეული ციფრი კოდირდება ზემოთ აღნიშნული კოდების კოდური სიტყვებით და მიიღება (ნახ.2.7,ბ):

$$3875_{10} = 001110000111_{8421} = 0110101110101000_{+3}$$

8421 -კოდის საშუალებით წარმოდგენილი ორობით-ათობითი 0101001001110011 რიცხვისა და $+3$ -კოდის საშუალებით წარმო-

ა)

ათობითი ციფრები	BCD კოდირებისათვის გამო- საყენებელი კოდები							
	8	4	2	1	+3 კოდი			
0	0	0	0	0	0	0	1	1
1	0	0	0	1	0	1	0	0
2	0	0	1	0	0	1	0	1
3	0	0	1	1	0	1	1	0
4	0	1	0	0	0	1	1	1
5	0	1	0	1	1	0	0	0
6	0	1	1	0	1	0	0	1
7	0	1	1	1	1	0	1	0
8	1	0	0	0	1	0	1	1
9	1	0	0	1	1	1	0	0

ბ)

ათობითი რიცხვი	3	8	7	5
8421-BCD კოდი	0011	1000	0111	0101
+3 - BCD კოდი	0110	1011	1010	1000

გ)

8421-BCD კოდი	0101	0010	0101	0011
+3 - BCD კოდი	1000	0101	1001	0110
ათობითი რიცხვი	5	2	6	3

ნახ.2.7. დღეების კოდირება 8421- და +3-კოდის კოდური სიტყვებით (ა); ათობითი რიცხვის ორობით ათობით (ბ) და ორობით-ათობითი რიცხვების ათობით რიცხვებად (გ) გარდაქმნა.

დგენილი ორობით-ათობითი 1000010110010110 რიცხვის ათობით რიცხვად გარდაქმნისათვის ამ რიცხვების თითოეული ტრიადა (ოთხეული) იცვლება შესაბამისი ათობითი ციფრით (დღით) და მიიღება (ნახ.2.7,გ);

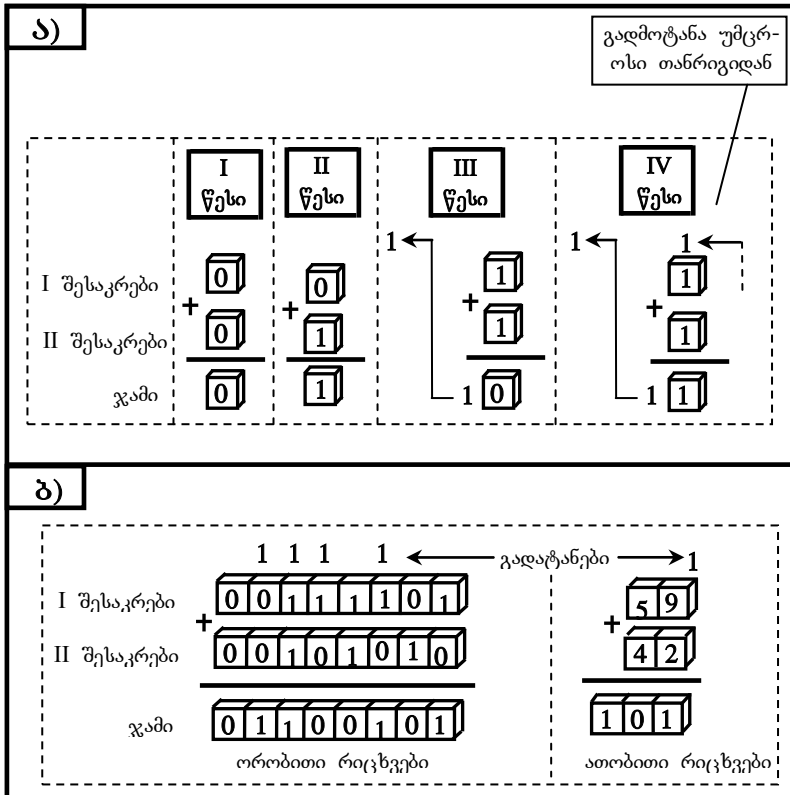
$$0101001001110011_{8421} = 1000010110010110_{+3} = 5263_{10}$$

მიკროპროცესორებს შეუძლია წმინდა ორობითი რიცხვების შეკრერა, თუმცა მათ აქვთ მიღებულ ჯამის ათობით-ორობით რიცხვებად

გარდაქმნის ბრძანებები. ეს უკანასკნელები საჭიროებისას ზემოთ აღწერილი პროცედურების გამოყენებით შეიძლება ადვილად გარდაიქმნას ათობით რიცხვებად.

2.6. ორობითი არითმეტიკა

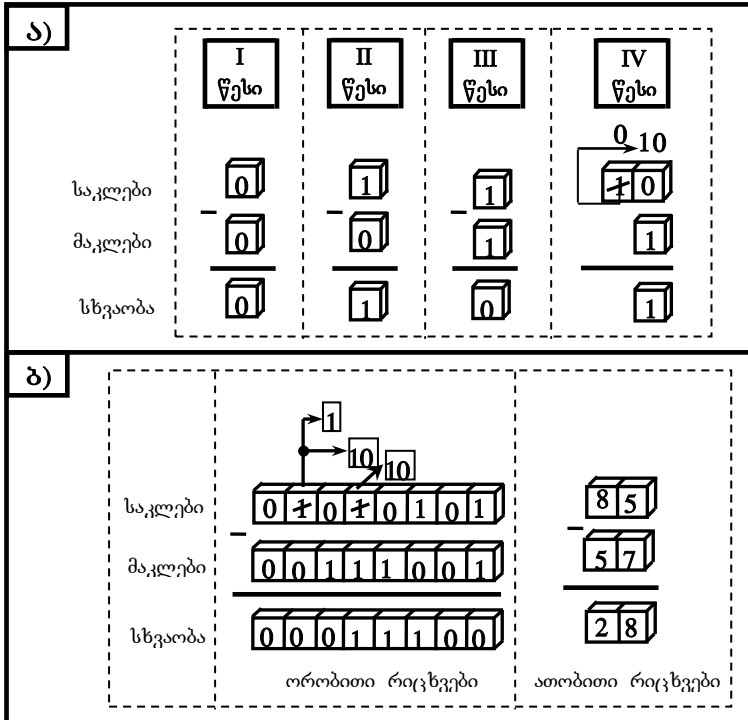
ორობითი რიცხვების შეკრების, გამოკლებისა და გამრავლების ოპერაციები ისევე სრულდება, როგორც ანალოგიური ოპერაციები ათობით რიცხვებზე.



ნახ.2.8. ორობითი შეკრების წესები (ა) და მაგალითი (ბ)

მიკროპროცესორების უმრავლესობას აქვს ორობითი რიცხვების შეკრებისა (ADD) და გამოკლების (SUB) ბრძანებები, მაგრამ არსე-

ბობს ისეთი პროცესორებიც (მაგალითად, **I8086** და **8088**), რომლებსაც დამატებით აქვთ გამრავლების (**MUL**) და გაყოფის (**DIV**), ბრძანებებიც.



ნახ.2.9. ორობითი გამოკლების წესები (ა) და მაგალითი (ბ)

2.8.ა ნახაზზე მოყვანილია ორობითი შეკრების წესები. **I** და **II წესების** აზრი ნათელია. **III წესის** თანახმად $1+1=10$, მიღებულ ჯამში არსებული მაღალი ნიშნადობის მქონე ციფრი **1** გადაიტანება უახლოეს უფროს თანრიგში. **IV წესი** გვიჩვენებს, რომ $1+1+1=11$. ამ შემთხვევაში იკრიბება არა მარტო **I, II** შესაკრებებად არსებული ციფრები **1**, არამედ უმცროსი თანრიგიდან გადმოტანილი მესამე ციფრი **1**-იც. მათი შეკრებით მიიღება ჯამი **1** და გადატანა **1**.

2.8,ბ ნახაზზე მოყვანილია ორობითი **00111101** და **00101010** რიცხვების შეკრების მაგალითი. თვალსაჩინოებისათვის ამ რიცხვების ათობითი ეკვივალენტები ნახაზის მარჯვენა მხარესაა შეკრებილი.

ორობითი გამოკლების წესები **2.9,ა** ნახაზზეა მოყვანილი. პირველი სამი წესი ათობითი შეკრების წესების ანალოგურია. **IV** წესი უფროსი თანრიგიდან (რომლის წონაა **2**) მოითხოვს სესხს. ეს სესხი, რომელიც საკლების როლს ასრულება, არის **10**. მისგან **1**-ის გამოკლებით მიიღება სხვაობა **1**.

01010101₂ რიცხვს გამოვაკლოთ **00110001₂** რიცხვი (ნახ.**2.9,ბ**). სვეტებში, რომელთა თანრიგების წონებია **1,2** და **4**, გამოკლების ოპერაციები ადვილად შესასრულებადია. სვეტში, რომლის წონაა **8**, უნდა შესრულდეს ოპერაცია **0-1**. მის შესასრულებლად სვეტიდან, რომლის წონაა **16** ნასესხებია **1**, რომელიც სვეტ **8**-ში გადმოტანისას იღებს სახეს **10₂**. რის გამოც ამ სვეტში **IV** წესის შესაბამისად სრულდება ოპერაცია **10-1=1**. (იხ.ნახ.**2.9,ბ**).

რთულადაა საქმე სვეტში, რომლის წონაა **16**. ამ სვეტიდან სესხად **1**-ის წაღების შემდეგ, რაც ზემოთ განვახორციელეთ, საკლებად დარჩა **0** და ამ სვეტშიც უნდა შესრულდეს ოპერაცია **0-1**. ზემოთ განხილული შემთხვევის ანალოგურად საჭიროა **1** ვისესხოთ სვეტიდან, რომლის წონაა **32**, მაგრამ ამ სვეტშიც საკლებად დგას **0**. ამიტომ სვეტმა **32**-მა უნდა ისესხოს **1** სვეტ **64**-დან და შემდეგ ეს ნა-სესხები გადასცეს სესხად სვეტ **16**-ს. ამ ოპერაციების შესრულების შემდეგ სვეტ **16**-ში საკლებად აღმოჩნდება რიცხვი **10₂** და შესრულდება ოპერაცია **10-1=1**, ხოლო სვეტ **32**-ში საკლებად აღმოჩნდება ციფრი **1** და იქ შესრულდება ოპერაცია **1-1=0**.

სვეტ **64** ზემოთ აღნიშნული სესხების გაცემის შემდეგ საკლებად დარჩება **0** და მასში შესრულდება ოპერაცია **0-0=0**. იგივე ოპერაცია შესრულდება სვეტ **64**-ში, და საბოლოოდ მივიღებთ, რომ (იხ. ნახ. **2.9,ბ**):

$$01010101-00111001=00011100.$$

ორობითი გამრავლების წესები (ნახ. **2.10,ა**) ემთხვევა ათობითი გამრავლების წესებს. ამ წესების თანახმად, მამრავლი თუ **0**-ის ტოლია, ნამრავლში ვიღებთ **0**-ს, ხოლო თუ მამრავლი **1**-ის ტოლია, ნამრავლი ემთხვევა სამრავლს.

ა)				
	I წესი	II წესი	III წესი	IV წესი
სამრავლი	$\begin{array}{ c } \hline 0 \\ \hline \end{array}$	$\begin{array}{ c } \hline 1 \\ \hline \end{array}$	$\begin{array}{ c } \hline 0 \\ \hline \end{array}$	$\begin{array}{ c } \hline 1 \\ \hline \end{array}$
მაძრავლი	$\begin{array}{ c } \hline 0 \\ \hline \end{array}$	$\begin{array}{ c } \hline 0 \\ \hline \end{array}$	$\begin{array}{ c } \hline 1 \\ \hline \end{array}$	$\begin{array}{ c } \hline 1 \\ \hline \end{array}$
ნამრავლი	$\begin{array}{ c } \hline 0 \\ \hline \end{array}$	$\begin{array}{ c } \hline 0 \\ \hline \end{array}$	$\begin{array}{ c } \hline 0 \\ \hline \end{array}$	$\begin{array}{ c } \hline 1 \\ \hline \end{array}$

ბ)	
სამრავლი	$\begin{array}{ c c c c } \hline 1 & 1 & 0 & 1 \\ \hline \end{array}$
მაძრავლი	$\begin{array}{ c c } \hline 1 & 0 & 1 \\ \hline \end{array}$
I ნაწილ. ნამრავლი	$\begin{array}{ c c c c } \hline 1 & 1 & 0 & 1 \\ \hline \end{array}$
II ნაწილ. ნამრავლი	$\begin{array}{ c c c c } \hline 0 & 0 & 0 & 0 \\ \hline \end{array}$
III ნაწილ. ნამრავლი	$\begin{array}{ c c c c } \hline 1 & 1 & 0 & 1 \\ \hline \end{array}$
ნამრავლი	$\begin{array}{ c c c c c c c } \hline 1 & 0 & 0 & 0 & 0 & 0 & 1 \\ \hline \end{array}$
ორობითი გამრავლება	
$\begin{array}{ c c } \hline 1 & 3 \\ \hline \end{array} \times \begin{array}{ c } \hline 5 \\ \hline \end{array} = \begin{array}{ c c } \hline 6 & 5 \\ \hline \end{array}$	
ათობითი გა- მრავლება	

ნახ.2.10. ორობითი გამრავლების წესები (ა) და მაგალითი (ბ)

ორობითი 1101_2 რიცხვის 101_2 რიცხვზე გამრავლების მაგალითი **2.10,ბ** ნახაზზეა მოყვანილი. ნახაზის მარჯვენა მხარეზე ანალოგური ოპერაცია შესრულებულია ათობით ეკვივალენტებზეც.

2.7. ღამატებითი კოდების რაობა

სხვადასხვა ნიშნის მქონე რიცხვების შესაკრებად პროცესორმა დიდი აბსოლუტური მნიშვნელობის მქონე რიცხვს უნდა გამოაკლოს პატარა აბსოლუტური მნიშვნელობის მქონე რიცხვი და ჯამს მიაღიჭოს დიდი აბსოლუტური მნიშვნელობის მქონე რიცხვის ნიშანი. დადე-

ბითი რიცხვიდან უარყოფითი რიცხვის გამოკლების ოპერაცია შეიძლება შეიცვალოს მისთვის უარყოფითი რიცხვის **დამატებითი კოდის** (რომელიც დადებით რიცხვს წარმოადგენს) მიმატების ოპერაციით. განვიხილოთ, თუ რა განაპირობებს ამას. თვალსაჩინოებისათვის გამოვიყენოთ ჩვენთვის ცნობილი ათობითი რიცხვები. ამასთანავე სიმარტივისათვის ავიღოთ მათი ორნიშნა წარმომადგენლები. მიღებული შედეგი შეიძლება ადვილად განზოგადდეს ნებისმიერი სიგრძის ათობით რიცხვებზე.

ა) 100 10 1 7 5 - 4 3 3 2	ბ) 100 10 1 1 0 0 - 4 3 5 7	გ) 7 5 + 5 7 1 3 2
--	--	---

დ)

256 128 64 32 16 8 4 2 1

1 0 0 0 0 0 0 0 0

= 256;

-

0 0 0 0 0 0 1 0 1

= -5;

1 1 1 1 1 0 1 1

256 - 5 =

= 251;

ე) 109-5=104 -5=11111011=251 109+251=104	+ 0 1 1 0 1 1 0 1 =109 1 1 1 1 1 0 1 1 =251 1 0 1 1 0 1 0 0 =104
---	--

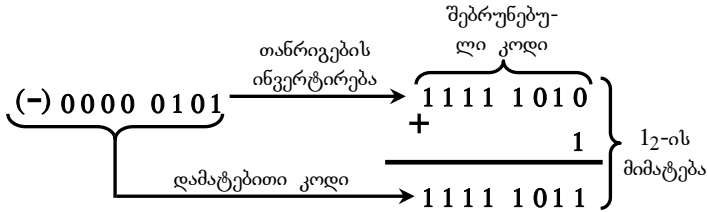
ნახ.2.11. სხვადასხვანიშნაანი ათობითი რიცხვების შეკრება (ა), ათობითი დამატებითი კოდის პოვნა (ბ) და მისი გამოყენება (გ), ორობითი დამატებითი კოდის პოვნა (დ) და მისი გამოყენება (ე)

ორნიშნა ათობითი რიცხვების ჩასაწერად გამოსაყენებელ ორთან-რიგიანი რეგისტრის პირობით გამოსახულებას დაუმატოთ პუნქტი-რით გამოსახული *გადავსების აბსტრაქტული თანრიგი* (ნახ.2.11,ა). რეგისტრის როგორც რეალური, ასევე აბსტრაქტული თანრიგების წო-ნები მათ ზემოთ მივუთითოთ. ასეთი რეგისტრების გამოყენებით შე-სრულებული $75 - 43 = 32$ ოპერაცია 2.11,ა ნახაზზეა მოყვანილი.

ორნიშნა 43 რიცხვის *დამატებითი კოდი* ეწოდება ისეთ რიცხვს, რომელიც უნდა დაუმატოთ მას უმცირესი *სამნიშნა* რიცხვის ანუ 100-ის მისაღებად, რომელიც გადავსების აბსტრაქტული თანრიგის წონასაც წარმოადგენს; ე. ი 43-ს დამატებითი კოდი იქნება $100 - 43 = 75$. აბსოლუტური სიდიდით იგი საწყის -43 რიცხვს, რომე-ლიც ჩვენს მაგალითში ასრულებს მაკლების როლს, 100-ერთეულით.

საკლებ 75-იდან 43-ის გამოკლების ოპერაციას თუ შევცვალოთ მისთვის 43-ის დამატებითი კოდის ანუ 57-ის მიმატების ოპერაციით, რომელიც 43-ს აღემატება 100-ით (იხ.ნახ.4.11,გ), მიიღება ასევე 100-ით მეტი შედეგი 132; ამ უკანასკნელში არსებული ზედმეტი ასეულის მაჩვენებელი ციფრი 1 გადავა გადავსების აბსტრაქტულ თა-ნრიგში და დაიკარგება, რეალურ თანრიგებში კი დაგვრჩება ჭეშმარი-ტი შედეგი 32. მაშასადამე, საკლებიდან მაკლების გამოკლების ოპე-რაცია შეიცვალა საკლებზე მაკლების დამატებითი კოდის მიმატებით. აქედან გამომდინარე, შეიძლება დავასკვნათ: *გამოკლების ოპერაცია შეიძლება შევცვალოთ საკლებისათვის მაკლების დამატებითი კოდის მიმატების ოპერაციით*; უფრო ზოგადად *სხვადასხვანიშნიანი რიცხ-ვების შეკრების ოპერაცია შეიძლება შევცვალოთ ორი დადებითი რი-ცხვის შეკრების ოპერაციით, რომელთაგანაც მეორე დადებითი რიცხ-ვის როლს ასრულებს უარყოფითი რიცხვის დამატებითი კოდი*.

ათობითი რიცხვებისათვის დამატებითი კოდების პოვნის ამოცანის ფორმალიზება რამდენადმე რთულია. საწინააღმდეგო სურათი გვაქვს ორობითი რიცხვების შემთხვევაში. ორობითი რიცხვისათვის დამა-ტებითი კოდის პოვნისათვის ჩასატარებელი ოპერაციების სქემა 2.12 ნახაზზეა მოყვანილი, რომლის შესაბამისად შეიძლება ჩამოვყალიბოთ ორობითი რიცხვებისათვის დამატებითი კოდების პოვნის შემდეგი ალგორითმი:



ნახ.2.12 . ორობითი რიცხვის შებრუნებული და დამატებითი კოდების მიღება

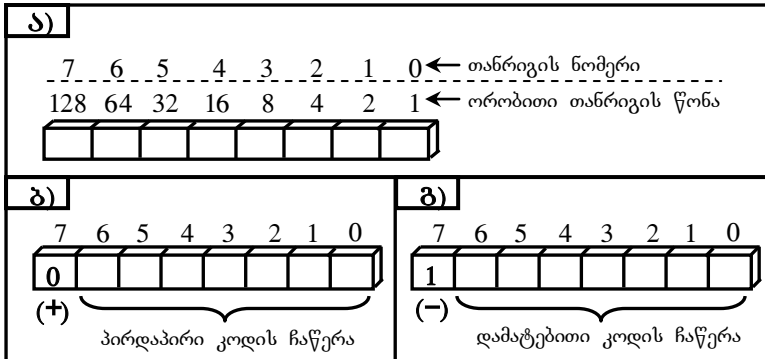
1. მოხდეს მოცემული ორობითი რიცხვის (ე.ი. მისი თითოეული ბიტის) **ინვერსირება**, რის შედეგადაც მიიღება ამ რიცხვის **შებრუნებული კოდი**;

2. პუნქტ 1-ში მიღებულ შებრუნებულ კოდს დაემატოს **1**, ე. ი. მოხდეს მისი **ინკრემენტირება**.

3. პუნქტ 2-ში მიღებული რიცხვი წარმოადგენს საწყისი ორობითი რიცხვის დამატებით კოდს;

4. ალგორითმის დასასრული.

როგორც ალგორითმიდან ჩანს, ორობითი რიცხვის დამატებითი კოდის საპოვნელად პროცესორმა უნდა მოახდინოს ამ რიცხვის ინვერსირება და ინკრემენტირება. რადგან ნებისმიერი პროცესორისათვის ინვესირებისა და ინკრემენტირების ოპერაციები ადვილად შესასრულებელი ოპერაციებია, ამიტომ მათთვის დამატებითი კოდების ფორ-



ნახ.2.13. ორობითი თანრიგების განლაგება (**ა**); ნიშნის ბიტში **0**-ის არსებობით დადებითი რიცხვების იდენტიფიცირება (**ბ**); ნიშნის ბიტში **1**-ის არსებობით უარყოფითი რიცხვების იდენტიფიცირება (**გ**);

მირების ამოცანა მარტივ ამოცანათა კლასს მიეკუთვნება. პროცესორი სხვადასხვანიშნიანი რიცხვებზე ოპერაციების ჩატარების საჭიროებისას იგი იყენებს ჩვენ მიერ ზემოთ განხილულ დამატებით კოდებს. ეს ამარტივებს აღნიშნული ოპერაციების ჩატარებისათვის საჭირო აპარატურულ საშუალებებს.

მიკროპროცესორში ან მიკროპროცესორის მეხსიერებაში უნიშნო **8**-თანრიგიანი რიცხვების შესანახად გამოყენებული **8**-თანრიგიანი რეგისტრის პირობითი გამოსახულება **2.13,ა** ნახაზზეა მოყვანილი. რეგისტრის თანრიგები ნახაზზე დანომრილია და თითოეულ თანრიგთან მითითებულია მისი წონა. კერძოდ, მე-7 თანრიგის წონაა **128**, მე-6 თანრიგის – **64** და ა.შ.

ნიშნის **8**-თანრიგიანი რიცხვების შესანახად გამოყენებული **8**-თანრიგიანი რეგისტრების სტრუქტურები **2.13,ბ,გ** ნახაზებზეა მოყვანილი. დადებითი რიცხვების ჩასაწერად გამოიყენება **2.13,ა** ნახაზზე, ხოლო უარყოფითი რიცხვების ჩასაწერად – **2.13,ბ** ნახაზზე ნაჩვენები რეგისტრი. ორივე შემთხვევაში რეგისტრის მე-7 თანრიგი გამოიყენება რიცხვის ნიშნის მაჩვენებელი ბიტის ჩასაწერად. როგორც ნახაზიდან ჩანს, პლუს ნიშნის შეესაბამება ბიტი **0**, ხოლო მინუს ნიშნის – ბიტი **1**. აღნიშნულის გამო **8**-თანრიგიან რეგისტრში შეიძლება ჩაიწეროს **7**-თანრიგიანი ორობითი რიცხვი.

ზემოთ აღნიშნულის თანახმად თუ რეგისტრში არსებული ნიშნის ბიტი **0**-ის ტოლია, მაშინ მასში ჩაწერილია დადებითი რიცხვი, ხოლო თუ **1**-ის ტოლია, მაშინ – უარყოფითი რიცხვი.

2.13,ბ ნახაზის თანახმად **8**-თანრიგიან რეგისტრში დადებითი **7**-თანრიგიანი რიცხვების ჩასაწერად თავისუფალ თანრიგებში ჩაიწერება *პირდაპირ კოდში* წარმოდგენილი ეს რიცხვები, ანუ უშუალოდ დადებითი **7**-თანრიგიანი ორობითი რიცხვები. რეგისტრში **01001001** ბიტების არსებობა ნიშნავს, რომ მასში ჩაწერილია **+73₁₀ (64+8+1)**, ხოლო მასში **01111111** ბიტების არსებობა – რომ მასში ჩაწერილია **127₁₀ (64+32+16+8+4+2+1)**. ეს უკანასკნელი არის ის უდიდესი დადებითი რიცხვი, რომელსაც შეიძლება შეიცავდეს განხილული **8**-თანრიგიანი რეგისტრი.

2.13.3 ნახაზის თანახმად **8**-თანრიგიან რეგისტრში უარყოფითი **7**-თანრიგიანი რიცხვების ჩასაწერად თავისუფალ თანრიგებში ჩაიწერება ამ რიცხვების შესაბამისი დამატებითი კოდები.

2.1 ცხრილში დადებითი და უარყოფითი რიცხვების დამატებითი კოდები. როგორც ვხედავთ, ნებისმიერი დადებითი რიცხვის უფროს თანრიგში დგას ციფრი **0**, ხოლო დანარჩენ თანრიგებში მდგარი ბიტები წარმოქმნის ორობით რიცხვს. ნებისმიერი უარყოფითი რიცხვის უფროს თანრიგში დგას **1**. განვიხილოთ **2.1** ცხრილის **+0** სტრიქონი: დამატებით კოდში **+0** ჩაიწერება როგორც **00000000**.

ცხრ.2.1. ნიშნის ათობითი რიცხვები და მათი წარმოდგენა დამატებითი კოდით

ათობითი რიცხვები	ნიშნისა და რიცხვების წარმოდგენა და შენიშვნები
+127	0111 1111
⋮	⋮
+9	0000 1001
+8	0000 1000
+7	0000 0111
+6	0000 0110
+5	0000 0101
+4	0000 0100
+3	0000 0011
+2	0000 0010
+1	0000 0001
+0	0000 0000
-1	1111 1111
-2	1111 1110
-3	1111 1101
-4	1111 1100
-5	1111 1011
-6	1111 1010
-7	1111 1001
-8	1111 1000
-9	1111 0111
⋮	⋮
-128	1000 0000

დადებითი რიცხვები
პირდაპირი ორობითი
რიცხვებით წარმო-
იღვინება

უარყოფითი რიცხვ-
ბი დამატებითი კოდის
სახით წარმოიღვინება

უახლოეს ქვედა სტრიქონში ვხედავთ, რომ **-1** დამატებით კოდში ჩაიწერება როგორც **11111111**. ცხრილიდან ჩანს, რომ რეგისტრში ჩა-

ცხრ. 2.2. -10_{10} რიცხვის დამატებითი კოდის გამოთვლა

ოპერანდი	ჩასატარებელი ოპერაცია	ოპერაციის რეალიზება
-10_{10}	ოპერანდი ნიშნის გარეშე ჩაიწეროს 8 -ნიშნა ორობითი რიცხვის სახით	00001010
↓ 00001010	ოპერანდი წარმოდგენილი იქნეს შებრუნებული კოდის სახით	11110101
↓ 11110101	მოხდეს ოპერანდის ინკრემენტაცია (მას დაემატოს 1)	$\begin{array}{r} 11110101 \\ + \quad 1 \\ \hline 11110110 \end{array}$
↓ 11110110	მიღებული ოპერანდი გავუტოლოთ საწყისი ოპერანდის დამატებით კოდს	11110110 არის -10_{10} რიცხვის დამატებითი კოდი

ცხრ. 2.2.3. 11110000 რიცხვის ათობითი ეკვივალენტის პოვნა

ოპერანდი	ჩასატარებელი ოპერაცია	ოპერაციის რეალიზება
00001111	ოპერანდი ჩაიწეროს შებრუნებული კოდის სახით	11110000
↓ 11110000	მოხდეს ოპერანდის ინკრემენტაცია (მას დაემატოს 1)	$\begin{array}{r} 00001111 \\ + \quad 1 \\ \hline 00010000 \end{array}$
↓ 00010000	დავწეროთ ოპერანდის ათობითი ეკვივალენტი	16_{10}
↓ -16_{10}	ოპერანდი ავიღოთ უარყოფითი ნიშნით	-16_{10}

ჩაწერილი უდიდესი უდიდესი რიცხვი **-128**-ის ტოლია და მას შეესატყვისება დამატებითი კოდი **10000000**.

2.1 ცხრილში მოყვანილია დამატებითი კოდები **-1**-დან **-9** რიცხვამდე. **2.2** ცხრილში მოყვანილია **-10₁₀** რიცხვის დამატებითი კოდის პოენის პროცედურა. აღნიშნული ცხრილის თანახმად **-10₁₀** რიცხვის დამატებითი კოდია **11110110**. შევნიშნავთ რომ ნიშნის მე-7 თანრიგში არსებული ბიტი **1** იმას ნიშნავს, რომ მიღებული (**11110110**) რიცხვი უარყოფითია.

განვსაზღვროთ ორობითი **11110000** რიცხვის შესაბამისი ათობითი ეკვივალენტი. **2.3** ცხრილში მოყვანილია ზემოთ დამოწმებული რიცხვის ათობით რიცხვად გარდაქმნის პროცედურა. პროცედურის პირველ ეტაპზე მიღებულია დადებითი ორობითი **00010000₂ = 16₁₀** რიცხვი, მაგრამ ვინაიდან დამატებითი კოდის მთავარი ბიტი **1**-ის ტოლია, ამიტომ მას მიენიჭა უარყოფითი ნიშანი. საბოლოოდ ვიღებთ, რომ **11110000 = -16₁₀**.

2.8. შეკრებისა და გამოკლების ოპერაციების პროცესორული შესრულების თავისებურებები

პროცესორების უმრავლესობას აქვს ორობითი რიცხვების შეკრებისა (**ADD**) და გამოკლების (**SUB**) ბრძანებები. მათში გამრავლებისა და გაყოფის ოპერაციები შეკრების, გამოკლებისა და ძვრის ოპერაციების დახმარებით სრულდება. გამრავლების (**MUL**) და გაყოფის (**DIV**) სპეციალური ბრძანებები მხოლოდ ზოგიერთ (მაგალითად, **Intel8086** და **Intel8088**) მიკროპროცესორშია გამოყენებული. ამიტომ მოცემულ პარაგრაფში ყურადღებას სწორედ შეკრებისა და გამოკლების ოპერაციების პროცესორული შესრულების თავისებურებებზე გავამახვილებთ.

შეკრებისა და გამოკლების არითმეტიკული ოპერაციების შესრულებისას პროცესორი დადებით რიცხვებს აღიქვამს პირდაპირი, ხოლო უარყოფით რიცხვებს – დამატებითი კოდების სახით. პროცესორის მიერ ამ ოპერაციების შესრულების თავისებურებებს გავეცნოთ კონკრეტულ ამოცანათა გადაწყვეტის მაგალითით.

შეკრების ოპერაციები (ნახ.2.14).

▲ **ამოცანა 1.** შეიკრიბოს დადებითი რიცხვები 7 და 2.

ამოცანის გადაწყვეტა. ნაპოვნი იქნათ მოცემული დადებითი რიცხვების პირდაპირი ორობითი კოდები. 7-ს შეესაბამება პირდაპირი კოდი **00000111**, ხოლო 2-ს – **00000010** (იხ.ცხრ.2.1). აღნიშნული კოდების შეკრებით მიიღება პირდაპირი კოდი **00001001** (ნახ.2.14,ა), რომელსაც შეესაბამება რიცხვი 9 (იხ. ცხრ.2.1), ე.ი. $7+2=9$, რაც სწორია.

ა) $ \begin{array}{r} (+)7 \quad 00000111 \\ + \\ (+)2 \quad 00000010 \\ \hline (+)9 \quad 00001001 \end{array} $	ბ) $ \begin{array}{r} (+)9 \quad 00001001 \\ + \\ (-)4 \quad 11111100 \\ \hline (+)5 \quad 00000101 \end{array} $
გ) $ \begin{array}{r} (+)4 \quad 00000100 \\ + \\ (-)9 \quad 11111011 \\ \hline (-)5 \quad 11111011 \end{array} $	დ) $ \begin{array}{r} (-)3 \quad 11111101 \\ + \\ (-)4 \quad 11111100 \\ \hline (-)7 \quad 11111001 \end{array} $

ნახ.2.14. შეკრების ოპერაციების პროცესორული შესრულება

▲ **ამოცანა 2.** შეიკრიბოს რიცხვები 9 და -4.

ამოცანის გადაწყვეტა. რიცხვ 9-ს შეესაბამება პირდაპირი კოდი **00001001**, ხოლო რიცხვ -4-ს – დამატებითი კოდი **11111100** (იხ. ცხრ.2.1). ამ ოპერანდების შეკრებით მიიღება 9-თანრიგიანი ორობითი რიცხვი **100000101**, რომლის უმაღლეს თანრიგში მდგარი ბიტი 1 გადაღის გადავსების ვირტუალურ თანრიგში და იკარგება (2.14,ბ ნახაზზე იგი გადახაზულია). შედეგის რეგისტრში გვრჩება ორობითი რიცხვი **00000101**, რომლის უმაღლეს თანრიგში დგას ბიტი 0, ე. ი. იგი წარმოადგენს პირდაპირი კოდს, რომელსაც შეესაბამება ათობითი რიცხვი 5 (იხ.ცხრ.2.1). ე. ი. $9+(-4)=5$, რაც სწორია.

▲ ამოცანა 3. შეიკრიბოს რიცხვები 4 და -9.

ამოცანის გადაწყვეტა. რიცხვ 4-ს შეესაბამება პირდაპირი კოდი 00000100, ხოლო რიცხვ -9-ს – დამატებითი კოდი 11110111 (იხ. ცხრ.2.1). ამ ოპერანდების შეკრებით მიიღება დამატებითი კოდი 11111011, რომელსაც შეესაბამება ათობითი რიცხვი -5 (იხ.ცხრ.2.1). მაშასადამე $4+(-9)=-5$, რაც სწორია.

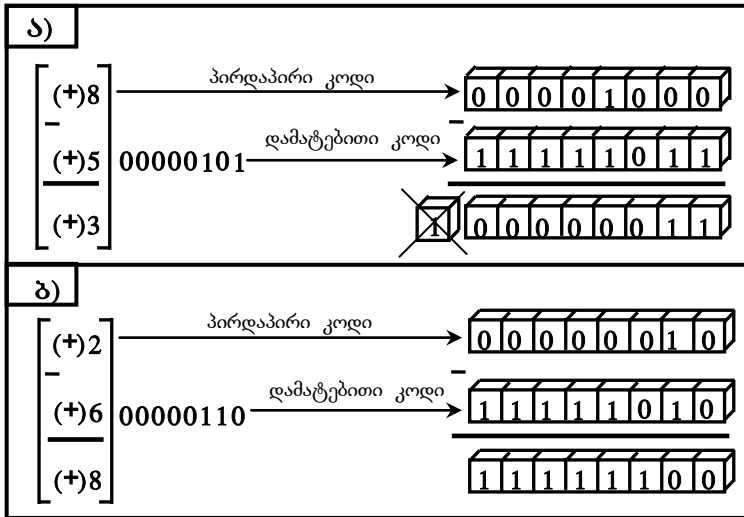
▲ ამოცანა 4. შეიკრიბოს რიცხვები -3 და -4.

ამოცანის გადაწყვეტა. უარყოფით რიცხვებს -3-სა და -4-ს შესაბამისად შეესაბამებათ დამატებითი კოდები 11111101 და 11111100, რომელთა შეკრებით მიიღება 9-თანრიგიანი ორობითი რიცხვი 111111001. ამ უკანასკნელის უმაღლეს თანრიგში მდგარი ბიტი 1 გადადის გადავსების ვირტუალურ თანრიგში და იკარგება: 2.14,ბ ნახაზზე იგი გადახაზულია. შედეგის რეგისტრში გვრჩება ორობითი რიცხვი 11111001, რომელიც წარმოადგენს -7-ის დამატებით კოდს (იხ. ცხრ. 2.1). ე.ი. $-3+(-4)=-7$, რაც სწორია.

გამოკლების ოპერაცია (ნახ.2.15).

▲ ამოცანა 5. შესრულდეს გამოკლების ოპერაცია 8-5.

ამოცანის გადაწყვეტა. საკლებ 8-ს შეესაბამება ორობითი რიცხვი (პირდაპირი კოდი) 00001000, ხოლო მაკლებ 5-ს – ორობითი რიცხვი (პირდაპირი კოდი). 00001001. ვიპოვოთ მაკლებ 00001001-ის დამატებითი კოდი. მისი ინვერსირებით მიიღება შებრუნებული კოდი 11110110, ამ უკანასკნელის ინკრემენტირებით, ე.ი. მასზე 1-ის მიმატებით კი - საძებნი დამატებითი კოდი – 11110111-ს. ამოცანის გადასაწყვეტად საკლების პირდაპირ 00001000, კოდს უნდა დაუმატოთ მაკლების დამატებითი 11110111 კოდი, რის შედეგადაც მიიღება 9-თანრიგიანი ორობითი რიცხვი 100000011 (ნახ.2.15,ა). ამ რიცხვის უმაღლეს თანრიგში მდგარი ბიტი 1 გადადის გადავსების ვირტუალურ თანრიგში და იკარგება (2.15,ა ნახაზზე იგი გადახაზულია). შედეგის რეგისტრში გვრჩება პირდაპირი (რადგან მის უმაღლეს თანრიგში დგას ბიტი 0) კოდი 00000011, რომელსაც შეესაბამება ათობითი რიცხვი 3 (იხ.ცხრ.2.1). მაშასადამე, $8-5=3$, რაც სწორია.



ნახ.2.15. გამოკლების ოპერაციების პროცესორული შესრულება

▲ **ამოცანა 5.** შესრულდეს გამოკლების ოპერაცია **2-6**.

ამოცანის გადაწყვეტა. საკლებ **2**-ს შეესაბამება ორობითი რიცხვი (პირდაპირი კოდი) **00000010**, ხოლო მაკლებ **6**-ს – ორობითი რიცხვი **00000110**. ვიპოვოთ მაკლებ **00000110**-ის დამატებითი კოდი. მისი ინვერსირებით მიიღება შებრუნებული კოდი **1111001** ამ უკანასკნელის ინკრემენტირებით, ე.ი. მასზე **1**-ის მიმატებით, კი საძებნი დამატებით კოდი – **1111010**. ამოცანის გადასაწყვეტად საკლების პირდაპირ **00000010** კოდს უნდა დავუმატოთ მაკლების დამატებითი **1111010** კოდი. მიიღება ორობითი რიცხვი **1111100** (ნახ.2.15,ა). რადგან ამ რიცხვის უმაღლეს თანრიგში ღვას ბიტი **1**, ამიტომ იგი წარმოადგენს დამატებით კოდს. მას შეესაბამება ათობითი რიცხვი **-4** (იხ.ცხრ.2.1). ე.ი. **2-6 = -4**, რაც სწორია.

2.9. ელემენტალური ლოგიკური ფუნქციები

ლოგიკა აზროვნების პროცესის შემსწავლელი მეცნიერებაა. აღნიშნულიდან გამომდინარე პროცესორის მიერ ლოგიკური ფუნქციების რეალიზება ადამიანის აზროვნებასთან მიახლოებული ქმედებების შემსრულებელი ინტელექტუალური სისტემების შექმნისაკენ გადადგმული უმნიშვნელოვანესი ნაბიჯია. უშუალოდ **ლოგიკური ოპერაციების ფორმულირებაზე** გავცნოთ **ლოგიკური ფუნქციის ცნებას**.

მსჯელობების ურთიერთდაკავშირებით შესაძლებელია მივიღოთ ახალი მსჯელობა (იხილეთ ზემოთ). გარდა ამისა, **ორნიშნა ფორმალურ ლოგიკას** აინტერესებს არა მსჯელობის შინაარსი, არამედ მისი ჭეშმარიტობა და მცდარობა. გარკვეული მსჯელობა აღვნიშნოთ y_i სიმბოლოთი და ჩავთვალოთ $x_i = 0$, თუ იგი მცდარია და $x_i = 1$ – თუ იგი ჭეშმარიტია. ე.ი. x ორობითი ცვლადია: $x_i \in \{0;1\}$. ორობით ცვლადს **ლოგიკური ცვლადი** ეწოდება.

ლოგიკურ x_i ცვლადებზე დამოკიდებულ $y = f(x_1, \dots, x_n)$ ფუნქციას, რომლისთვისაც სამართლიანია გამოსახულება $y, x_i \in \{0,1\}, i = 1, \dots, n$, **ლოგიკური ფუნქცია** ეწოდება.

ლოგიკური ფუნქციების განსაზღვრების ცხრილურ ფორმას წარმოადგენს 2^n რაოდენობის მჭკრივის მქონე **ჭეშმარიტობის ცხრილი**, სადაც n არის ლოგიკური ფუნქციის არგუმენტების რაოდენობა. მის მარცხენა ნაწილში ჩამოწერილია არგუმენტების მნიშვნელობათა ყველა ნაკრები, ხოლო მარჯვენა ნაწილში – ფუნქციის მნიშვნელობები ამ ნაკრებებზე.

ცხრ.2.4. $n=0, \dots, 5$ არგუმენტებზე დამოკიდებული ლოგიკური ფუნქციების N რაოდენობები

n	0	1	2	3	4	5
N	2	4	16	256	65536	4294967296

განასხვავებენ ფიქციურ და არსებით არგუმენტებს. ფიქციური არგუმენტი ეწოდება ისეთ არგუმენტს, რომელის მნიშვნელობის ცვლილება ვერ ცვლის ფუნქციის მნიშვნელობას. არსებითი არგუმენტი იქნება ისეთი არგუმენტი, რომლის მნიშვნელობის ცვლილება ცვლის ფუნქციის მნიშვნელობას.

ფიქციური არგუმენტების შემცველ ლოგიკურ ფუნქციას **გადაგვარებული ლოგიკური ფუნქცია** ეწოდება. რადგან ფიქციური არგუმენტები ვერ ცვლის ლოგიკური ფუნქციის მნიშვნელობას, ამიტომ შეგვიძლია ისინი ფუნქციიდან გამოვრიცხოთ, რის შედეგადაც ფუნქცია გადაიქცევა **არაგადაგვარებულ ლოგიკურ ფუნქციად**

n არგუმენტზე დამოკიდებული ლოგიკური ფუნქციების N რაოდენობა განისაზღვრება ფორმულით:

$$N = 2^{2^n}.$$

2,4 ცხრილში მოცემულია $n=0, \dots, 5$ არგუმენტებზე დამოკიდებული ლოგიკური ფუნქციების N რაოდენობები. განვიხილოთ ისინი.

1) $n=0$ არგუმენტებზე დამოკიდებული ფუნქციების რაოდენობაა **2**. ესენია კონსტანტა **0** ($y=0$) და კონსტანტა **1** ($y=1$).

2) $n=1$ არგუმენტებზე დამოკიდებული ფუნქციების რაოდენობაა **4**. ამ ფუნქციებიდან ორი მათგანი გადაგვარებულია, ე. ი. ფიქციურია მათში არსებული ერთადერთი არმენტები, რომელთა გამორიცხვით ისინი გადაიქცევა **0** რაოდენობის არგუმენტზე დამოკიდებულ ლოგიკურ ფუნქციებად, ე. ი. კონსტანტა **0**-ად და კონსტანტა **1**-ად. მაშასადამე, არსებობს ერთ არგუმენტზე დამოკიდებული მხოლოდ ორი არაგადაგვარებული ლოგიკური ფუნქცია. მათი სახელწოდებები, ჭეშმარიტობის ცხრილები და მათემატიკური გამოსახულებები **2.5** ცხრილშია მოცემული, საიდანაც ჩანს, რომ უარყოფის ლოგიკური ფუნქცია იღებს არგუმენტის საწინააღმდეგო მნიშვნელობას, ხოლო გამეორების ლოგიკური ფუნქცია იმეორებს არგუმენტის მნიშვნელობას.

3) $n=2$ არგუმენტებზე დამოკიდებული ფუნქციების რაოდენობაა **16** (იხ. ცხრ.**2.4**), რომელთაგან გადაგვარებულია **6** ფუნქცია. ამ ფუნქციებიდან ორ მათგანში ფიქციურია ორივე, ხოლო დანარჩენ ოთხში – თითო-თითო არგუმენტი. ფიქციური ორი არგუმენტის შემცველი გადაგვარებული ფუნქციებიდან ფიქტიური არგუმენტების გამორიცხვის შედეგად მიიღება **0** არგუმენტზე დამოკიდებული ლოგიკური ფუნქციები, ანუ კონსტანტა **0** და კონსტანტა **1**.

ფიქციური ერთი არგუმენტის შემცველი ოთხი გადაგვარებული ფუნქციებიდან:

▲ ორი მათგანი ისეთია, რომ მათგან ფიქციური არგუმენტების გამორიცხვით მიიღება არაგადაგვარებული ფუნქციები, რომელთაგან-

ცხრ.2.5. ერთ და ორ არგუმენტებზე დამოკიდებული გადაუგვარებელი ლოგიკური ფუნქციების ჭეშმარიტობის ცხრილები და მათემატიკური გამოხატულებები

სახელწოდება	ჭეშმარიტობის ცხრილი	მათემატიკური გამოხატულება	სახელწოდება	ჭეშმარიტობის ცხრილი	მათემატიკური გამოხატულება																				
1)უარყოფის ფუნქცია 2) არა ფუნქცია	<table><tr><td>x</td><td>y</td></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	x	y	0	1	1	0	$y = \bar{x}$	1)გამეორების ფუნქცია	<table><tr><td>x</td><td>y</td></tr><tr><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td></tr></table>	x	y	0	0	1	1	$y = x$								
x	y																								
0	1																								
1	0																								
x	y																								
0	0																								
1	1																								
1)დიზიუნქცია 2)ლოგიკური შეკრება 3) ან ფუნქცია	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>0</td></tr><tr><td>0 1</td><td>1</td></tr><tr><td>1 0</td><td>1</td></tr><tr><td>1 1</td><td>1</td></tr></table>	x_1, x_2	y	0 0	0	0 1	1	1 0	1	1 1	1	$y = x_1 \vee x_2 = x_1 + x_2.$	ეკვივალენტობა	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>1</td></tr><tr><td>0 1</td><td>0</td></tr><tr><td>1 0</td><td>0</td></tr><tr><td>1 1</td><td>1</td></tr></table>	x_1, x_2	y	0 0	1	0 1	0	1 0	0	1 1	1	$y = x_1 \approx x_2$
x_1, x_2	y																								
0 0	0																								
0 1	1																								
1 0	1																								
1 1	1																								
x_1, x_2	y																								
0 0	1																								
0 1	0																								
1 0	0																								
1 1	1																								
1)კონიუნქცია 2) ლოგიკური გამრავლება 3) და ფუნქცია	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>0</td></tr><tr><td>0 1</td><td>0</td></tr><tr><td>1 0</td><td>0</td></tr><tr><td>1 1</td><td>1</td></tr></table>	x_1, x_2	y	0 0	0	0 1	0	1 0	0	1 1	1	$y = x_1 \& x_2 = x_1 \wedge x_2 = x_1 x_2$	პირდაპირი იმპლიკაცია	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>1</td></tr><tr><td>0 1</td><td>0</td></tr><tr><td>1 0</td><td>1</td></tr><tr><td>1 1</td><td>1</td></tr></table>	x_1, x_2	y	0 0	1	0 1	0	1 0	1	1 1	1	$y = x_1 \rightarrow x_2$
x_1, x_2	y																								
0 0	0																								
0 1	0																								
1 0	0																								
1 1	1																								
x_1, x_2	y																								
0 0	1																								
0 1	0																								
1 0	1																								
1 1	1																								
1)არაერთიმიშენიანობა 2)გამომრიცხველი ან ფუნქცია 3)2-ის მოდულით შეკრება	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>0</td></tr><tr><td>0 1</td><td>1</td></tr><tr><td>1 0</td><td>1</td></tr><tr><td>1 1</td><td>0</td></tr></table>	x_1, x_2	y	0 0	0	0 1	1	1 0	1	1 1	0	$y = x_1 \oplus x_2$	უკუიმიპლიკაცია	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>1</td></tr><tr><td>0 1</td><td>0</td></tr><tr><td>1 0</td><td>1</td></tr><tr><td>1 1</td><td>1</td></tr></table>	x_1, x_2	y	0 0	1	0 1	0	1 0	1	1 1	1	$y = x_1 \leftarrow x_2$
x_1, x_2	y																								
0 0	0																								
0 1	1																								
1 0	1																								
1 1	0																								
x_1, x_2	y																								
0 0	1																								
0 1	0																								
1 0	1																								
1 1	1																								
1)დიზიუნქციის უარყოფა 2) ან-არა ფუნქცია 3) ჰეზის ფუნქცია 4) პირისის ისარი	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>1</td></tr><tr><td>0 1</td><td>0</td></tr><tr><td>1 0</td><td>0</td></tr><tr><td>1 1</td><td>0</td></tr></table>	x_1, x_2	y	0 0	1	0 1	0	1 0	0	1 1	0	$y = \overline{x_1 \vee x_2} = \overline{x_1 + x_2} = \overline{x_1} \overline{x_2} = x_1 \downarrow x_2.$	პირდაპირი იმპლიკაციის უარყოფა	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>0</td></tr><tr><td>0 1</td><td>1</td></tr><tr><td>1 0</td><td>0</td></tr><tr><td>1 1</td><td>0</td></tr></table>	x_1, x_2	y	0 0	0	0 1	1	1 0	0	1 1	0	$y = \overline{x_1 \rightarrow x_2}$
x_1, x_2	y																								
0 0	1																								
0 1	0																								
1 0	0																								
1 1	0																								
x_1, x_2	y																								
0 0	0																								
0 1	1																								
1 0	0																								
1 1	0																								
1)კონიუნქციის უარყოფა 2) და-არა ფუნქცია 3) ჰეზის ფუნქცია	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>1</td></tr><tr><td>0 1</td><td>1</td></tr><tr><td>1 0</td><td>1</td></tr><tr><td>1 1</td><td>0</td></tr></table>	x_1, x_2	y	0 0	1	0 1	1	1 0	1	1 1	0	$y = \overline{x_1 \& x_2} = \overline{x_1 \wedge x_2} = \overline{x_1} \vee \overline{x_2}.$	უკუიმიპლიკაციის უარყოფა	<table><tr><td>x_1, x_2</td><td>y</td></tr><tr><td>0 0</td><td>1</td></tr><tr><td>0 1</td><td>0</td></tr><tr><td>1 0</td><td>1</td></tr><tr><td>1 1</td><td>1</td></tr></table>	x_1, x_2	y	0 0	1	0 1	0	1 0	1	1 1	1	$y = \overline{x_1 \leftarrow x_2}$
x_1, x_2	y																								
0 0	1																								
0 1	1																								
1 0	1																								
1 1	0																								
x_1, x_2	y																								
0 0	1																								
0 1	0																								
1 0	1																								
1 1	1																								

აც ერთი იმეორებს x_1 არგუმენტის ($y = x_1$), ხოლო მეორე - x_2 არგუმენტის ($y = x_2$) მნიშვნელობას, ე.ი. ისინი ერთ ცვლადზე დამოკიდებული გამეორების ფუნქციებია.

▲ დანარჩენი ორი კი ისეთია, რომ მათგან ფიქციური არგუმენტების გამორიცხვით მიიღება არაგადაგვარებული ფუნქციები, რომელთაგანაც ერთი იღებს x_1 არგუმენტის, ხოლო მეორე - x_2 არგუმენტის მნიშვნელობის შებრუნებულ მნიშვნელობას. ისინი ერთ ცვლადზე დამოკიდებულ უარყოფის ფუნქციებია ფუნქციებია და შესაბამისად აღინიშნება ასე: $y = \overline{x_1}$ და $y = \overline{x_2}$.

დანარჩენი 10 ფუნქცია არ შეიცავს ფიქციურ არგუმენტებს, ე.ი. ისინი *ორ არგუმენტზე დამოკიდებული არაგადაგვარებული ლოგიკური ფუნქციებია*. მათი სახელწოდებები, ჭეშმარიტობის ცხრილები და მათემატიკური გამოსახულებები 2.5 ცხრილშია მოყვანილი.

აღნიშნული ლოგიკური ფუნქციები შეიძლება შეძლევდნენ ორ ქვეჯგუფად დავყოთ:

▲ *სკალარული (არაორიენტირებული) ტიპის ლოგიკური ფუნქციების ქვეჯგუფი*. მასში გაერთიანებულია შემდეგი ექვსი ლოგიკური ფუნქცია: დიზიუნქციის, კონიუნქციის, 2-ის მოდულით შეკრების, დიზიუნქციის უარყოფის, კონიუნქციის უარყოფისა და ეკვივალენტობის ფუნქცია.

აღნიშნულ ჯგუფში შემავალი ფუნქციების მნიშვნელობები არგუმენტების გადანაცვლებით ფუნქციის მნიშვნელობა არ იცვლება, ე. ი. სრულდება ტოლობა $f(x_1, x_2) = f(x_2, x_1)$.

▲ *ვექტორული (ორიენტირებული) ტიპის ლოგიკური ფუნქციების ქვეჯგუფი*. მასში გაერთიანებულია შემდეგი ოთხი ლოგიკური ფუნქცია: პირდაპირი იმპლიკაციის, უკუიმპლიკაციის, პირდაპირი იმპლიკაციის უარყოფისა და უკუიმპლიკაციის ლოგიკური ფუნქციები.

აღნიშნულ ჯგუფში შემავალი ფუნქციების მნიშვნელობა იცვლება არგუმენტების გადანაცვლებით, ე. ი. სრულდება უტოლობა $f(x_1, x_2) \neq f(x_2, x_1)$.

$n = 1, 2$ არგუმენტებზე დამოკიდებულ არაგადაგვარებულ ლოგიკურ ფუნქციებს *ელემენტალური ლოგიკური ფუნქციები* ეწოდება.

4) $n=3; 4$ არგუმენტებზე დამოკიდებული ფუნქციების რაოდენობი შესაბამისად არის 65556 და 4294967296 (იხ. ცხრ. 2.4). მათი განხილვა არაა საჭირო, რადგან ელემენტალური ლოგიკური ფუნქციების სიმრავლიდან შეიძლება ამოვიღოთ ისეთი ფუნქციები, რომელთა დახმარებითაც შევძლებთ გამოვსახოთ ნებისმიერი სირთულის ლოგიკური ფუნქცია. ასეთი ფუნქციებისაგან შევძლევთ სისტემას

ელემენტალური ლოგიკური ფუნქციების ფუნქციურად სრული სისტემა ეწოდება. ფუნქციურად სრულია შემდეგი სისტემები: $S_1 =$ (ინვერსია, დიზიუნქცია, კონიუნქცია); $S_2 = \{\text{დიზიუნქციის უარყოფა}\}$, $S_3 = \{\text{კონიუნქციის უარყოფა}\}$.

S_1 სისტემის გამოყენებისას ნებისმიერი სირთულის ლოგიკური ფუნქცია შეიძლება ინვერსიის, დიზიუნქციისა და კონიუნქციის მეშვეობით გამოვსახოთ. S_2 სისტემა ნებისმიერი ლოგიკური ფუნქციის დიზიუნქციის უარყოფის ფუნქციით, ხოლო S_3 სისტემა – კონიუნქციის უარყოფის ფუნქციით გამოსახვის საშუალებას გვაძლევს.

S_1 სისტემის ღირსებაა ის, რომ ადვილია მის მიერ გამოსახული ლოგიკური ფუნქციების გარდაქმნა, ხოლო პრაქტიკულად უფრო მოსახერხებელია S_2 და S_3 სისტემებში შემავალი ფუნქციებით გამოსახული ლოგიკური ფუნქციის მარეალიზებელი მოწყობილობის სინთეზი. ამიტომ გამოიყენება ასეთი მიდგომა: პრაქტიკულად სარეალიზაციო ლოგიკური ფუნქცია დასაწყისში გამოისახება S_1 სისტემაში შემავალი ელემენტებით და იგი სათანადოდ გარდაიქმნება. მიღებული ფუნქცია გამოისახება S_2 ან S_3 სისტემაში შემავალი ლოგიკური ფუნქციით და აიგება მიღებული ფუნქციის მარეალიზებელი მოწყობილობა.

2.10. ლოგიკური ოპერაციები და მათი რეალიზება

ელემენტალური ლოგიკური ფუნქციის მარეალიზებელ დისკრეტულ მოწყობილობას *ლოგიკური ელემენტი*, ხოლო ამ ელემენტის მიერ შესრულებულ ოპერაციას – *ლოგიკური ოპერაცია* ეწოდება. ზოგიერთი ლოგიკური ელემენტის პირობითი აღნიშვნა და მის მიერ რეალიზებული ლოგიკური ოპერაცია **2.16** ნახაზზეა მოყვანილი. **არა**-ფუნქციის შესაბამისი ლოგიკური ოპერაცია წარმოადგენს **უნარულ** (ერთოპერანდიან) **ოპერაციას**, რომელიც თითოეული ბიტის მნიშვნელობას ცვლის საწინააღმდეგო მნიშვნელობით. დანარჩენი ოპერაციები ბინარული ოპერაციებია, რომლებიც **2.16** ნახაზზე მოყვანილი ცხრილების შესაბამისად სრულდება.

ნებისმიერი დისკრეტული მოწყობილობა ახდენს გარკვეული რა-

ლოგიკური ფუნქცია	არა ფუნქცია	ან ფუნქცია	და ფუნქცია	ან-არა ფუნქცია	და-არა ფუნქცია	mod-ით შეკრება	ექვივალენტობა																																																												
ლოგიკური ელემენტი																																																																			
ლოგიკური ოპერაცია	<table><tr><td>x</td><td>$\overline{x}$</td></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	x	$\overline{x}$	0	1	1	0	<table><tr><td>x_1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	x_1	0	1	0	0	1	1	1	1	<table><tr><td>x_1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr></table>	x_1	0	1	0	0	0	1	0	1	<table><tr><td>x_1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr></table>	x_1	0	1	0	1	0	1	0	0	<table><tr><td>x_1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	x_1	0	1	0	1	1	1	1	0	<table><tr><td>x_1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	x_1	0	1	0	0	1	1	1	0	<table><tr><td>x_1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr></table>	x_1	0	1	0	1	0	1	0	1
x	$\overline{x}$																																																																		
0	1																																																																		
1	0																																																																		
x_1	0	1																																																																	
0	0	1																																																																	
1	1	1																																																																	
x_1	0	1																																																																	
0	0	0																																																																	
1	0	1																																																																	
x_1	0	1																																																																	
0	1	0																																																																	
1	0	0																																																																	
x_1	0	1																																																																	
0	1	1																																																																	
1	1	0																																																																	
x_1	0	1																																																																	
0	0	1																																																																	
1	1	0																																																																	
x_1	0	1																																																																	
0	1	0																																																																	
1	0	1																																																																	

ნახ.2.16 ლოგიკური ფუნქციები, ლოგიკური ელემენტების პირობითი აღნიშვნები და ლოგიკური ოპერაციები.

ოდენობის ლოგიკური ფუნქციის რეალიზებას. ნებისმიერი ეს ფუნქცია შეიძლება გამოისახოს ელემენტალური ლოგიკური ფუნქციებით, რომელთა რეალიზებას ასრულებს ლოგიკური ელემენტები. მაშასადამე, ნებისმიერი დისკრეტული მოწყობილობა შეიძლება ავაგოთ ლოგიკური ელემენტებით, ე. ი. ლოგიკური ელემენტები დისკრეტული მოწყობილობების ასაგებად საჭირო საელემენტო ბაზაა.

ლოგიკური ოპერაციების რეალიზება შეიძლება პროგრამულადაც. ამ შემთხვევაში ბინარული ოპერაციის თითოეული ბიტი ერთმანეთს უდარდება და მოცემული ოპერაციის შესაბამისი ცხრილის შესაბამისად განისაზღვრება შედეგის შესატყვისი ბიტის მნიშვნელობა.

2.17,ა,ბ,გ,დ,ე ნახზების ზედა ნაწილში მოცემულია ორი ბიტის შედარების წესები, ხოლო ქვედა ნაწილში ნაჩვენებია, რომ **10110010** და **00111001** ბაიტებზე:

▲ **და**-ოპერაციის ჩატარებით მიიღება ბაიტი **10111011** ბაიტი (ნახ.2.17,ა);

▲ **ან**-ოპერაციის ჩატარებით მიიღება ბაიტი **00110000** ბაიტი (ნახ.2.17,ბ);

▲ **ან-არა** ოპერაციის ჩატარებით მიიღება ბაიტი **01000100** ბაიტი (ნახ.2.17,გ);

▲ **და-არა**-ოპერაციის ჩატარებით მიიღება ბაიტი **110001111** ბაიტი (ნახ.2.17,დ);

▲ **2-ის მოდულით შეკრების**-ოპერაციის ჩატარებით მიიღება ბაიტი **10001011** ბაიტი (ნახ.2.17,ე);

▲ **ეკვივალენტობის** ოპერაციის ჩატარებით მიიღება ბაიტი **10000100** ბაიტი (ნახ.2.17,დ).

2.11. რეგისტრებში ორობითი სიტყვების პირის ოპერაციები

ოპერაციებს, რომლებიც საშუალებას გვაძლევს რეგისტრში ჩაწერილი ორობითი კოდი თითო-თითო ბიტებით დავძრათ მარცხნივ (უფროსი ბიტის მხარეზე) ან მარჯვნივ (უმცროსი ბიტის მხარეზე), **ძვრის ოპერაციები** ეწოდება და ისინი მიეკუთვნება ლოგიკური ოპერაციების ჯგუფს. მათი გამოყენება საშუალებას გვაძლევს:

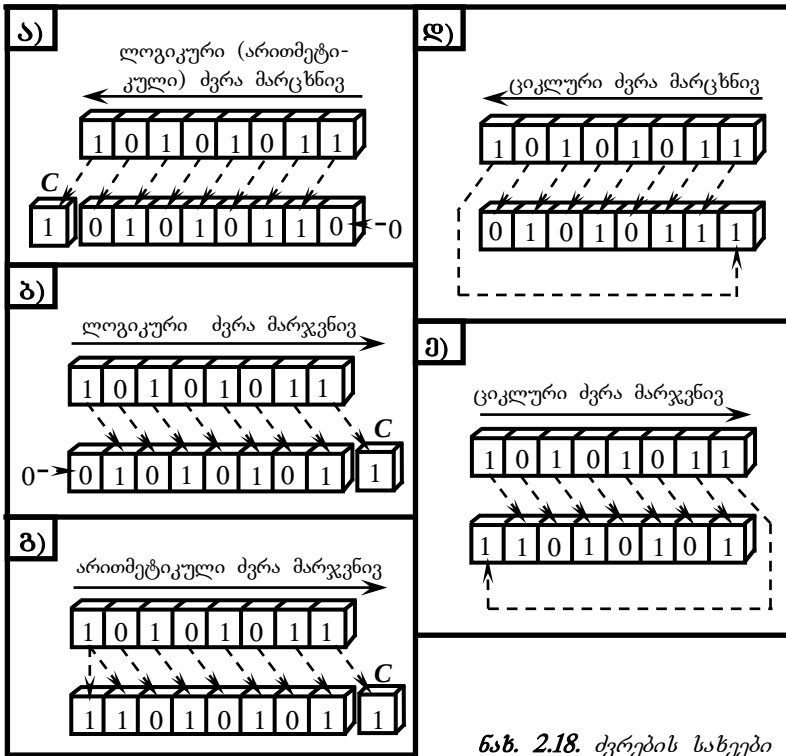
1) ცალ-ცალკე დავამუშაოთ თითოეული ბიტი; 2) რიცხვი სწრაფად გავამრავლოთ ან გავყოთ თვლის იმ სისტემის ფუძის ხარისხებზე, რომელიც გამოყენებულია ამ რიცხვის წარმოსადგენად. კერძოდ, **თვლის ორობითი სისტემისას** (რომელიც პროცესორულ სისტემაშია გამოყენებული) ძვრების საშუალებით ოპერანდად გამოყენებული ორობითი რიცხვი შეგვიძლია სწრაფად გავამრავლოთ და გავყოთ **2-**ის ხარისხებზე (**2-ზე, 4-ზე, 8-ზე, 16-ზე, 32-ზე** და ა.შ.).

ზემოთ აღნიშნულის გამო დამპროგრამებლები ძალიან აფასებენ ძვრების ყველა სახესხვაობას და ფართოდ იყენებენ მათ.

ძვრის ოპერაციის იდეა ძალიან მარტივია: კოდის (ორობითი რიცხვის) ყველა ბიტი ერთდროულად გადაიძვრება მარცხენა ან მარჯვენა მეზობელ თანრიგებში. ამ დროს სპეციფიკურ მდგომარეობაში არის ორობითი რიცხვის ორი განაპირა (უმცროსი და უფროსი) ბიტი, რომლებსაც «მეზობელი» არ ჰყავს. განსაზღვრულობისათვის გავარჩიოთ ორობითი რიცხვის მარცხნივ ძვრა (ნახ **2.18,ა**). ყველაზე უმცროსი ბიტისათვის (ნახაზზე იგი მარჯვნიდან განაპირაა) მონაცემებს ვერსაიდან ვერ ავიღებთ, ამიტომ მასში უბრალოდ **0** შეიტანება. ყველაზე უფროსი (მარცხენა განაპირა ბიტი უნდა დაიკარგოს, რადგან მისი შესანახი ადგილი არ არსებობს. მონაცემები რომ არ დაიკარგოს, ამ თანრიგის შიგთავსი კოპირდება სპეციალურ **C** ბიტში (პროცესორის მდგომარეობის **PSW** რეგისტრში), რომელსაც მუშაობაში იყენებს პროცესორი.

განხილული ტიპის ძვრას უწოდებენ **ლოგიკურ ძვრას**. იგი შეიძლება გამოვიყენოთ სწრაფი გამრავლებისა და გაყოფისათვის. გან-

ვიზილთ, მაგალითად, 8-თანრივიანი ორობითი რიცხვი **00100110**, რომლის შესაბამისი ათობითი რიცხვია **38₁₀**, ამ რიცხვის **მარცხნივ**



ნახ. 2.18. ძვრების სახეები

ერთი ბიტი ძვრის შემდეგ მივიღებთ რიცხვს **01001100**, რომლის შესაბამისი ათობითი რიცხვია **76₁₀** და იგი ორჯერ აღემატება ძვრამდელი ორობითი რიცხვის შესაბამის ათობით **38₁₀** რიცხვს. ეს შემთხვევით არ მომხდარა: თვლის N -ობით სისტემის ფუძე N -ის ტოლია და თუ მასში წარმოდგენილ რიცხვს მარჯვნივ 0 -ს მივუწვრთ, იგი N -ჯერ იზრდება, ხოლო ჩვენს შემთხვევაში $N=2$.

ორობითი მთელი დადებითი რიცხვის მარჯვნივ ერთი ბიტით ძვრის დროს ნებისმიერი **ლუწი რიცხვი** ზუსტად **2**-ჯერ მცირდება. **კენტი რიცხვის** დროს ნარჩუნდება მთელი ნაწილი, ხოლო ნაშთი იკარგება. მაგალითად, **00100011=35₁₀** რიცხვის მარჯვნივ ერთი ბიტით დროს მიიღება **00010001=17₁₀**.

ახლა განვიხილოთ, რა ხდება **უარყოფითი რიცხვებისათვის**. ორობით სისტემაში უარყოფითი რიცხვები შეიძლება წარმოდგენილი იქნეს სხვადასხვა ფორმით, კერძოდ, პირდაპირი, შებრუნებული და დამატებითი კოდების სახით. მიკროპროცესორულ სისტემებში უარყოფით რიცხვებს წარმოადგენენ დამატებითი კოდების სახით, რადგან ასეთი ფორმით მათი წარმოდგენა სხვა ღირსებებთან ერთად შეკრების ფორმით გამოკლების ოპერაციის შესრულების საშუალებასაც იძლევა.

როგორც **2.1** ცხრილიდან ჩანს, უარყოფითი **«-8»** რიცხვის შესაბამის **8**-ბიტურ დამატებით კოდს წარმოადგენს **1111 1000**. მისი **მარცხნივ ერთი ბიჯით ძვრისას** მიიღება რიცხვი **1111 0000**, რომელიც წარმოადგენს **«-16»** რიცხვის დამატებით კოდს, ე.ი. მნიშვნელობა ზემოთ განხილული შემთხვევის ანალოგურად გაორმაგდა. ე. ი. ზემოთ აღმოჩენილი კანონზომიერება დაცულია!

აღნიშნული რიცხვის მარჯვნივ ერთი ბიჯით დაძვრისას ზემოთ აღმოჩენილი კანონზომიერების ძალით **2**-ჯერ უნდა შემცირდეს, მაგრამ ეს არ ხდება. მართლაც, მარჯვნივ ერთი ბიჯით დაძვრით მიიღება რიცხვი **0111 1100**, რომელიც დადებითი (და არა უარყოფითი) რიცხვის კოდი! საქმე ის არის, რომ უარყოფითი რიცხვების მარჯვნივ დაძვრის დროს დადებითი რიცხვების მარჯვნივ დაძვრისაგან განსხვავებით უფროსი თანრიგი უნდა შევავსოთ არა **0**-ით, არამედ **1**-ით. შექმნილი მდგომარეობიდან გამოსასვლელის საპოვნელად შემოტანილი იქნა ძვრის კიდევ ერთი ნაირსახეობა – **არითმეტიკული ძვრა**. იგი ლოგიკური ძვრისაგან მხოლოდ იმით განსხვავდება, რომ მისი უფროსი (ნიშნის) ბიტი არ იცვლება, ე. ი. რიცხვის ნიშანი უცვლელი რჩება.

ჩვენ მიერ ზემოთ განხილულ **1111 1100** კოდს მარჯვნივ ერთი ბიტით არითმეტიკულად დაძვრისას მიიღება **1111 1100**, რომელიც არის **“-4”** რიცხვის დამატებითი კოდი (იხ. ცხრ. **2.1**).

2.12. ლოგიკური ნიღბები

1857 წელს დამუშავებული იქნა სავაჭრო ფლოტისათვის განკუთვნილი კოდური სიგნალების სისტემა, რომელიც **18 ალმის** მეშვეობით სპეციფიკური ინფორმაციის მანიძლზე გადაცემის საშუალებას

იდლეოდა. აღნიშნულ სისტემას დიდი ხნის განმავლობაში იყენებდნენ და ის შეუქერმა სიგნალიზაციამ მთლიანად მხოლოდ **2012** წელს შეცვალა.

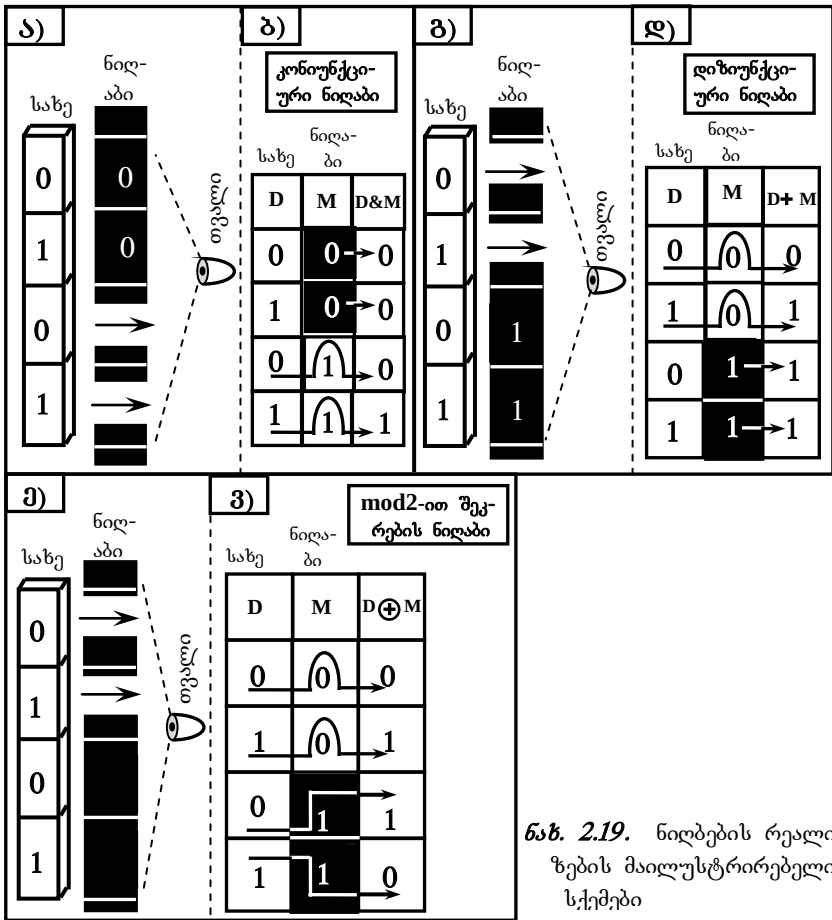
XVIII საუკუნეში იტალიაში წარმოიშვა სპეციფიკური სახის ბალი, რომლის მონაწილეებს **ნიღბები** ეკეთათ. ასეთ ბალს უწოდეს იტალიური სიტყვა **«maschera»**-დან ნაწარმოები სახელი **“მასკარა-დი”** (**რედაქტორის შენიშვნა:** აღნიშნული ტერმინის არაბულ-ქართულ შესატყვისს **“მასხარა”** წარმოადგენს). ნიღბზე არსებობდა თვალისა და პირისათვის განკუთვნილი ამონაჭრები, ხოლო დანარჩენ ნაწილზე დახატული იყო ის სახე, რომლითაც სურდა წარდგომოდა სხვებს კონკრეტული ნიღბის მფლობელი.

მოდერნიზებული სახის ალაშები და ნიღბები გამოყენებული იქნა მიკროპროცესორულ სისტემაში სპეციფიკური ოპერაციების ორგანიზებისათვის. განვიხილოთ ისინი.

მიკროპროცესორულ სისტემაში შემოიტანეს სპეციალური **2** ბაიტის სიგრძის მქონე «მდგომარეობის რეგისტრი», რომლის თითოეულ ბიტს ეწოდა **«ალამი»**. ამგვარად მოდერნიზებული **ალამის დაყენება** გულისხმობს ბიტის მნიშვნელობად **«1»**-ის ჩაწერას, ხოლო **ჩამოვდება** – ბიტის მნიშვნელობად **«0»**-ის ჩაწერა. აღნიშნული ალამები (ბიტები) გამოიყენება სხვადასხვა სახის გადასვლის ბრძანებების რეალიზებისათვის.

რაც შეეხება ტერმინ **«ნიღბს»**, იგი უწოდეს კონსტანტას, რომელიც განსაზღვრავს მრავალთანრიგიანი რიცხვის ბიტების იმ არეს, სადაც გამოყენებული უნდა იქნეს გარკვეული არითმეტიკული თუ ლოგიკური ოპერაცია. მისი საშუალებით გარკვეული ოპერაციის ჩატარებისას შეიძლება ზოგიერთი ბიტის (ისევე, როგორც მასკარადის დროს სახის გარკვეული ნაწილების) დაფარვა, ან როგორც პირვანდელი, ასევე ინვერსირებული სახით მათი გამოჩენა.

2.19,ა ნახაზზე ნაჩვენებია შემთხვევა, რომლის დროსაც **0101** კოდთან რეგისტრზე ანუ სახეზე, ჩამოფარებულია ნიღბი. რეგისტრის ზედა თანრიგებს ფარავს ნიღბი, რომელზეც დაწერილია ციფრები **0;0**, ხოლო ქვედა ორ თანრიგთან არსებობს ამონაჭრები, საიდანაც თვალი ხედავს ციფრებს **01**. ამის გამო საბოლოოდ თვალი რეგისტრიდან ამოიკითხავს კოდს **0001**.



ნახ. 2.19. ნილების რეალიზების მაილუსტრირებული სქემები

ნილაბზე დაწერილ **0;0** ბიტებს თუ უცვლელად დავტოვებთ, ხოლო ნილების ამონაჭრებს შევცვლით ბიტებით **1;1**, მაშინ მივიღებთ, რომ განხილულ **რეალურ ნილაბს** შეესაბამება **ლოგიკური ლოგიკური ნილაბი 0011** (იხ. 1.9,ა ნახაზის მარჯვენა მხარე), რომელიც თავის ფუნქციას ასრულებს რეგისტრში არსებულ კოდზე ლოგიკური გამრავლების (კონიუნქციის) მეშვეობით. მართლაც:

$$0101 \& 0011 = 0001.$$

აღნიშნულის გამო **0011** ნილაბს ეწოდება **კონიუნქციური ნილაბი**. კონიუნქციურ ნილაბს თუ ჩამოვაფარებთ რომელიმე რეგისტრს, მაშინ

მოხდება ამ რეგისტრის იმ თანრიგებში არსებული ბიტების «ჩამოგდება», რომლებზეც აფარებულია კონიუნქციური ნიღბის 0 -ის ტოლი ბიტები, ე.ი. იგი გამოიყენება გარკვეული ბიტების «ჩამოსაგდებად». **2.19,ბ** ნახაზზე ილუსტრირებულია კონიუნქციური $M=0011$ ნიღბის საშუალებით $D=0101$ სახის ზედა ორი მაღალი ბიტის «ჩამოგდებას» შემთხვევა.

2.19,გ ნახაზზე ნაჩვენებია შემთხვევა, რომლის დროსაც «სახეზე» ჩამოფარებულია ნიღბი, რომლის ზედა ნაწილები ამოჭრულია, ხოლო ქვემო ნაწილებზე დაწერილია ციფრები $1;1$. ამის გამო თვალი ხედავს კოდს 0111 .

რეალური ნიღბის ამონაჭრებს თუ შევცვლით « 0 »-ებით, ხოლო მასზე არსებულ ნაწერებს შევინარჩუნებთ, მივიღებთ ლოგიკურ ნიღბის 0011 კოდს (ნახ. **2.19,ვ**); სახე 0101 -თან მისი დიზიუნქციისას ვიღებთ თვალის მიერ ზემოთ დანახულ 0111 რიცხვს. დიზიუნქციის ოპერაციის შესრულების საჭიროების გამო მოცემულ ლოგიკური ნიღბის კოდს **დიზიუნქციური ნიღბი** ეწოდება. დიზიუნქციურ ნიღბს თუ ჩამოვაფარებთ რომელიმე რეგისტრს, მაშინ მოხდება ამ რეგისტრის იმ თანრიგებში არსებული ბიტების «დაყენება», რომლებზეც აფარებულია დიზიუნქციური ნიღბის 1 -ის ტოლი ბიტები, ე.ი. იგი გამოიყენება გარკვეული ბიტების «დასაყენებლად». **2.19,ბ** ნახაზზე ილუსტრირებულია კონიუნქციური $M=0011$ ნიღბის საშუალებით $D=0101$ სახის ზედა ორი მაღალი ბიტის «დაყენების» შემთხვევა.

2.19,ე,ვ ნახაზებზე ნაჩვენებია ე.წ. **mod.2-ის ნიღბის** გამოყენების შემთხვევა. **mod.2-ით შეკრების ნიღბს** თუ ჩამოვაფარებთ რომელიმე რეგისტრს, მაშინ მოხდება ამ რეგისტრის იმ თანრიგებში არსებული ბიტების ინვერსირება, რომლებზეც აფარებულია დიზიუნქციური ნიღბის 1 -ის ტოლი ბიტები, ე.ი. იგი გამოიყენება გარკვეული ბიტების ინვერსირებისათვის.

მაშასადამე: 1) კონიუნქციური ნიღბი გამოიყენება გარკვეული ბიტების ჩამოსაგდებად; 2) დიზიუნქციური ნიღბი გამოიყენება გარკვეული ბიტების დასაყენებლად; 3) **mod.2-ით შეკრების ნიღბი** გამოიყენება გარკვეული ბიტების ინვერსირებისათვის.

III ტავი

ციფრული მოწყობილობების ლოგიკური რეალიზების საფუძვლები

კარგ თეორიაზე უფრო პრაქტიკული არაფერი არ არის.
გ. რ. კირპოფი (1821-1887)

3.1. ლოგიკის ალგებრის ცნება

ალგებრას, რომელშიც მზიდად წოდებულ G სიმრავლეს წარმოქმნის ორობითი ცვლადები, ხოლო სიგნატურას (ოპერაციების ნაკრებს) - კონიუნქცია, დიზიუნქცია და ინვერსია, **ლოგიკის (ორობითი) ალგებრა** ეწოდება. ხშირად მას ამ ალგებრის შემქმნელი **ჯორჯ ბულის** საპატივცემლოდ **ბულის ალგებრასაც** უწოდებენ.

ცხრ.3.1. ლოგიკის ალგებრის ძირითადი კანონები

1). ასოციურობის კანონი: $x_1(x_2 x_3) = (x_1 x_2) x_3$; $(x_1 + x_2) + x_3 =$ $= x_1 + (x_2 + x_3).$	5) წინააღმდეგობრობის კანონი: $x \bar{x} = 0.$	11) დიზიუნქციის მიმართ კონიუნქციის დისტრი- ბუციულობის კანონი: $x_1(x_2 x_3) = x_1 x_2 + x_1 x_3.$
2) კომუტატურობის კანონი $x_1 x_2 = x_2 x_1$; $x_1 + x_2 = x_2 + x_1.$	6) დე მორგანის კანონი: $\overline{x_1 x_2} = \bar{x}_1 + \bar{x}_2$; $\overline{x_1 + x_2} = \bar{x}_1 \bar{x}_2 .$	
3) ორმაგი უარყოფის კანონი: $\overline{\bar{x}} = x.$	7) გამორიცხული მესამის კანონი: $x + \bar{x} = 1$	12) კონიუნქციის მიმართ დიზიუნქციის დისტრი- ბუციულობის კანონი: $x_1 + (x_2 x_3) =$ $= (x_1 + x_2)(x_1 + x_3).$
4) იდემპოტენტურობის კანონი $xx = x$; $x + x = x.$	8) შეწეების კანონი: $xy + x\bar{y} = x$ $(x + y)(x + \bar{y}) = x$	
	9) $x + 0 = x$; $x \cdot 0 = 0$	13) შეგრაგვნის კანონი: $x + \bar{x}y = x + y$; $x(\bar{x} + y) = xy$
	10) $x + 1 = 1$; $x \cdot 1 = x$	

საყოველთაოდ ცნობილი სასკოლო ალგებრის ანალოგურად ლოგიკის ალგებრაშიც არსებობს გარკვეული კანონები, რომელთაგანაც

ზოგი მათგანი ემთხვევა სასკოლო ალგებრის კანონებს, ზოგი კი არა. კომპაქტურობისათვის ლოგიკის ალგებრის ყველა ძირითადი კანონი **3.1** ცხრილის სახით გვაქვს მოყვანილი. მათი ცოდნა აუცილებელია ლოგიკური ფუნქციების ანალიზური გამოსახულებათა გარდაქმნისათვის (გამარტივებისათვის, ან კონკრეტული სიტუაციაზე დამოკიდებულებით მათთვის სასურველი ფორმის მისაცემად).

3.2. ლოგიკური ფუნქციები და მათი წარმოდგენის ფორმები

ლოგიკურ x_i ცვლადებზე დამოკიდებულ $y = f(x_1, \dots, x_n)$ ფუნქციას, რომლისთვისაც სამართლიანია გამოსახულება $y, x_i \in \{0, 1\}, i = 1, \dots, n$, **ლოგიკური ფუნქცია** ეწოდება. არსებობს ლოგიკური ფუნქციების წარმოდგენის ცხრილური, ანალიზური, კოორდინატული და რიცხვითი ფორმები [1,2].

ცხრილურ ფორმას წარმოადგენს ჭეშმარიტობის ცხრილი (იხ. §2.9). იგი უმარტივესი ფორმაა, რომლიდანაც მიიღება დანარჩენი ფორმები.

ლოგიკური ფუნქციის ანალიზური ფორმებს წარმოადგენს დიზიუნქციური სრულყოფილი ნორმალური ფორმა (**დსნფ**) და კონიუნქციური სრულყოფილი ნორმალური ფორმა (**კსნფ**).

▲ **დიზიუნქციური სრულყოფილი ნორმალური ფორმის მიღების A_1 ალგორითმი:** 1) ჭეშმარიტობის ცხრილიდან ამოვიწეროთ არგუმენტთა ის ნაკრებები, რომლებზეც ფუნქცია 1-ის ტოლ მნიშვნელობებს იღებს; 2) შევადგინოთ არგუმენტების მნიშვნელობათა ამოწერილ თითოეულ ნაკრებში შემავალი არგუმენტების კონიუნქციები. ამისათვის, თუ ნაკრებში არგუმენტის მნიშვნელობა 1-ის ტოლია, იგი კონიუნქციაში უცვლელად, ხოლო თუ 0-ის ტოლია, მაშინ – ინვერსირებული სახით შევიტანოთ; 3) პუნქტ 2-ში ფორმირებული კონიუნქციები შევაერთოთ დიზიუნქციათა ნიშნებით.

A_1 ალგორითმის მეორე პუნქტში შედგენილ კონიუნქციებს **ერთიანის კონსტიტუენტები** ანუ **მინიტერმები** ეწოდება. მაშასადამე, **დსნფ წარმოადგენს ერთიანების კონსტიტუენტთა (მინიტერმთა) დიზიუნქციას**.

განვიხილოთ **3** ცვლადზე დამოკიდებული ლოგიკური ფუნქცია, რომელიც «1»-ის ტოლ მნიშვნელობას იღებს მხოლოდ მაშინ, როდესაც შესასვლელი ცვლადების უმრავლესობა (ორი ან სამი ასეთი ცვლადი) «1»-ის ტოლია. ასეთ ლოგიკურ ფუნქციას **მაჟორიტარული ლოგიკური ფუნქცია**; მისი ჭეშმარიტობის ცხრილი **3.1,ა** ნახაზზეა მოცემული. აღნიშნული ჭეშმარიტობის ცხრილისათვის შევასრულოთ A_1 ალგორითმი: **1)** 011; 101; 110; 111. **2)** $\overline{x_1} x_2 x_3$; $x_1 \overline{x_2} x_3$; $x_1 x_2 \overline{x_3}$; $x_1 x_2 x_3$. **3)** იხილეთ ნახაზი **3.1,ბ**.

ა)	<table><tr><th>X_{10}</th><th>x_1</th><th>x_2</th><th>x_3</th><th>y</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>2</td><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>3</td><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>4</td><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>5</td><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>6</td><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>7</td><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>	X_{10}	x_1	x_2	x_3	y	0	0	0	0	0	1	0	0	1	0	2	0	1	0	0	3	0	1	1	1	4	1	0	0	0	5	1	0	1	1	6	1	1	0	1	7	1	1	1	1	ბ) $y(x_1, x_2, x_3) = \overline{x_1} x_2 x_3 + x_1 \overline{x_2} x_3 + x_1 x_2 \overline{x_3} + x_1 x_2 x_3$; გ) $y(x_1, x_2, x_3) = (x_1 + x_2 + x_3)(x_1 + x_2 + \overline{x_3})(x_1 + \overline{x_2} + x_3)(\overline{x_1} + x_2 + x_3)$; დ) $y(x_1, x_2, x_3) = \overline{x_1} \overline{x_2} \overline{x_3} + \overline{x_1} \overline{x_2} x_3 + \overline{x_1} x_2 \overline{x_3} + x_1 \overline{x_2} \overline{x_3}$; ე) $y(x_1, x_2, x_3) = (x_1 + \overline{x_2} + \overline{x_3})(\overline{x_1} + x_2 + \overline{x_3})(\overline{x_1} + \overline{x_2} + x_3)(\overline{x_1} + \overline{x_2} + \overline{x_3})$
X_{10}	x_1	x_2	x_3	y																																											
0	0	0	0	0																																											
1	0	0	1	0																																											
2	0	1	0	0																																											
3	0	1	1	1																																											
4	1	0	0	0																																											
5	1	0	1	1																																											
6	1	1	0	1																																											
7	1	1	1	1																																											
შ) $y(x_1, x_2, x_3) = \Sigma(3, 5, 6, 7)$	ზ) $y(x_1, x_2, x_3) = \Pi(0, 1, 2, 4)$																																														

ნახ.3.1 მაჟორიტარული ლოგიკური ფუნქციის წარმოდგენის ცხრილური (**ა**), ანალიზური (**ბ,გ,დ,ე**) და რიცხვითი (**შ,ზ**) ფორმები.

A_1 ალგორითმის რეალიზების ზემოთ მოყვანილ მეორე პუნქტში მოყვანილია განხილული ლოგიკური ფუნქციისათვის შედგენილი ერთიანის კონსტიტუენტები ანუ მინიტერმები, ხოლო **3.1,ბ** ნახაზზე მოყვანილია აღნიშნული ფუნქციის **დსნშ**.

▲ **კონიუნქციური სრულყოფილი ნორმალური ფორმის (კსნშ-ის) მიღების A_2 ალგორითმი:** **1)** ჭეშმარიტობის ცხრილიდან ამოვიწეროთ არგუმენტთა ის ნაკრებები, რომლებზეც ფუნქცია **0**-ის ტოლ მნიშვნელობებს იღებს; **2)** შევადგინოთ არგუმენტების მნიშვნელობათა ამორჩეულ თითოეულ ნაკრებში შემაჯავლი არგუმენტების დიზიუნქციები. ამისათვის თუ ნაკრებში არგუმენტის მნიშვნელობა **0**-ის ტოლია, იგი დიზიუნქციაში უცვლელად, ხოლო თუ **1**-ის ტოლია, მაშინ - ინვერსირებული სახით გადმოვიწეროთ; **3)** პუნქტ **2**-ში ფორმირებული დიზიუნქციები შევაერთოთ კონიუნქციითა ნიშნებით.

ზემოთ განხილული ალგორითმის მეორე პუნქტში შედგენილ დინამიკურ ნულების *ნულების კონსტიტუენტები* ანუ *მაქსიტერმები* ეწოდება. ზოგიერთი ავტორი ნულების კონსტიტუენტებს *ანტიკონსტიტუენტებადაც* მოიხსენიებს. მაშასადამე, **ქსნშ** წარმოადგენს *ნულების კონსტიტუენტთა (ანტიკონსტიტუენტთა, მაქსიტერმთა) კონიუნქციას*.

3.1.ა ნახაზზეა მოცემული ჭეშმარიტობის ცხრილისათვის შევასრულოთ A_2 ალგორითმი: 1) 000; 001; 010; 100. 2) $(x_1+x_2+x_3)$; $(x_1+x_2+\bar{x}_3)$; $(x_1+\bar{x}_2+x_3)$; $(\bar{x}_2+x_1+x_0)$. 3) იხილეთ ნახაზი **3.1.გ**.

A_2 ალგორითმის რეალიზების ზემოთ მოყვანილ მეორე პუნქტში მოყვანილია განხილული ლოგიკური ფუნქციისათვის შედგენილი ნულების კონსტიტუენტები (მაქსიტერმები), ხოლო **3.1.გ** ნახაზზე – აღნიშნული ფუნქციის **ქსნშ**.

ზოგჯერ მოსახერხებელია გამოვიყენოთ **ღსნშ**-ისა და **ქსნშ**-ის ინვერსიული ფორმები.

▲ **ღსნშ**-ის *ინვერსიული ფორმის* მისაღებად A_1 ალგორითმის პირველ პუნქტში ჭეშმარიტობის ცხრილიდან უნდა ამოვწეროთ არგუმენტთა ის ნაკრებები, რომლებზეც ფუნქცია **0**-ის ტოლ მნიშვნელობებს იღებს, ხოლო დანარჩენი ორი პუნქტი უცვლელად შევასრულოთ. მისი გამოყენებისას ჩვენი მაგალითისათვის მივიღებთ **3.1.დ** ნახაზზე მოყვანილ გამოსახულებას, რომელიც ჩვენი ფუნქციის **ღსნშ**-ს ინვერსირებული ფორმაა.

▲ **ქსნშ**-ის *ინვერსიული ფორმის* მისაღებად A_2 ალგორითმის პირველ პუნქტში ჭეშმარიტობის ცხრილიდან უნდა ამოვწეროთ არგუმენტთა ის ნაკრებები, რომლებზეც ფუნქცია **1**-ის ტოლ მნიშვნელობებს იღებს, ხოლო დანარჩენი ორი პუნქტი უცვლელად შევასრულოთ. მისი გამოყენების შემთხვევაში ჩვენი მაგალითისათვის მივიღებთ **3.1.ე** ნახაზზე მოყვანილ გამოსახულებას, რომელიც ჩვენი ფუნქციის **ქსნშ**-ს ინვერსირებული ფორმაა.

▲ ხშირად გამოსახულებების შესამოკლებლად ლოგიკურ ფუნქციებს წარმოადგენენ ათობითი რიცხვების მიმღევრობათა სახით, რომლებიც წარმოადგენს ზემოთ განხილული და ალგორითმების მეორე პუნქტში არსებული ორობითი რიცხვების ათობით ეკვივალენტებს. მიღებულ გამოსახულებებს **ღსნშ**-სა და **ქსნშ**-ის შესაბამის *რიცხვით ფორმებს* უწოდებენ, ისინი შესაბამისად **3.1.ე,ზ** ნახაზებზეა მოყვანილი.

▲ განვიხილოთ მინიტერმები. ისინი წარმოადგენს შესაბამისი ლოგიკური ფუნქციის პირდაპირი ან ინვერსირებული ფორმით წარმოდგენილი არგუმენტების კონიუნქციას. **ელემენტალური კონიუნქცია** ეწოდება კონიუნქციას, რომელშიც ნებისმიერი ცვლადი მხოლოდ ერთხელ შედის. აგების ძალით მინიტერმი ელემენტალური კონიუნქციაა. **ელემენტალური კონიუნქციის რანგი** ეწოდება მასში შემავალი ცვლადების რაოდენობას. ელემენტალური კონიუნქციების დიზიუნქციას **ლოგიკური ფუნქციის ნორმალური ფორმა (LNF)** ეწოდება. **LNF** არის n არგუმენტზე დამოკიდებული ლოგიკური ფუნქციის გამოსახვა ისეთი **LNF**-ის სახით, რომელიც მხოლოდ n რანგის ელემენტალური კონიუნქციებისაგან შედგება. n რანგის ორ ელემენტალური კონიუნქციას თუ აქვს Ax_i და $A\bar{x}_i$ სახე, სადაც A წარმოადგენს $n-1$ რანგის ელემენტალურ კონიუნქციას, მაშინ მათი დიზიუნქცია შეიძლება A კონიუნქციით შეიცვალოს. მართლაც: $Ax_i + A\bar{x}_i = A(x_i + \bar{x}_i) = A$. ამ დროს თითქოს ორი ელემენტალური კონიუნქცია შეეწება ერთმანეთს და ერთ კონიუნქციად გადაიქცა. ამიტომ მოყვანილ გარდაქმნას **შეწებების წესსაც** უწოდებენ. **LNF**-ში შეწებების წესების გამოყენების გზით მიიღება **LNF**-ად.

ლოგიკურ ფუნქციას აქვს ერთადერთი **LNF**, რომლიდანაც შეიძლება მიღებული იქნეს რამდენიმე **LNF**. **LNF**-ისა და **LNF**-ის რანგები ეწოდება მათში შემავალი მინიტერმების რანგების ჯამს. ზემოთ აღნიშნულის გამო **LNF**-ის რანგი აღემატება მისგან მიღებული ნებისმიერი **LNF**-ის რანგს. სხვადასხვა **LNF**-ების რანგები შეიძლება ერთმანეთისაგან განსხვავდებოდეს. მათ შორის არსებულ უდაბლესი რანგის **LNF**-ს ეწოდება იმ **LNF**-ის მინიმალური ფორმა, რომლისგანაც იყო იგი მიღებული და აღინიშნება როგორც **მLNF**. **LNF**-იდან **მLNF**-ის მიღების პროცესს **ლოგიკური ფუნქციის მინიმიზაცია** ეწოდება. მის შესახებ კონკრეტული მაგალითის ფონზე განვიხილავთ მომდევნო პარაგრაფში.

3.3. ციფრული მოწყობილობების ლოგიკური რეალიზება

ნებისმიერ ლოგიკურ ფუნქციას შეესაბამება გარკვეული ციფრული მოწყობილობა, რომელიც ახდენს ამ ფუნქციის რეალიზებას. სხვა სი-

ტყვეებით რომ ვთქვათ, ნებისმიერი ლოგიკური ფუნქცია წარმოადგენს გარკვეული ციფრული მოწყობილობის მათემატიკურ მოდელს. მათემატიკური მოდელის მეშვეობით ციფრული მოწყობილობის აგების ამოცანას **სინთეზის ამოცანა** ეწოდება. არსებობს სინთეზის ამოცანის გადაწყვეტის მკაცრად ფორმულირებული ალგორითმი, რომლის დეტალური განხილვა ცდება ჩვენი სახელმძღვანელოს ფარგლებს. მიუხედავად ამისა, კონკრეტული ამოცანის გადაწყვეტის მაგალითზე აღნიშნული ალგორითმის შესახებ ზოგადი წარმოდგენის ქონა, ჩვენი აზრით, აუცილებელია ზოგადად ინჟინრული თვალსაწიერის გასაფართოებლად. აღნიშნულის გამო მოცემულ პარაგრაფში ავაგებთ ზემოთ მოყვანილი მაჟორიტარული ლოგიკური ფუნქციის მარეალიზებელ ციფრულ მოწყობილობას. ამისათვის საჭიროა შემდეგი ოპერაციების შესრულება.

1. სიტყვიერად აღიწეროს სარეალიზებელი ლოგიკური ფუნქცია.

სამ არგუმენტზე დამოკიდებული მაჟორიტარული ლოგიკური ფუნქცია სიტყვიერად **3.2.** პარაგრაფში გვაქვს აღწერილი;

2. სიტყვიერი აღწერის საფუძველზე შედგეს სარეალიზებელი ლოგიკური ფუნქციის ჭეშმარიტობის ცხრილი.

სარეალიზებელი ლოგიკური ფუნქციის ჭეშმარიტობის ცხრილი **3.1,ა** ნახაზზეა მოცემული;

3. ჭეშმარიტობის ცხრილის მეშვეობით განისაზღვროს სარეალიზაციო ლოგიკური ფუნქციის **ღსნფ (ან **კსნფ**).**

ჩვენ მიერ განხილული **3** ცვლადზე დამოკიდებული მაჟორიტარული ლოგიკური ფუნქციის **ღსნფ 3.1,ბ** ნახაზზეა მოყვანილი.

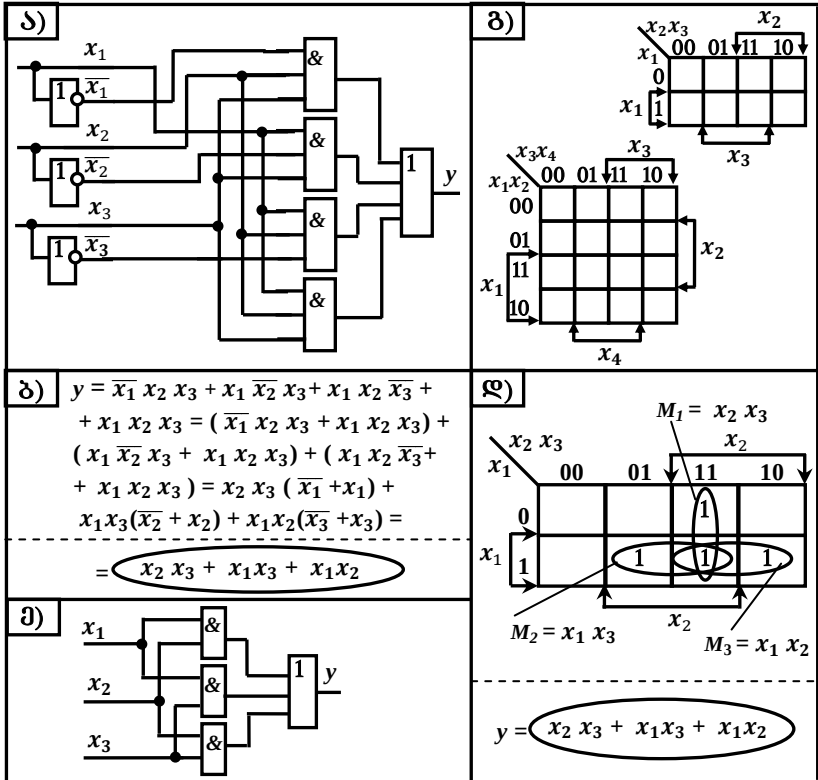
4. არამინიმიზებული ციფრული მოწყობილობის აგებისათვის გადავიდეთ მე-5, ზოლო მინიმიზებული ციფრული მოწყობილობის აგებისათვის – მე-7 პუნქტზე;

5. ღსნფ-ში შემავალი მინიტერმები რეალიზდეს კონიუნქტორებით, რომელთა შესასვლელების რაოდენობა მინიტერმებში არსებული ცვლადების რაოდენობის ტოლია.

განხილული **ღსნფ** შეიცავს **4** მინიტერმს, რომელთაგანაც თითოეული შეიცავს **3** ლოგიკურ ცვლადს (იხ. ნახ. **3.1,ბ**). სამშესასვლელიანი კონიუნქტორების მეშვეობით ოთხივე მინიტერმი რეალიზებულია **3.2,ა** ნახაზზე მოყვანილ სქემაზე;

6. კონიუნქტორების მიერ ფორმულირებული ლოგიკური ცვლადები ლოგიკურად შეიკრიბოს დიზიუნქტორის მეშვეობით, რომლის შესასვლელების რაოდენობა ზემოთ აღნიშნული კონიუნქტორების რაოდენობის ტოლია და მოხდეს პუნქტ 9-ზე გადასვლა.

განხილულ მაგალითში გვაქვს ოთხი კონიუნქტორი, რომელთა გამოსასვლელებზე ფორმირებული ლოგიკური ცვლადების ლოგიკურ შეკრებას ახდენს 4 შესასვლელიანი დიზიუნქტორი (ნახ.3.2,ა);



ნახ.3.2. ბუორიტარული $y = \overline{x_1} x_2 x_3 + x_1 \overline{x_2} x_3 + x_1 x_2 \overline{x_3}$ ფუნქციის აპარატურული რეალიზება

7. მოხდეს მოცემული **დსნშ**-ს მინიმიზება, ე.ი მის საფუძველზე ნაპოვნი იქნეს **მდნშ**.

არსებობს **მდნშ**-ის პოვნის ანალიზური და მატრიცული მეთოდები. თავის მხრივ არსებობს ლოგიკური ფუნქციის მინიმიზების უმ-

უალო და ფორმალიზებული მეთოდებიც. *უშუალო მეთოდის* გამოყენებისას ლოგიკური ალგებრის კანონების (იხ. *ცხრ.3.1*) გამოყენებით ვახდენთ *ღსნშ*-ის გამარტივებას, როგორც ეს *3.2,ბ* ნახაზზეა მოყვანილი. ეს ფორმა შრომატევადია; მისი გამოყენება მოითხოვს მაღალი პროფესიონალიზმსა და დიდ პრაქტიკულ გამოცდილებას.

მინიმიზაციის ამოცანა მარტივდება სხვადასხვა ფორმალიზებული მეთოდების გამოყენებით: შესაძლებელია შევადგინოთ მათი შესაბამისი პროგრამები და ამოცანა გადავწყვიტოთ კომპიუტრის გამოყენებით. ერთ-ერთი ასეთი ფორმალიზებული მეთოდია, მაგალითად, *ქვანისა* და *მაკ-კლასკის* მიერ შემოთავაზებული მეთოდი. იგი ჩვენ [1]-ში გვაქვს განხილული და მას აქ არ შევხებით.

მღნშ-ის პოვნის მატრიცული მეთოდის დროს გამოიყენება ე.წ. კარნოს ბარათები. აღნიშნული მეთოდი ფართოდ გამოიყენება მაშინ, როდესაც არგუმენტების რაოდენობა *4...5*-ს არ აღემატება. *კარნოს ბარათი* ეწოდება ცხრილს, რომლის უჯრედების რაოდენობა *n* ცვლადზე დამოკიდებული ფუნქციისათვის *2ⁿ*-ის ტოლია, ამასთანავე თითოეულ მინიტერმს ბარათზე შეესაბამება საკუთარი უჯრედი. *3.2,გ* ნახაზზე მოყვანილია *3-* და *4-*ცვლადზე დამოკიდებული ლოგიკური ფუნქციების შესაბამისი კარნოს ბარათები.

ღსნშ-ს სახით წარმოდგენილი ლოგიკური ფუნქციის კარნოს ბარათის მეშვეობით გამოსახვისათვის კარნოს ბარათის იმ უჯრედებში, რომელთა შესაბამისი მინიტერმებს შეიცავს *ღსნშ*, უნდა ჩავწეროთ *1*, ხოლო დანარჩენი უჯრედი დავტოვოთ შეუვსებლად. *3.1,ა* ნახაზზე მოყვანილი განსახილველი ლოგიკური ფუნქცია კარნოს ბარათის მეშვეობით *3.2,დ* ნახაზზეა მოყვანილი.

ამავე ნახაზზე ნაჩვენებია კარნოს ბარათის მეშვეობით ლოგიკური ფუნქციის *მღნშ*-ის პოვნის პროცესი. მისი განხილვა სცილდება ჩვენი სახელმძღვანელოს ფარგლებს, მაგრამ იგი დეტალურად გვაქვს განხილული [1.2]-ში, რომლებსაც შეუძლია გაეცნოს დაინტერესებულ პირს.

8. *მღნშ* რეალიზდეს ისე, როგორც მე-5 პუნქტში მოხდა *ღსნშ*-ის რეალიზება, ოღონდ მინიტერმების ნაცვლად ავიღოთ *მღნშ*-ს ელემენტალური კონიუნქციები (ნახ.3.2,ე);

9. *ალგორითმის* დასასრული.

3.2,ა,ე ნახაზებზე მოყვანილი სქემებით ერთიდაიგივე ლოგიკური ფუნქციაა რეალიზებული, ოღონდ **3.2,ა** ნახაზზე მოხდენილია ამ ფუნქციის **ღსნვ**-ის, ხოლო **3.2,ე** ნახაზზე - **მღნვ**-ის რეალიზება. როგორც ნახაზიდან ჩანს, **მღნვ**-ის გამოყენებისას მნიშვნელოვნად მარტივდება სქემის სტრუქტურა.

დასასრულს, აღნიშნავთ, რომ **ლოგიკური ფუნქციის მინიმიზაციის პრობლემის აქტუალობა** დამოკიდებულია შესაბამისი ციფრული მოწყობილობის ასაგებად გამოყენებულ საელემენტო ბაზაზე. კერძოდ, იგი მეტად აქტუალურია საელემენტო ბაზად ცალკეული ელექტრონული ხელსაწყოების (ტრანზისტორების, დიოდების, ტირისტორების და ა.შ) ან მცირე ინტეგრალური სქემების გამოყენების დროს და ნაკლებად აქტუალურია ამ მიზნით საშუალო და დიდი ინტეგრალური სქემების გამოყენებისას.

ციფრული მოწყობილობის რეალიზებისათვის, უპირველეს ყოვლისა, ფორმირებული უნდა იყოს დავალება, რომელშიც განსაზღვრული იქნება აღნიშნული მოწყობილობის ფუნქციები.

დავალების ფორმირებისათვის შეიძლება გამოყენებული იქნეს ბუნებრივი სალაპარაკო ენა, მაგრამ აღნიშნული ენის მრავალმნიშვნელობიანობა და სიჭარბე აძნელებს დავალების კომპაქტურად და ცალსახად ფორმირებას. აღნიშნული პრობლემის დასაძლევად გამოიყენება სხვადასხვა მიდგომა. ზემოთ დავალება ფორმირებული იყო ჭეშმარიტობის ცხრილის (იხ.**ნახ.3.1,ა**) მეშვეობით. უნივერსალურ მიდგომად უნდა ჩაითვალოს დავალების ფორმირება **რეგულარული გამოსახულებების** სახით [5,6,7,19,25]. რეგულარული გამოსახულების მეშვეობით ლოგიკური მოწყობილობის რეალიზებისათვის დამახასიათებელი პრობლემა ფორმირებულია **IV დანართში**. აღნიშნული პრობლემა დასაძლევად ჩვენ მიერ დათუშავებული იქნა ციფრული მოწყობილობების აბსტრაქტული სინთეზის ორიგინალური ალგორითმი [3]; იგი რამდენადმე ცდება მოცემულ სახელმძღვანელოში განსახილველ საკითხებს, მაგრამ მისი გამოყენება მნიშვნელოვნად აადვილებს მიკროპროცესორული მოწყობილობების კონსტრუქტორის საქმიანობას. აღნიშნულის გამო მიზანშეწონილად ჩავთვალებთ იგი წარმოგვედგინა **IV დანართში**.

IV ტავი

მიკროპროცესორული სისტემის ტიპური ციფრული მოწყობილობები

მიკროპროცესორული სისტემის სტრუქტურა შედგება ცალკეული ელემენტების, კვანძების, ბლოკებისა და მოწყობილობებისაგან. *ელემენტები* ამუშავებს ინფორმაციის ბიტების შესაბამის ცალკეულ ელექტრულ სიგნალებს. *კვანძები* ამუშავებს სიგნალთა ჯგუფების მეშვეობით წარმოქმნილ ცალკეული საინფორმაციო სიტყვებს, ხოლო *ბლოკი* - ამ სიტყვების ცალკეულ მიმდევრობებს; სიტყვების ურთიერთდაკავშირებულ მიმდევრობათა რეალიზებას ახდენს *მოწყობილობა*.

ერთმანეთისაგან განასხვავებენ ანალოგურ და ციფრულ მოწყობილობებს, რომელთაგანაც პირველი განკუთვნილია ანალოგური (უწყვეტი), ხოლო მეორე - ციფრული (წყვეტილი ანუ დისკრეტული) სიგნალების დასამუშავებლად. ჩვენ მხოლოდ ციფრულ მოწყობილობებს განვიხილავთ.

ერთმანეთისაგან განასხვავებენ კომბინაციურ (ერთტაქტურ) და მიმდევრობით (მრავალტაქტურ) ციფრულ მოწყობილობებს. ამ უკანასკნელებს ხშირად *სასრულ ავტომატებსაც* უწოდებენ.

კომბინაციური ეწოდება ციფრულ მოწყობილობას, რომლის გამოსასვლელ სიგნალთა მნიშვნელობებს ცალსახად განსაზღვრავს (დროის მოცემულ ან წინა მომენტში) შესასვლელი სიგნალების მნიშვნელობები. *მიმდევრობითი ციფრული მოწყობილობის* გამოსასვლელი სიგნალების მნიშვნელობები დამოკიდებულია არა მარტო შესასვლელი სიგნალების მნიშვნელობაზე, არამედ თავად მოწყობილობის შინაგან მდგომარეობაზეც. აღნიშნულის გამო კომბინაციურ მოწყობილობებს ხშირად *მეხსიერების არმქონე მოწყობილობებს*, ხოლო მიმდევრობით მოწყობილობებს - *მეხსიერებიან მოწყობილობებსაც* უწოდებენ.

მოცემული თავის მიზანია კომპიუტერული სისტემის სტრუქტურის შემადგენელი ძირითადი ერთეულების მოკლედ განხილვა.

4.1. კომბინაციური ლოგიკურ მოწყობილობათა ტიპური ფუნქციური კვანძები

მულტიპლემსორები და დემულტიპლემსორები. მულტიპლექსორი ეწოდება ინფორმაციის რამდენიმე წყაროდან ერთ გამოსასვლელ არხში მონაცემების მართულად გადამცემ კომბინაციურ ლოგიკურ მოწყობილობას. მას აქვს ერთი გამოსასვლელი და ორი სახის, კერძოდ, საინფორმაციო და სამისამართო შესასვლელები. **საინფორმაციო შესასვლელებზე** მიეწოდება კონკრეტული ინფორმაციის გამომსახველი ორობითი კოდები. **სამისამართო შესასვლელებზე** მიწოდებული კოდით განისაზღვრება დროის მოცემულ მომენტში, თუ რომელი საინფორმაციო შესასვლელი უნდა მიუერთდეს გამოსასვლელს. ვინაიდან n -თანრიგიან ორობით კოდს 2^n -ის რაოდენობის მნიშვნელობის მიღება შეუძლია, ამიტომ n რაოდენობის **სამისამართო შესასვლელების** მქონე მულტიპლექსორს 2^n რაოდენობის **საინფორმაციო შესასვლელი** უნდა ჰქონდეს.

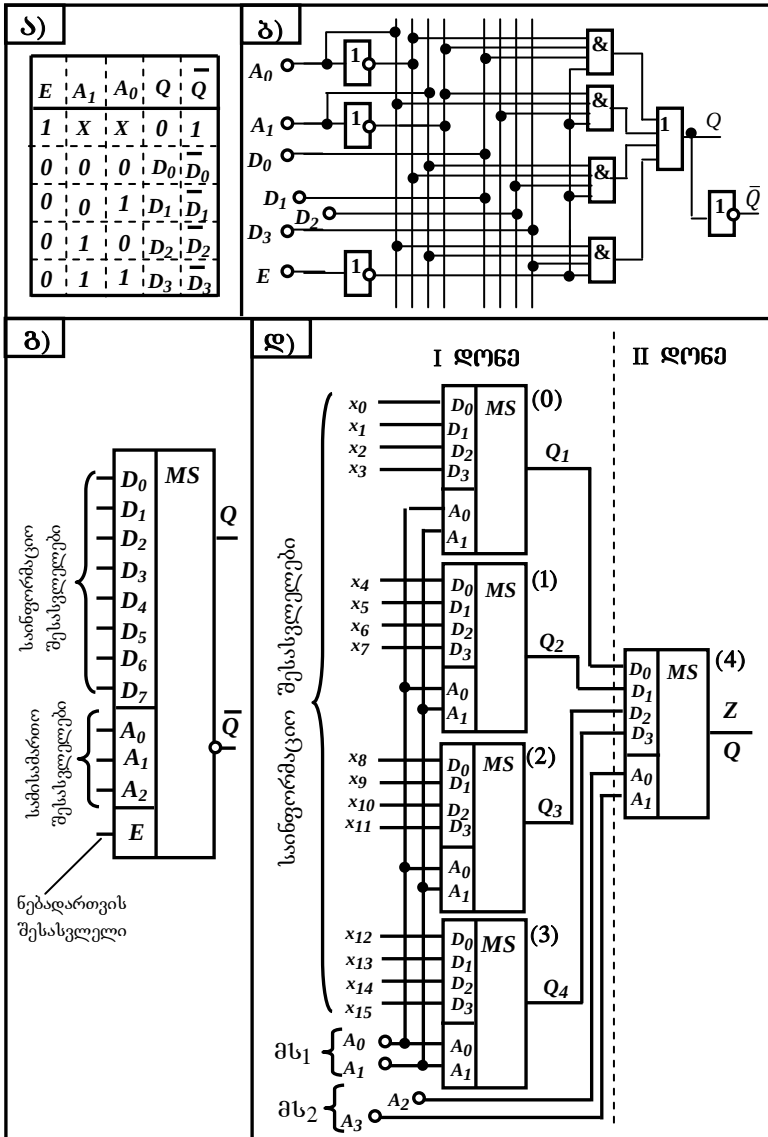
ორი სამისამართო შესასვლელის მქონე მულტიპლექსორის მუშაობის ამსახავი ჭეშმარიტობის ცხრილი **4.1,ა** ნახაზზეა მოცემული. ამ ცხრილიდან ჩანს, რომ მულტიპლექსორს აქვს დამატებითი ინვერსიული $\bar{Q}$ გამოსასვლელი და მუშაობის ნებადართვის E შესასვლელი.

მუშაობის ნებადართვის E შესასვლელზე აქტიური ლოგიკური ($E=1$) სიგნალის მიწოდებისას მულტიპლექსორის გამოსასვლელი სიგნალი მუდმივია და მისი მნიშვნელობა არაა დამოკიდებული შესასვლელ სიგნალებზე.

მულტიპლექსორის მუშაობის აღმწერ ლოგიკურ ფუნქციას აქვს სახე: $Q = D_0\bar{A}_1\bar{A}_0\bar{E} + D_1\bar{A}_1A_0\bar{E} + D_2A_1\bar{A}_0\bar{E}$.

მოცემული ლოგიკური ფუნქციის მარეალიზებელი მულტიპლექსორის ლოგიკური სქემა **4.2,ბ** ნახაზზეა ნაჩვენები.

წარმოება ინტეგრალური მიკროსქემის სახით უშვებს ტიპურ მულტიპლექსორებს, რომლებსაც აქვს **8** საინფორმაციო და **3** სამისა-



ნახ. 4.1. მულტიპლექსორის: ჭეშმარიტობის ცხრილი (ა); ლოგიკური სქემა (ბ); პირობითი გამოსახულება (გ); ხის (იერარქიის) ლოგიკური სქემა (დ).

მართო შესასვლელი. მისი პირობითი გამოსახულება **4.1,გ** ნახაზზეა მოყვანილი. იგი ფუნქციონირებს შემდეგნაირად. სამისამართო შესასვლელებზე მიწოდებული ორობითი $A_2A_1A_0$ მისამართით განისაზღვრება ის საინფორმაციო $D_i \in \{D_0, D_1, \dots, D_7\}$ შესასვლელი, რომელიც მიუერთდება მულტიპლექსორის Q გამოსასვლელს.

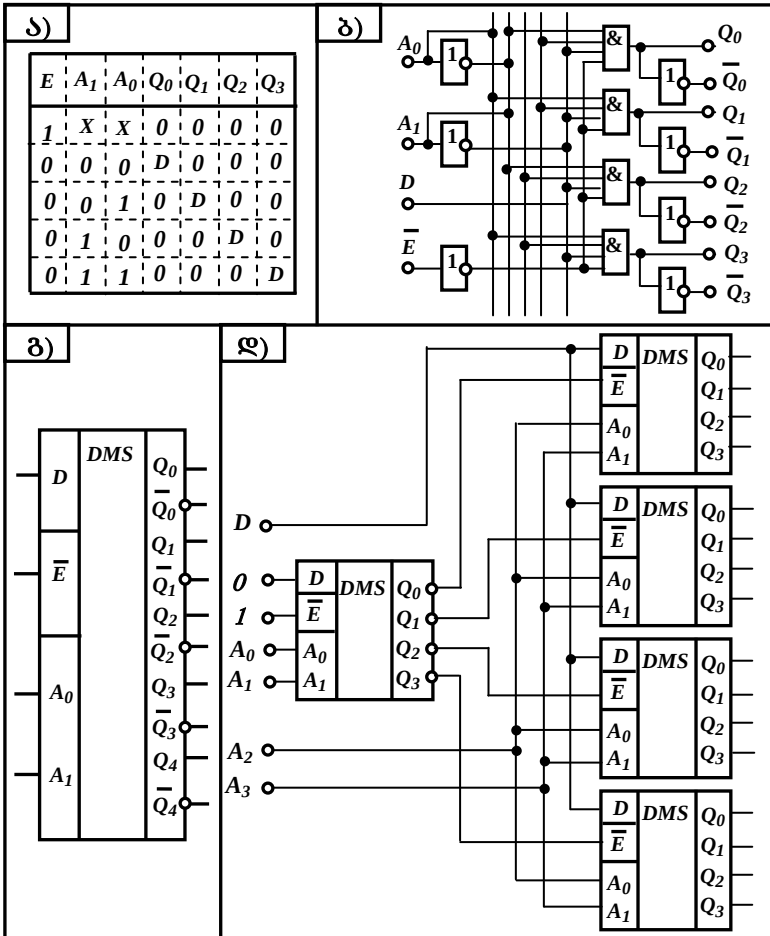
8-ზე მეტი საინფორმაციო შესასვლელების მქონე მულტიპლექსორის საჭიროებისას საჭიროა ტიპური **8** საინფორმაციო შესასვლელის მქონე მულტიპლექსორებისაგან ავაგოთ ე.წ. **მულტიპლექსორული ზე.** სიმარტივისათვის აღნიშნული ხის ასაგებად გამოვიყენოთ პირობითი **4** საინფორმაციო და **2** სამისამართო შესასვლელის მქონე მულტიპლექსორები. მისი სტრუქტურული სქემა **4.1,დ** ნახაზზეა მოყვანილი. როგორც ამ ნახაზიდან ჩანს, აღნიშნულ ხის სტრუქტურაში მულტიპლექსორები ორ დონეზეა განთავსებული: **I** დონეზე განთავსებულია **(0)**, **(1)**, **(2)** და **(3)** ნომრის, ხოლო **II** დონეზე – **(4)** ნომრის მქონე **4** საინფორმაციო შესასვლელის მქონე მულტიპლექსორები. მულტიპლექსორული ხის სამისამართო **მს1** შესასვლელით ამოირჩევა **I** დონის მულტიპლექსორი, რომელთანაც მიერთებულია ამოსარჩევი საინფორმაციო არხი; ეს უკანასკნელი კი სამისამართო **მს2** შესასვლელის საშუალებით ამოირჩევა. სიცხადისათვის განვიხილოთ შემდეგი მაგალითი:

დავუშვათ, რომ საჭიროა მულტიპლექსორული ხის **Z** გამოსასვლელს მიუერთდეს **(2)** ნომრის მქონე მულტიპლექსორის საინფორმაციო D_3 არხთან დაკავშირებული საინფორმაციო x_{11} არხი. ამისათვის საჭიროა სამისამართო **მს1** შესასვლელზე მივაწოდოთ ორობითი **10** მისამართი, რისი მეშვეობითაც ამოირჩევა **(2)** ნომრის მქონე მულტიპლექსორი. ამის შემდეგ **მს2** საინფორმაციო შესასვლელზე უნდა მივაწოდოთ ორობითი **11** მისამართი, რომლითაც ამოირჩევა **(2)** ნომრის მქონე მულტიპლექსორის საინფორმაციო D_3 შესასვლელი და იგი მიუერთდება ზემოთ აღნიშნულ **Z** გამოსასვლელს. ვინაიდან ეს საინფორმაციო D_3 შესასვლელი საინფორმაციო x_{11} არხთანაა დაკავშირებული, დასმული ამოცანა წარმატებით იქნება გადაწყვეტილი. საბოლოოდ შეიძლება ვთქვათ, რომ x_{11} არხის ჯამური ორობითი მისამართი განხილული შემთხვევის დროს **1011**-ის ტოლია.

რამდენიმე წყაროდან მოსული ინფორმაცია ერთი არხის მეშვეობით დროში დანაწევრებულად გადაცემისათვის, მულტიპლექსორების გარდა საჭიროა გვქონდეს შებრუნებული დანიშნულების მოწყობილობები, რო-

მლებიც ერთი არხიდან მიღებულ ინფორმაციებს რამდენიმე მიმღებს გა-
უნაწილებს. ამ ამოცანას წყვეტს ე. წ. დებულტიპლექსორი.

დებულტიპლექსორი ეწოდება ინფორმაციის ერთი წყაროდან რამ-
დენიმე გამოსასვლელ არხში მონაცემების მართულად გადამცემ ლოგი-
კურ მოწყობილობას.



ნახ. 4.2. დებულტიპლექსორის: ჭეშმარიტობის ცხრილი (ა); ლოგიკური სქემა (ბ); პირობითი გამოსახულება (გ); ხის (იერარქიის) ლოგიკური სქემა (დ).

ზოგადად დემულტიპლექსორს აქვს ერთი საინფორმაციო და 2^n გამოსასვლელიანი n რაოდენობის სამისამართო შესასვლელი. მისი მუშაობის აღმწერი ჭეშმარიტობის ცხრილი **4.2,ა** ნახაზზეა მოყვანილი. მასში E წარმოადგენს მუშაობის ნებადართვის სიგნალს, A_1, A_0 - სამისამართო შესასვლელებს. ხოლო $Q_0...Q_3$ - გამოსასვლელებს. მოცემულ ცხრილს შეესაბამება ლოგიკური ფუნქციების შემდეგი სისტემა:

$$\left. \begin{aligned} Q_0 &= D\bar{A}_1\bar{A}_0\bar{E} = \bar{D} \downarrow A_1 \downarrow A_0 \downarrow E; \\ Q_1 &= D\bar{A}_1A_0\bar{E} = \bar{D} \downarrow A_1 \downarrow A_0 \downarrow E; \\ Q_2 &= DA_1\bar{A}_0\bar{E} = \bar{D} \downarrow A_1 \downarrow A_0 \downarrow E; \\ Q_3 &= DA_1A_0\bar{E} = \bar{D} \downarrow A_1 \downarrow A_0 \downarrow E; \end{aligned} \right\}$$

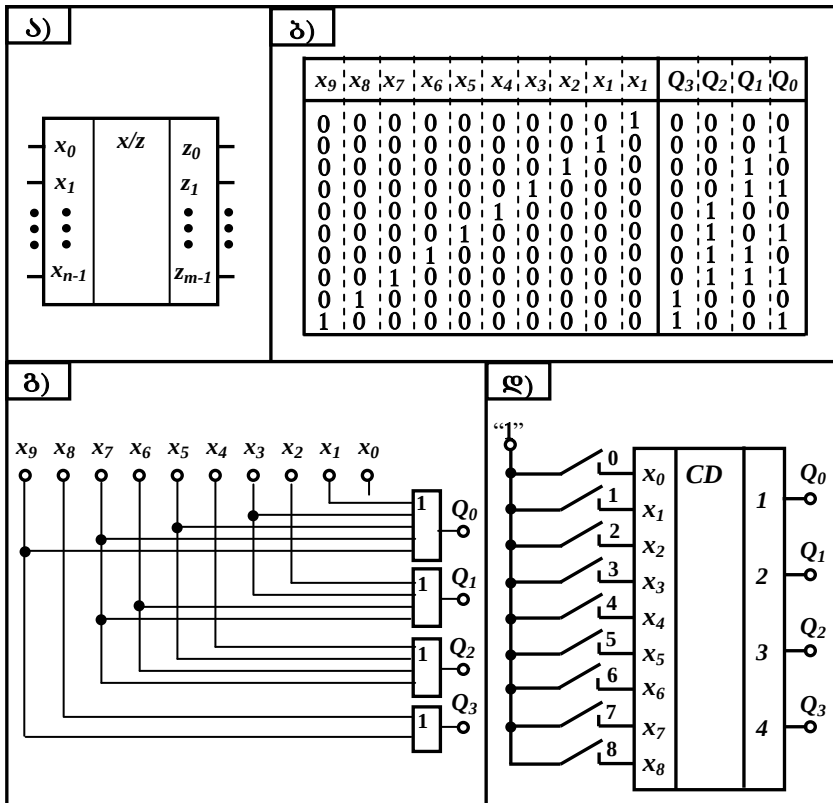
4.2,ბ ნახაზზე მოყვანილია მოცემული სისტემის მარეალიზებული დემულტიპლექსორის ლოგიკური სქემა, ხოლო **4.2,გ** ნახაზზე - მისი პირობითი გამოსახულება. სქემის საფუძველზე გამოსასვლელი გამოყვანების რაოდენობის გაზრდის საჭიროებისას აუცილებელია ავაგოთ *დემულტიპლექსირული ზე.* იგი ზუსტად მულტიპლექსირული ხის მსგავსად აიგება (ნახ. **4.2,დ**). ამ დროს პირველი დონის დემულტიპლექსორი იმართება სამისამართო სიტყვის უმცროსი თანრიგებით, ხოლო მეორე დონის დემულტიპლექსორი - აღნიშნული სიტყვის უფროსი თანრიგებით.

დემულტიპლექსირული ხის აგებისას აუცილებელია გავითვალისწინოთ მუშაობის ნებადართვისათვის (სტრობირებისათვის) საჭირო შესასვლელი.

კოდების გარდაქმნული. ციფრულ ტექნიკაში ინფორმაცია სხვადასხვანაირად კოდირდება. კომპიუტერში, მაგალითად, ოპერაციების შესასრულებლად ორობითი კოდის რამდენიმე სახესხვაობა (პირდაპირი, შებრუნებული, დამატებითი, ორობით-ათობითი და ა.შ. კოდები) გამოიყენება. კავშირგაბმულობის სახებით ინფორმაციის გადაცემისას უნდა გამოვიყენოთ სხვა სახის კოდები, რომლებიც, მაგალითად, ამცირებს შეცდომების წარმოშობის ალბათობას, ხოლო მათი წარმოშობის შემთხვევაში ამ შეცდომების გასწორების შესაძლობას იძლევა. მსგავსი სახის კოდებს მიეკუთვნება ლუწობის ან კენტობის შემმოწმებელი კოდები, ჰემინგის კოდები, მუდმივწონიანი (კერძოდ, **5C2**) კოდები.

ზემოთ აღნიშნულიდან გამომდინარე, ყოველთვის წამოიჭრება გარევეული სახის კოდის სხვა სახის კოდად გარდაქმნის საჭიროება.

აპარატურულ დონეზე ამ ამოცანას წვევებს კოდების გარდამქმნელად წოდებული კომბინაციური მოწყობილობები.



ნახ. 4.3. კოდების გარდამქმნელის პირობითი გამოსახულება (ა); შეფრათორის ჭეშმარიტობის ცხრილი (ბ); ათობითი რიცხვების **შიფრატორის** ლოგიკური სქემა (გ); კლავიატურიდან ინფორმაციის შეტანის მოწყობილობა (დ).

კოდის გარდამქმნელი ეწოდება კოდირების სახეობის შემცვლელ კომბინაციურ მოწყობილობას. მისი მუშაობაც აღიწერება ჭეშმარიტობის ცხრილით, რომელიც ერთმანეთს შეუსაბამებს ამ მოწყობილობის შესასვლელელებზე მიწოდებულ და გამოსასვლელელებზე წარმოქმნილ კოდურ სიტყვებს. ზოგადად შეიძლება ერთმანეთს არ ემთხვეოდეს აღნიშნულ სიტყვათა სიგრძეები (სიტყვების წარმომქმნე-

ლი ბიტების რაოდენობები). მთავარია ცხრილი მეშვეობით დამყარდეს აღნიშნული სიტყვების ურთიერთცალსახა შესაბამისობა. კოდების გარდამქმნელის პირობითი გამოსახულება, რომლითაც იგი პრინციპულ სქემებზე აღინიშნება, **4.3,ა** ნახაზზეა მოყვანილი. ინტეგრალური სქემების სახით გამოშვებული კოდების გარდამქმნელის მაგალითის წარმოადგენს ორობითი ინფორმაციის ორობით-ათობით ინფორმაციად გარდამქმნელი. კოდის გარდამქმნელთა კერძო შემთხვევებს წარმოადგენს შიფრატორები და დეშიფრატორები.

შიფრატორები და დეშიფრატორები. შიფრატორი ანუ კოდერი ეწოდება მოწყობილობას, რომელიც ათობით რიცხვებს გარდაქმნის ორობით რიცხვებად. შესასვლელებს მიმდევრობით მიეწოდება ათობითი რიცხვების გამომსახველ სიგნალთა ერთობლიობები. თითოეული ეს ერთობლიობა გარდაიქმნება შესაბამისი ორობითი რიცხვის გამომსახველ სიგნალთა ერთობლიობად. ნათქვამის თანახმად, შიფრატორს თუ აქვს n რაოდენობის გამოსასვლელი, მაშინ მისი შესასვლელების რაოდენობა 2^n -ზე ნაკლები არ უნდა იყოს. 2^n გამოსასვლელისა და n შესასვლელის მქონე შიფრატორს **სრული შიფრატორი** ეწოდება, ხოლო 2^n -ზე ნაკლები შესასვლელებიან შიფრატორს - **არასრული შიფრატორი**.

შიფრატორის მუშაობა განვიხილოთ **0**-დან **9**-მდე ათობითი რიცხვის ორობით-ათობით კოდებად გარდამქმნელის მაგალითზე. ამ შემთხვევის შესაბამისი ჭეშმარიტობის ცხრილი **4.3,ბ** ნახაზზეა მოცემული, რომლიდანაც მიიღება შემდეგი ლოგიკური ფუნქციათა შემდეგი სისტემა:

$$\left. \begin{aligned} Q_3 &= x_8 + x_9; \\ Q_2 &= x_4 + x_5 + x_6 + x_7; \\ Q_3 &= x_2 + x_3 + x_6 + x_7; \\ Q_3 &= x_1 + x_3 + x_5 + x_7 + x_9. \end{aligned} \right\}$$

მოცემული სისტემა განსაზღვრავს შიფრატორის მუშაობას. მის მიხედვით სინთეზირებული შიფრატორი **4.3,გ** ნახაზზეა მოყვანილი.

ნახაზიდან ჩანს, რომ, განხილული ტიპის შიფრატორის x_0 შესასვლელზე სიგნალი არ მიეწოდება. რომელიმე შესასვლელზე სიგნალის არარსებობა ამ შესასვლელზე სიგნალ **0**-ის არსებობად აღიქმება.

შიფრატორი ძირითადად გამოიყენება კლავიატურიდან ციფრულ სისტემაში პირველადი ინფორმაციის შესატანად. ნებისმიერ კლავიშ-

ზე თითის დაჭერისას შიფრატორის შესაბამის შესასვლელს მიეწოდება ლოგიკური «1» სიგნალი, რომელიც შიფრატორის გამოსასვლელზე ორობით-ათობით კოდად გარდაიქმნება. ინფორმაციის შეტანის ერთ-ერთი ვარიანტი **4.3.დ** ნახაზზეა მოყვანილი.

დეშიფრატორი ანუ **დეკოდერი** ეწოდება თვლის ორობითი სისტემაში რიცხვების ათობით სისტემაში გადამყვან კომბინაციურ ლოგიკურ მოწყობილობას. განსაზღვრების თანახმად დეშიფრატორი კოდების გარდაქმნელთა კლასს მიეკუთვნება. ამ შემთხვევაშიც თითოეულ შესასვლელ ორობით რიცხვს შეუთანადდება მოწყობილობის გარკვეულ გამოსასვლელზე ფორმირებული სიგნალი. ამგვარად, დეშიფრატორი ასრულებს შიფრატორის მიერ შესრულებული ოპერაციის შებრუნებულ ოპერაციას. n რაოდენობის შესასვლელებისა და m რაოდენობის გამოსასვლელების მქონე დეშიფრატორს ეწოდება **სრული დეშიფრატორი**, თუ სრულდება ტოლობა $m = 2^n$; **არასრული დეშიფრატორის** დროს $m < 2^n$.

დეშიფრატორის მუშაობა აღიწერება შიფრატორის ჭეშმარიტობის ცხრილის (იხ. **ნახ. 4.3,ბ**) ანალოგიური ჭეშმარიტობის ცხრილით, ოღონდ მასში ადგილებს ერთმანეთს უცვლის შესასვლელი და გამოსასვლელი. ამ ცხრილის შესაბამისად გამოსასვლელი სიგნალი “ I ”-ის ტოლი ცვლადების მხოლოდ ერთადერთ ნაკრებზე ხდება, ამიტომ დეშიფრატორის მუშაობას აღწერს ლოგიკური ფუნქციების შემდეგი სისტემა:

$$\left. \begin{aligned} x_0 &= \overline{Q_3} \overline{Q_2} \overline{Q_1} \overline{Q_0}; \\ x_1 &= \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0; \\ x_2 &= \overline{Q_3} \overline{Q_2} Q_1 \overline{Q_0}; \\ &\vdots \end{aligned} \right\}$$

სადაც Q_i არის მოწყობილობის i -ურ გამოსასვლელზე არსებული ლოგიკური ცვლადის მნიშვნელობა.

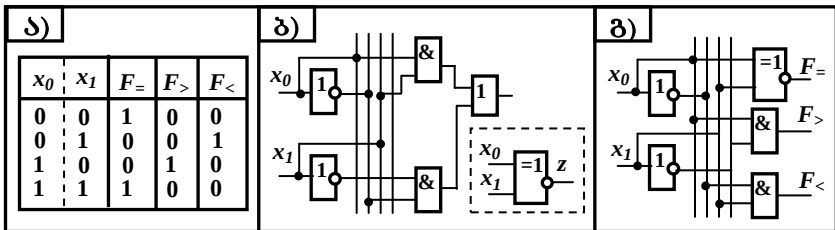
ციფრული კომპარატორი ეწოდება ორობითი კოდების სახით წარმოდგენილი რიცხვების ერთმანეთთან შემდარებელ კომბინაციურ ლოგიკურ მოწყობილობას.

კომპარატორის შესასვლელების რაოდენობას განსაზღვრავს შესადარებელი რიცხვების თანრიგიანობა. კომპარატორის გამოსასვლელზე ჩვეულებრივ ფორმირდება შემდეგი სამი სიგნალი:

- $F_{=}$ - «შესადარებელი კოდების რიცხვითი ეკვივალენტები ერთმანეთის ტოლია»;

- $F_{>}$ - «პირველი კოდის რიცხვითი ეკვივალენტი აღემატება მეორე კოდის რიცხვით ეკვივალენტს»;

- $F_{<}$ - «პირველი კოდის რიცხვითი ეკვივალენტი ნაკლებია მეორე კოდის რიცხვით ეკვივალენტზე».



ნახ. 4.4. ერთთანრიგიანი კომპარატორის ჭეშმარიტობის ცხრილი (ა); გამომრიცხავი ან-არა ელემენტის ლოგიკური სქემა და პირობითი გასახულება (ბ); კომპარატორის ლოგიკური სქემა (ვ).

ორი ერთთანრიგიანი კოდების შედარების დროს კომპარატორის მუშაობას აღწერს 4.4,ა ნახაზზე მოყვანილი ჭეშმარიტობის ცხრილი.

ჭეშმარიტობის ცხრილის ანალიზი გვიჩვენებს, რომ შესასვლელი სიგნალების ნებისმიერი კომბინაციის დროს კომპარატორის გამოსასვლელზე შეიძლება ფორმირდეს მხოლოდ ერთი აქტიური (ერთეულოვანი) სიგნალი. ამიტომ შესასვლელი კოდების ნებისმიერი თანრიგიანობისას საკმარისია შესასვლელი სიგნალების გამოყენებით წარმოიქმნას ნებისმიერი ორი გამოსასვლელი სიგნალი. მესამე სიგნალი ყოველთვის შეიძლება მივიღოთ ორი ცნობილი სიგნალის მეშვეობით.

ჭეშმარიტობის ცხრილიდან მიიღება ლოგიკური ფუნქციების შემდეგი სისტემა:

$$\left. \begin{aligned} F_{=} &= \overline{x_1} \overline{x_0} + x_1 x_0 = \overline{F_{<}} \overline{F_{>}}; \\ F_{<} &= \overline{x_1} x_0 = \overline{F_{=}} \overline{F_{>}}; \\ F_{>} &= x_1 x_0 = \overline{F_{=}} \overline{F_{<}}. \end{aligned} \right\}$$

აპარატურული დანახარჯების თვალსაზრისით, მოყვანილი გამოსახულებების ანალიზს გვიჩვენებს, რომ შესასვლელი ცვლადების

გამოყენებისას მოსახერხებელი იქნება განვსაზღვროთ $F_>$ და $F_<$ სიგნალთა მნიშვნელობები, ხოლო $F_=>$ სიგნალი განვიხილოთ როგორც მათი ფუნქცია; ვინაიდან $F_=>$ სიგნალის განმსაზღვრელ ფუნქციას ციფრულ ტექნიკაში უფრო მეტი დამოუკიდებელი მნიშვნელობა აქვს, ამიტომ საჭიროა იგი უფრო დაწვრილებით განვიხილოთ. $F_=>$ -ის გამოსახულებას ეწოდება გამომრიცხავი **ან-არა** ფუნქცია, ანუ ორის მოდულით შეკრების ინვერსია. **და, ან, არა** ელემენტების გამოყენებით ამ ოპერაციის რეალიზების მაგალითი და მისი პირობითი გამოსახულება **4.4,ბ** ნახაზზეა მოყვანილი. **4.4,გ** ნახაზზე მოცემულია **4.4,ა** ნახაზზე მოყვანილი ჰეშმარიტობის ცხრილის მიხედვით აგებული ლოგიკური მოწყობილობის სტრუქტურული სქემა.

არითმეტიკულ-ლოგიკური მოწყობილობა (ალმ) ეწოდება მიკროპროცესორული სისტემის კვანძს, რომელიც ასრულებს ინფორმაციის დამუშავებისათვის საჭირო არითმეტიკულ და ლოგიკურ ოპერაციებს. აღნიშნული ოპერაციების უმრავლესობა სრულდება აპარატურულად, მცირე ნაწილი კი – პროგრამულად.

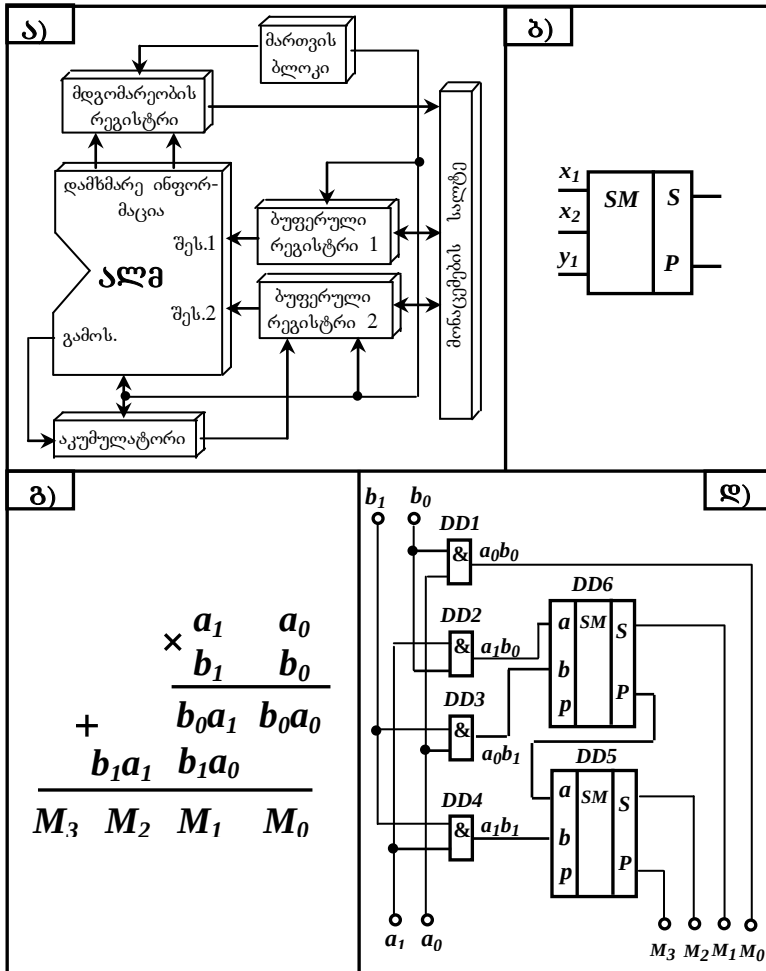
ალმ-ის მიერ რეალიზებულ ოპერაციებს შორის ყველაზე მნიშვნელოვანია არითმეტიკული შეკრებისა და გამრავლების ოპერაციები. მათ შესრულებაზე დახარჯული დროის ხანგრძლივობა მიკროპროცესორული სისტემის ფუნქციონირების შესაფასებელ ერთ-ერთ ძირითად პარამეტრად ითვლება.

შესასვლელ ცვლადებზე არითმეტიკული და ლოგიკური ოპერაციების შესრულებისათვის საჭიროა **ალმ**-ში მათი შეტანა; ამიტომ **ალმ**-ის სტრუქტურას ემატება როგორც საწყისი მონაცემების, ისე მათზე ოპერაციების ჩატარებით მიღებული შუალედური შედეგების შემნახავი დამხმარე მოწყობილობები. ასეთი მოწყობილობების ფუნქციებს ასრულებს **დამატებითი რეგისტრები**.

4.5,ა ნახაზზე მოყვანილია დამატებითი რეგისტრებიანი **ალმ**-ის სქემის ერთ-ერთი ვარიანტი. არსებითად ეს სქემა მიკროპროცესორის გამართივებული სქემაა.

ალმ-ში მონაცემების შესატანად, როგორც წესი, არსებობს პორტების (გამომყვანების) ორი, ხოლო მისგან მონაცემების გამოსატანად – ერთი ჯგუფი. **4.5,ა** ნახაზზე შესასვლელი პორტების ჯგუფები აღნიშნულია როგორც **«შეს.1»** და **«შეს.2 »**, ხოლო გამოსასვლელი პორტების ჯგუფი – როგორც **«გამოს»**. გარდა ამისა, **დამხმარე ინ-**

ფორმაციით მომარაგებისათვის **ალმ**-ში გათვალისწინებულია პორტების კიდევ ერთი ჯგუფიც (იხ. ნახ. 4.5,ა).



ნახ. 4.5. გარე რეგისტრებთან **ალმ**-ის მიერთება (ა); სუმატორის (ამ-ჯამების) პირობითი აღნიშვნა (ბ); ორთხანრიანი რიცხვების გამრავლების სქემა (გ); მატრიცული მამრავებელის სტრუქტურული სქემა (დ).

შესასვლელი პორტების ორივე ჯგუფი აღჭურვილია მონაცემების დროებითად შესანახი საკუთარი *ბუფერული რეგისტრით*. თითოეულ ბუფერულ რეგისტრში შეინახება ინფორმაციის ერთი სიტყვა, რომლის თანრიგების რაოდენობა მოწყობილობის კონკრეტულ ტიპზეა დამოკიდებული. ერთ-ერთი შესასვლელი პორტი მონაცემებს უშუალოდ მონაცემების სალტიდან იღებს, ხოლო მეორე პორტს მონაცემები შეუძლია მიიღოს როგორც უშუალოდ მონაცემების სალტიდან, ისე *აკუმულატორად* წოდებულ სპეციალიზებული რეგისტრიდანაც. ამ უკანასკნელი რეგისტრის შესასვლელთან გამოსასვლელი პორტია მიერთებული (იხ. ნახ. 4.5,ა).

არაერთ შემთხვევაში აკუმულატორს გააჩნია მონაცემების სალტესთან მისაერთებელი მეორე შესასვლელიც. ამიტომ ზოგადად აკუმულატორში შეიძლება ინახებოდეს როგორც უკვე ჩატარებული ოპერაციის შედეგად მიღებული, ასევე მონაცემების სალტით გადაცემული მონაცემებიც. *ალმ*-ის მუშაობის შესახებ *დამხმარე ინფორმაციის* მიღებისათვის განკუთვნილი პორტების (გამომყვანების) ჯგუფი მიერთებულია «მდგომარეობის რეგისტრად» წოდებულ სპეციალურ რეგისტრთან. ამ რეგისტრს ზოგჯერ «ინდიკატორსაც» უწოდებენ. მის თანრიგებში ინახება სამომსახურეო ინფორმაცია უკანასკნელად შესრულებული ოპერაციის შედეგის შესახებ. მაგალითად, მასში შეიძლება ინახებოდეს ინფორმაცია იმის შესახებ, რომ აკუმულატორი ჩამოყრილია, ბოლო ოპერაციის შესრულებისას მიღებული იქნა უარყოფითი შედეგი და ა.შ.

ოპერაციის ტიპზე დამოკიდებულებით *ალმ* შეიძლება აჟუშავებდეს მონაცემების ერთ ან ორ სიტყვას; პირველ შემთხვევაში, იგი გამოიყენებს ერთ, ხოლო მეორე შემთხვევაში – ორივე შესასვლელ პორტს. მაგალითად, არითმეტიკული შეკრების ოპერაციის შესრულებისას იგი იყენებს ორივე, ხოლო შებრუნებული კოდის მისაღებად – მხოლოდ ერთ პორტს. ოპერაციის შედეგი ყოველთვის ჩაიწერება აკუმულატორში.

სხვადასხვა კლასის მოწყობილობებისათვის *ალმ*-ის მიერ რეალიზებული ოპერაციათა კონკრეტული ჩამონათვალი შეიძლება საკმაოდ მრავალფეროვანი იყოს. ამ მრავალფეროვნებაში მაინც შეიძლება გამოიყოს ოპერაციები, რომელსაც ასრულებს ნებისმიერი სახის *ალმ*. ასეთი ოპერაციებია არითმეტიკული შეკრება და გამოკლება, ლოგი-

კური გამრავლება, შეკრება და 2-ის მოდულით შეკრება, ინვერსია, სხვადასხვა მიმართულებით (მარცხნივ ან მარჯვნივ) ძვრა, დადებითი და უარყოფითი ზრდა (ინკრემენტი და დეკრემენტი). ეს ოპერაციები მხოლოდ **ალგ**-ში არსებული აპარატურული საშუალებებით (ლოგიკური ელემენტებით) სრულდება, რის გამოც მას ელემენტალურ ოპერაციებსაც უწოდებენ. უფრო რთული ოპერაციები, როგორიცაა, მაგალითად, არითმეტიკული გამრავლება და გაყოფა, როგორც წესი, პროგრამულად (მიკროპროგრამული ხერხით) სრულდება.

ალგ მიეკუთვნება კომბინაციურ მოწყობილობებს, რადგან მას არ გააჩნია მეხსიერების საკუთარი ელემენტები და მისი გამოსასვლელი სიგნალები მხოლოდ შესასვლელი სიგნალების კომბინირებით მიიღება. მის მიერ კონკრეტული ელემენტარული ოპერაციის შესასრულებლად დახარჯული დრო სიგნალის გავრცელების დაყოვნების დროზეა დამოკიდებული, ე.ი. განისაზღვრება გამოყენებული საელემენტო ბაზის სიხშირული თვისებებითა და რეალიზებული ლოგიკურ ფუნქციების თავისებურებებით.

კომპიუტერის მუშაობის ანალიზმა გვიჩვენა, რომ მის მიერ შესრულებული ოპერაციების **50%-ს** შეადგენს **არითმეტიკული გამრავლება**, ხოლო დაახლოებით **45%-ს** – **არითმეტიკული შეკრება**. აქედან ხდება ნათელი, თუ რატომ ითვლება მიკროპროცესორული სისტემის ერთ-ერთ ძირითად პარამეტრად როგორც შეკრების, ისე გამრავლების ოპერაციის შესასრულებლად საჭირო დრო. პირველი მათგანი განსაზღვრავს გამოყენებული საელემენტო ბაზის, ხოლო მეორე მათგანი – გამოყენებული ალგორითმების სრულყოფილობას. მოცემულ ნაშრომში ჩვენ განვიხილავთ მხოლოდ აპარატურული ხერხით ლოგიკური და არითმეტიკული ოპერაციების შესასრულებლად საჭირო ლოგიკური სქემების აგებასთან დაკავშირებულ ძირითად საკითხებს.

სუმატორი წარმოადგენს ორობითი კოდების სახით წარმოდგენილ რიცხვებზე შეკრების არითმეტიკული ოპერაციის შემსრულებელ კომბინაციურ ლოგიკურ მოწყობილობას.

სუმატორები **ალგ**-ის ერთ-ერთი ძირითადი მოწყობილობებია. ტერმინი «სუმატორი» მოიცავს უმარტივესი ლოგიკური სქემებიდან დაწყებულ და ურთულესი ციფრული კვანძებით დამთავრებულ მოწყობილობათა ფართო სპექტრს. მათთვის საერთოა ის, რომ ნებისმიერი

მათგანი არითმეტიკულად კრებს ორობითი სახით წარმოდგენილ რიცხვებს. ამ რიცხვების თითოეული თანრიგისათვის გათვალისწინებულია **3** შესასვლელის მქონე ერთ თანრიგიანი მაჯამებელი ელემენტი (ნახ. **4.5ბ**). ორი შესასვლელი განკუთვნილია მოცემული თანრიგის x_1 და x_2 შესაკრებებისათვის, ხოლო მესამე შესასვლელი – მეზობელი უმცროსი თანრიგიდან გადმოსული შესაკრებ **«1»**-ისათვის. განხილულ ელემენტს აქვს **S** და **P** გამოსასვლელი, რომელთაგანაც **S** გამოსასვლელიდან გაიცემა საძებნი $x_1 + x_2$ ჯამი, ხოლო **P** გამოსასვლელიდან – უფროს თანრიგში გადასატანი ბიტი.

რამდენიმე თანრიგიანი ორობითი რიცხვების შესაკრებად გამოიყენება **«1»**-ის მიმდევრობითი გადატანიანი რამდენიმე სუმატორული ელემენტი. მიმდევრობითი გადატანიანი სუმატორების სწრაფმოქმედებას ზღუდავს ყველა ელემენტში გადატანების მიმდევრობით გადაცემისათვის საჭირო დრო. ამ მაჩვენებლის გასაუმჯობესებლად გამოიყენება პარალელური გადატანიანი სუმატორები.

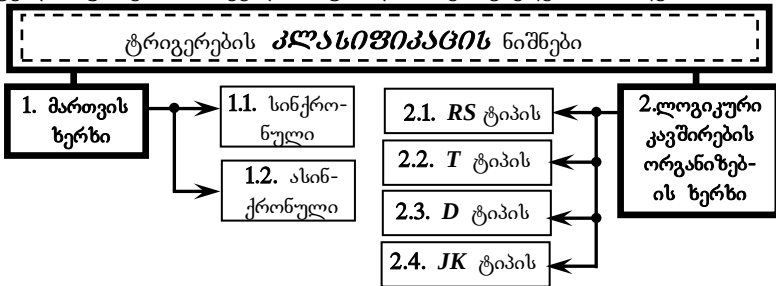
არითმეტიკული გამრავლებისა და გაყოფის ოპერაციები მიკროპროცესორულ სისტემაში ტრადიციულად პროგრამული ხერხით სრულდება. ტექნოლოგიების სფეროში ბოლო წლებში მიღწეული წარმატებების შემწეობით მოხერხდა დამუშავებულიყო აპარატურული ხერხით ამ ოპერაციების შემსრულებელი ინტეგრალური სქემები. მათმა გამოყენებამ მნიშვნელოვნად აამაღლა მიკროპროცესორული სისტემების სწრაფმოქმედება.

აპარატურული გამრავლებელი ფაქტურად ახდენს თანამამრავლთა თანრიგების კერძო ნამრავლების შეჯამებაზე დაფუძნებულ ტრადიციული ალგორითმის რეალიზებას. აღნიშნულის საილუსტრაციოდ განვიხილოთ ორთანრიგიანი ორობითი a_1a_0 და b_1b_0 კოდების გამრავლების (ნახ. **4.5გ**) მაგალითი. მისი მარეალიზებული მოწყობილობის სქემა **4.5დ** ნახაზზეა მოყვანილი. გამრავლთა თანრიგების კერძო ნამრავლები ფორმირდება **DD1...DD4** აბრევიატურებით აღნიშნული **ღა**-ელემენტებით. მათ აჯამებს **DD5** და **DD6** სუმატორები. მოყვანილ სტრუქტურას ეწოდება **მატრიცული გამრავლებელი ბლოკი**.

4.2. ციფრული ავტომატები (ტრიგერები, რეგისტრები, მთვლელები)

ციფრულ ავტომატებში მეხსიერების ელემენტებად გამოიყენება სხვადასხვა მოდიფიკაციის მიკროელექტრონული ტრიგერი.

ტრიგერი ეწოდება შესასვლელი სიგნალის ორი (ლოგიკური «1»-ისა და ლოგიკური «0»-ის ტოლი) მდგრადი მნიშვნელობის მაფორმირებელ მოწყობილობას, რომელიც ამ მნიშვნელობების ურთიერთშეცვლას გარე მმართველი სიგნალის ზემოქმედებით ახდენს.



ნახ. 4.6. ტრიგერების კლასიფიკაცია

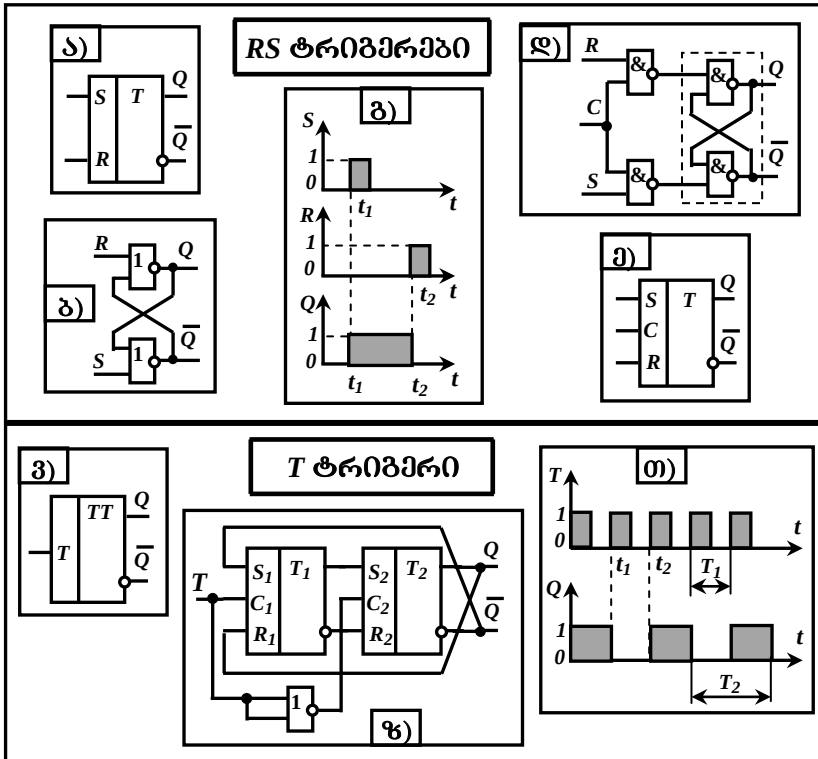
არსებობს სხვადასხვა სახის ტრიგერი. მათი კლასიფიკაცია 4.6 ნახაზზეა მოცემული. ელექტრონულ სქემებში გამოყენებულ პირობით გრაფიკულ გამოსახულებებში ტრიგერების იდენტიფიცირება მარჯვენა ზედა ნაწილში მოთავსებული ასო T -ს (ნახაზები: 4.7, ა.გ.ე; 4.8, ა) მეშვეობით ხდება. ტრიგერის გამოსასვლელები აღნიშნება Q ასოებით. ამ დროს «0» გამოსასვლელის აღნიშვნისათვის ეს ასო ინვერსიის ნიშნით, ე.ი $\bar{Q}$ (იხ. ნახ. 4.7, 4.8) სახით აღიება.

მოკლედ განვიხილოთ ტრიგერების 4.6 ნახაზზე ჩამოთვლი ნაირსახეობები.

ასინქრონულ RS-ტრიგერს (ნახ. 4.7, ბ) გააჩნია ორი საინფორმაციო შესასვლელი, რომელთაგანაც ერთ-ერთი აღნიშნულია ასოთი S (ინგ. Set ანუ «დაყენება»), ხოლო მეორე – ასოთი R (ინგ. Reset ანუ «ჩამოყრა»). მისი პირდაპირი გამოსასვლელი აღნიშნულია როგორც Q , ხოლო ინვერსირებული გამოსასვლელი – როგორც $\bar{Q}$.

ასინქრონული RS ტრიგერი მიიღება დადებითი ჯვარედინი კავშირებით დაკავშირებული ორი ლოგიკური **ან-არა** ელემენტით (ნახ.

4.7,ბ). მისი მუშაობის პრინციპის მაჩვენებელი დროითი დიაგრამა 4.7,გ ნახაზზეა მოყვანილი.



ნახ. 4.7. ასინქრონული RS ტრიგერის : პირობითი გამოსახულება (ა); ფუნქციური სქემა (ბ); დროითი დიაგრამა (გ); სინქრონული RS ტრიგერის: ფუნქციური სქემა (დ); პირობითი გამოსახულება (ე). T ტრიგერის: პირობითი აღნიშვნა (ვ); ფუნქციური სქემა (ზ); დროითი დიაგრამა (თ).

S შესასვლელზე ლოგიკური «1»-ის მიეწოდებისას (იხ.ნახ. 4.7,ა), ე.ი. როდესაც $S=1$ (4.7,გ ნახაზზე ნაჩვენებია t_1 მომენტის დროს) ინვერსიულ $\bar{Q}$ გამოსასვლელზე წარმოიქმნება ლოგიკური «0». აღნიშნული სიგნალი უკუკავშირის წრედით მიეწოდება **ან-არა** ელემენტის ერთ-ერთ (ჩვენს შემთხვევაში ქვედა) შესასვლელს. ამ ელემენტის მეორე R შესასვლელზე ლოგიკური «0» სიგნალის არსებობის გამო გვექნება: $Q=1$. ტრიგერის ეს მდგომარეობა დიდი ხნის განმ-

ვლობაში შენარჩუნდება და არ შეიცვლება S შესასვლელზე არსებული სიგნალის შეცვლის დროსაც მანამ, სანამ R შესასვლელზე შენარჩუნებული იქნება ლოგიკური «0» (მდგომარეობა, რომლის დროსაც $S=1$ და $R=1$, მოცემული ტრიგერისათვის *აკრძალულია*, ვინაიდან შესასვლელი სიგნალების ამ კომბინაციის დროს ტრიგერის გამოსასვლელის მდგომარეობის წინასწარმეტყველება შეუძლებელია). ამგვარად, RS -ტრიგერი იმახსოვრებს S შესასვლელზე ლოგიკური «1» სიგნალის მიწოდების ფაქტს მანამ, სანამ R შესასვლელზე არ წარმოიქმნება ჩამოყრის «1» სიგნალი (ე.ი. 4.7გ ნახაზზე ნაჩვენები დროის t_2 მომენტამდე).

$R=1$ -ის დროს Q გამოსასვლელზე წარმოიქმნება სიგნალი «0», ე.ი. $Q=0$, ხოლო შესაბამისი უკუკავშირით უზრუნველყოფილი იქნება $Q=1$ ტოლობა და ა.შ.

სინქრონულ RS ტრიგერს (ანუ RST ტრიგერს) (ნახ.4.7დ), აქვს დამატებითი C შესასვლელი (ინგ. Clock, ქართ. “საათი”). მასზე მიეწოდება სინქრონიზაციის იმპულსები. სინქრონული ტრიგერი მიიღება ასინქრონული RS ტრიგერის შესასვლელთან დამატებითი ორი **ღა-არა** ელემენტის მიერთებით (იხ. ნახ. 4.7დ).

სინქრონიზაციის C -შესასვლელზე სიგნალის არარსებობისას (ე.ი. როდესაც $C=0$) R და S შესასვლელები საკუთარი ტრიგერიდან (იგი პუნქტირულ მართკუთხედშია ჩასმული) განთავსებული აღმოჩნდება და ამ შესასვლელებზე სიგნალების ცვლილებას აღნიშნული ტრიგერის მდგომარეობის შეცვლა არ შეუძლია.

ზემოთ აღნიშნულ შესასვლელზე ნებადამრთველი სიგნალის გაჩენისას, ე. ი. როდესაც $C=1$, შესასვლელი **ღა-არა** ელემენტები ასრულებს ინვერტორების ფუნქციას. ამ დროს ტრიგერის მდგომარეობას ასინქრონული RS ტრიგერის ანალოგურად ცალსახად განსაზღვრავს R - და S - შესასვლელებზე არსებული სიგნალების მნიშვნელობები.

აღსანიშნავია, რომ განხილულ ტრიგერს საკუთარი მნიშვნელობის შეცვლა შეუძლია იმ ინტერვალის ნებისმიერ მომენტში, რომლის განმავლობაშიც $C=1$. ასეთ ტრიგერს ეწოდება სინქრონიზაციის სტატიკური შესასვლელის მქონე ტრიგერი.

პრაქტიკაში ძალიან ძალიან გავრცელებულია სინქრონიზაციის დინამიკური (იმპულსური) შესასვლელის მქონე ტრიგერები. ასეთი

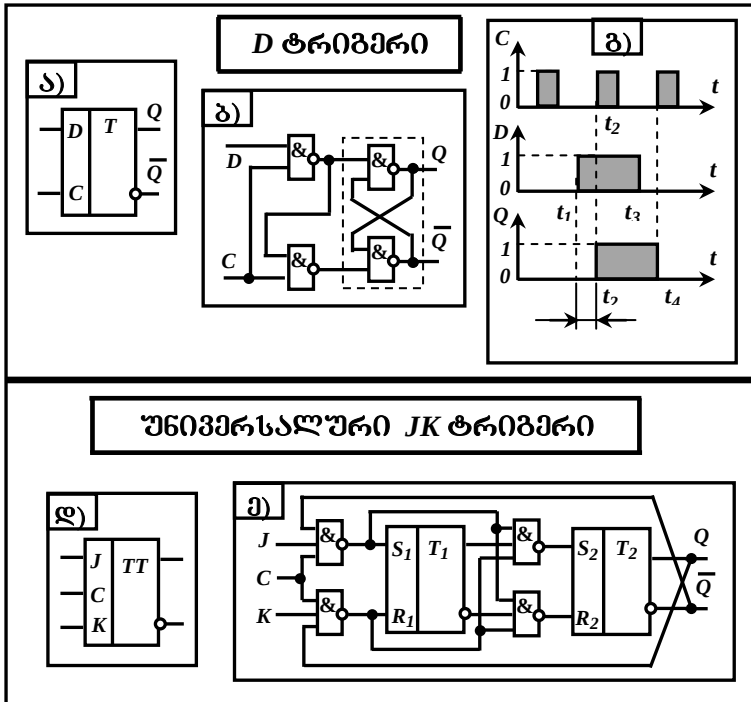
ტრიგერის თავისებურებაა ის, რომ ერთი მდგომარეობიდან მეორეში მისი გადართვა მხოლოდ შესასვლელი C სიგნალის ცვლილების პერიოდშია შესაძლებელი; გადართვა ხდება სინქრონიზაციის იმპულსის წინა ან უკანა ფრონტით. ასეთი გადაწყვეტა მნიშვნელოვნად ამაღლებს ტრიგერული მოწყობილობების დაბრკოლებამდგრადობას, რადგან ამ დროს მაქსიმალურად მცირდება ინფორმაციის გადაწერისათვის საჭირო ინტერვალი. მუშაობის მითითებული რეჟიმის რეალიზებისათვის საჭიროა **4.7,დ** ნახაზზე არსებული დამატებითი **ლა-არა** ელემენტები შევცვალოთ დამხმარე **RS**-ტრიგერებით, რის შედეგადაც მიიღება ე. წ. **სამი ტრიგერის სქემა**.

T ტრიგერი (ინგ. Tumbler – ტუმბლერი, გადამრთველი) ფართოდ გამოიყენება ციფრულ მთვლელებში. ამ ტრიგერში (ნახ.4.7,ე) არსებობს T შესასვლელი, რომელზეც (იმპულსის) ყოველი ზემოქმედება იწვევს ტრიგერს ერთი მდგომარეობიდან მეორეში გადართვას. გადართვების რაოდენობა T -შესასვლელზე მოსული იმპულსების რაოდენობის ტოლია, რის გამოც მას **მთვლელი შესასვლელის მქონე ტრიგერსაც** უწოდებენ.

T ტრიგერების უმრავლესობას საფუძვლად უდევს ორსაფეხუროვანი ტრიგერის სქემა; ეს უკანასკნელი წარმოქმნილია გადაჯვარედინებული უკუკავშირებით მოცული სინქრონული ორი **RST** ტრიგერით, რომლებიც მიმდევრობითაა შეერთებული (ნახ.4.7,ვ). გარდა ამისა, ამ **RST** ტრიგერთა C შესასვლეები ერთმანეთთან **არა**-ელემენტითაა შეერთებული და მათი გაერთიანებით წარმოქმნილია მთლიანად ტრიგერის T შესასვლელი (ნახ.4.7,ზ). ამგვარად C_1 შესასვლელზე ყოველი ზემოქმედება შესასვლელი ხაზიდან განრთავს მეორე **RST** ტრიგერს. T_2 ტრიგერთან უკუკავშირის წრედით T_1 ტრიგერის შეერთების გამო ამ უკანასკნელის თითოეული იძულებითი გადართვა იწვევს T_2 ტრიგერის «გადაყირაუებას» (მდგომარეობის შეცვლას). T ტრიგერის მუშაობის პრინციპი ილუსტრირებულია T შესასვლელსა და Q გამოსასვლელზე მიმდინარე პროცესების დროითი დიაგრამით (ნახ. 4.7,თ)

D ტრიგერი (ინგ. Delay – შეყოვნება), რომლის პირობითი გამოსახულება **4.8,ა** ნახაზზეა მოყვანილი, Q გამოსასვლელზე სიგნალს წარმოქმნის D შესასვლელზე მმართველი ზემოქმედებიდან გარკვეული დროის გასვლის შემდეგ (ე.ი. დაყოვნებით). ამისათვის მას აქვს C

შესასვლელი, რომლის (სტატიკურად ან დინამიკურად) აგზნება საშუალებას იძლევა ტრიგერი გადაირთოს D შესასვლელზე არსებული სიგნალის შესაბამისად. D ტრიგერი მიიღება RS -ტრიგერისაგან. თუ შესასვლელზე გამოვიყენებთ ერთნაირი ტიპის ლოგიკურ **ღა-არა** ელემენტებს (ნახ.4.8,ბ). პროცესების დროითი დიაგრამები 4.8,გ ნახაზზეა მოყვანილი.



ნახ. 4.8. D ტრიგერის: პირობითი გამოსახულება (ა); ფუნქციური სქემა (ბ); დროითი დიაგრამა (გ); **უნივერსალური JK ტრიგერის:** პირობითი გამოსახულება (დ); ფუნქციური სქემა (ე).

უნივერსალური JK ტრიგერს, რომლის პირობითი გამოსახულება 4.8,ა ნახაზზეა მოყვანილი, გააჩნია ორი საინფორმაციო (J და K) და ერთი მასინქრონიზებელი (C) შესასვლელი. იგი აგებულია უკუკავშირებიანი ორი RST ტრიგერით (ნახ.4.8,ე).

JK -ტრიგერს თვლიან **უნივერსალურ ტრიგერად**, ვინაიდან მისი შესასვლელი მომჭერების სხვადასხვანაირად გადართვის გზით შეიძ-

ლება ყველა სხვა სახის ტრიგერი მივიღოთ. მიკროელექტრონული შესრულების დროს **JK** ტრიგერს გააჩნია გაფართოებული შესასვლელი ლოგიკა, რომლის წყალობითაც ასეთი მრავალფუნქციური ტრიგერი შეიძლება ერთი და იმავე სერიის სხვადასხვა მიკროსქემაში გამოვიყენოთ.

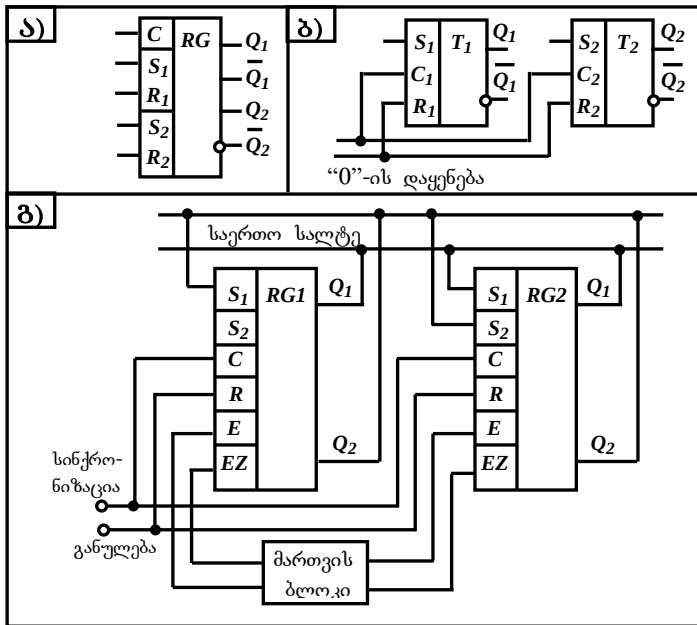
რეგისტრები. ორობითი ფორმით წარმოდგენილი ინფორმაციის შესანახად განკუთვნილ მოწყობილობას **რეგისტრს** უწოდებენ. იგი მიიღება «0»-ის ან «1»-ის შემნახველი ტრიგერების ურთიერთდაკავშირებით. ტრიგერების რაოდენობა განსაზღვრავს რეგისტრის თანრიგეობას. რეგისტრებს შეუძლია მართვის სისტემის მეშვეობით შეასრულოს ინფორმაციის მიღების, გადაცემისა და გარდაქმნის ოპერაციებიც.

შესასრულებელ ფუნქციებზე დამოკიდებულებით განასხვავებენ **პარალელურ და ძვრის რეგისტრებს**.

RST ტრიგერებით აგებული უმარტივესი ორთანრიგიანი პარალელური რეგისტრის პირობითი გამოსახულება **4.9,ა** ნახაზზე, ხოლო მისი ფუნქციური სქემა - **4.9,ბ** ნახაზზეა მოყვანილი. ორობითი კოდის სახით ინფორმაციის ჩასაწერად თავდაპირველად ყველა **R-** და **S-** შესასვლელზე სათანადო სიგნალების მიწოდების გზით ტრიგერები უნდა გავანულოთ. ამის შემდეგ შეიძლება ტრიგერების მდგომარეობა არ შეცვალოთ («0»-ის შესანარჩუნებლად) ან შეცვალოთ **S-** შესასვლელის მეშვეობით («1»-ის ჩასაწერად). რეგისტრში არსებული ინფორმაცია შეიძლება წავიკითხოთ რეგისტრის **Q**-გამოსასვლელებიდან.

რეგისტრის უმნიშვნელოვანესი პარამეტრებია **თანრიგების რაოდენობა** და **სწრაფმოქმედება**. დაბალი სწრაფმოქმედების დროს იზლუდება სისტემის მართვის ტაქტური იმპულსების მაქსიმალური სიხშირე, რომელიც უზრუნველყოფს ინფორმაციის ჩაწერას, წაკითხვასა და უმარტივეს დამუშავებას. ინფორმაცია უმარტივესად მუშავდება ძვრის რეგისტრებში ინფორმაციის (შიგთავსების) მარცხნივ და/ან მარჯვნივ ძვრის გზით (ძვრის მიმართულება, როგორც **§2.11**-შია ნაჩვენები, დამოკიდებულია იმაზე, შიგთავსი იყოფა თუ მრავლდება $2^n, n=0,1,2,\dots$ მნიშვნელობაზე). **ძვრის რეგისტრებში** ჩვეულებრივ გამოიყენება მიმდევრობით შეერთებული **D** ტრიგერები, რომლებსაც აქვს შემდეგი სამი შესასვლელი: საინფორმაციო (**D** შესასვლელი), ძვრის (**C**

შესასვლელი) და დასაყენებელი (R შესასვლელი). ამ დროს მთელი მოწყობილობის ერთდროულად მართვისათვის გაერთიანებულია ყველა ტრიგერის C - და R -შესასვლელები. ძვრის რეგისტრი შეიძლება ავაგოთ RS -ტრიგერებითაც, ოღონდ ამ შემთხვევაში თითოეული თანრიგისათვის დროში დაძრული ტაქტური იმპულსებით მართვადი ორი ტრიგერის გამოყენება მოგვიწევს. ამ შემთხვევაში ჩნდება შესასვლელიდან გამოსასვლელისაკენ ჩასაწერი სიგნალის თანრიგობრივად გადაადგილების შესაძლებლობა.



ნახ. 4.9. ორთანრივიანი რეგისტრის პირობითი გამოსახულება (ა) და ფუნქციური სქემა (ბ); საერთო სალტესთან რამდენიმე რეგისტრის მიერთების სქემა (დ);

რთულ ციფრულ მოწყობილობებში ცალკეულ რეგისტრებს შორის ინფორმაცია, როგორც წესი, ყველა რეგისტრის შესაბამისი თანრიგების შესასვლელებისა და გამოსასვლელების შემაერთებელი საერთო სალტით გაიცვლება (ნახ.4.9.გ). ამ დროს თითოეულ რეგისტრს აქვს ჩაწერის ნებადართვის E შესასვლელი და შესაბამისი გამოსასვლე-

ლი გამოძევებიდან მისი ტრიგერების განმრთველი **EZ** შესასვლელი. ამ სქემაში ინფორმაციის გადაცემის კონკრეტული გზა ამოირჩევა მართვის ბლოკიდან შესაბამისი ნებადართველი სიგნალების მიწოდებით. მაგალითად, **RG2** რეგისტრიდან **RG1** რეგისტრში ინფორმაციის გადასაწერად ნებადართველი სიგნალები საჭიროა მივაწოდოთ **RG2** რეგისტრის **EZ** შესასვლელსა და **RG1** რეგისტრის **E** შესასვლელს. ამ შემთხვევაში საერთო სალტესთან მიერთებული იქნება მხოლოდ **RG2** რეგისტრის გამოსასვლელები და **RG1** რეგისტრის შესასვლელები. ამიტომ სინქრონიზაციის იმპულსით მოხდება ინფორმაციის მოთხოვნილი გადაწერა.

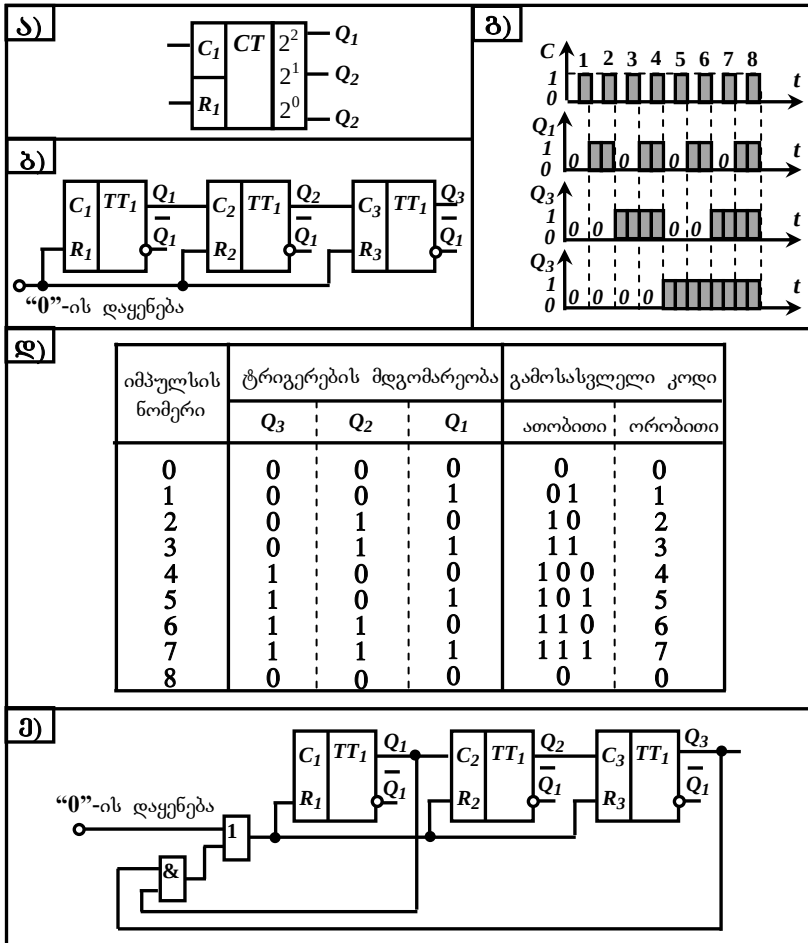
იმპულსების ციფრული მთვლელები. ციფრული მთვლელები
ეწოდება ტრიგერებით აგებულ ფუნქციურ მოწყობილობას, რომელიც ითვლის მის შესასვლელებზე მოსულ იმპულსებს. ჩვეულებრივ ორობითი კოდის სახით ფორმირებული თვლის შედეგი შეიძლება წაკითხული იქნას ან მოხდეს მისი შენახვა მთვლელის ტრიგერში. საჭიროებისამებრ თვლის შედეგი შესასვლელზე იმპულსის თითოეული მისვლის შემდეგ წაიკითხება. მთვლელს ორობითი კოდის სახით წარმოდგენილ 2^{n-1} -ზე არაუმეტეს რიცხვამდე თვლა შეუძლია, სადაც n მიმდევრობით შეერთებული ტრიგერების რაოდენობაა. შესასვლელზე მოსული იმპულსების რაოდენობა თუ არ იზღუდება, მაშინ ყოველი 2^{n-1} რაოდენობის იმპულსის მოსვლის შემდეგ მთვლელი ბრუნდება საწყის ნულოვან მდგომარეობაში და ხელახლა იწყებს თვლას. ასეთი ტიპის მთვლელს ეწოდება **კვლავდამთვლელი** ან **კადა-მთვლელი** შეიძლება ვუწოდოთ.

ციფრული მთვლელები შეიძლება უმარტივესი ტრიგერული და ლოგიკური მიკროსქემებით ავაგოთ. არსებობს მაღალი დონის ინტეგრაციის **ერთი მიკროსქემის** სახით დამზადებული მრავალთანრიგოანი უნივერსალური მთვლელებიც.

მიზნობრივი დანიშნულების მიხედვით არსებობს შემდეგი ტიპის მთვლელები: **1)** ამჯამავი (პირდაპირ ითვლის იმპულსებს); **2)** გამომკლები (მაქსიმალური მნიშვნელობიდან ახდენს ნულამდე უკუთვლას); **3)** რევერსიული (ახდენს როგორც პირდაპირ-, აისე უკუთვლასაც).

მთვლელის ფუნქციონირების პრინციპი განვიხილოთ **T** ტრიგერებით აგებული **3**-თანრიგოანი მთვლელის მაგალითზე. მისი პირობითი

აღნიშვნა და ფუნქციური სქემა **4.10,ა,ბ** ნახაზებზეა მოყვანილი. მუშაობის დაწყების წინ მთვლელის გასანულბლად გამოიყენება სპეციალური სალტე «0»-ის დაყენება (იხ.ნახ.4.10,ბ), რომელთანაც მიერთებულია ტრიგერების ყველა R შესასვლელი.



ნახ. 4.10. 3-თანრივიანი მთვლელის: პირობითი გამოსახულება (ა), ფუნქციური სქემა (ბ), ღრობითი დიაგრამა (გ) და მისი მუშაობის პროცესის მაილუსტრირებული ცხრილი (დ); 4-მდე თვლის უნარის მქონე ორბითი მთვლელი (ე)

4.10,გ ნახაზზე მოყვანილი დიაგრამიდან ჩანს, რომ მთვლელის **C**-შესასვლელზე თვლის იმპულსების გამოჩენისას მიმდევრობით გადაირთვება სქემაში არსებული ტრიგერები; ამასთანავე ყოველი მიმდევრო ტრიგერის გადართვის პერიოდი წინა პერიოდთან შედარებით ორმაგდება. გადართულ ტრიგერთა **Q**-გამოსასვლელებზე სიმბოლო **"1"**-ის მიწერით (დროით დიაგრამზე ეს მდგომარეობები თალხი ფერითაა აღნიშნული) შეიძლება მოვახდინოთ მთვლელის მდგომარეობათა იმგვარი სისტემატიზება როგორც ეს **4.10,დ** ნახაზზე მოყვანილ ცხრილშია ნაჩვენები. მის თანახმად ტრიგერები მდგომარეობა **«1»**-ში მას შემდეგ გადაირთვება, როდესაც წინა ტრიგერის მდგომარეობა **«1»** შეიცვლება მდგომარეობა **«0»**-ით. ეს ნიშნავს, რომ მითითებულ რეჟიმში ფორმირდება შემდეგი ტრიგერის გადამყირავებელი გადატანის სიგნალი.

მითითებული ცხრილიდან ისიც ჩანს, რომ **3**-თანრიგიანი მთვლელის **გადართვის მოდული**, ე. ი. მთვლელის განულებებს შორის არსებულ მდგომარეობათა რაოდენობა, $2^3 = 8$ -ის ტოლია. ამ დროს პირველი ტრიგერის წონაა 2^0 , მეორე ტრიგერის – 2^1 , ხოლო მესამე ტრიგერის – 2^2 . აღნიშნული «წონები» მითითებულია **3**-თანრიგიანი მთვლელის პირობითი გამოსახულების მარჯვენა (დამხმარე) ზონაში (იხ.ნახ. **4.9,ა**).

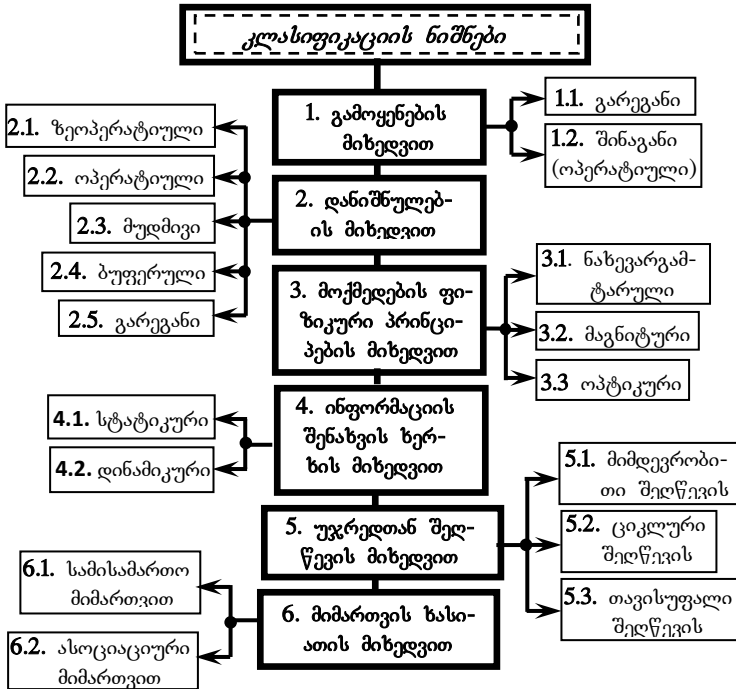
4მდე თვლის უნარის მქონე იმპულსების ორობითი მთვლელის დასაპროექტებლად **3**-თანრიგიანი ორობითი მთვლელის ზემოთ განხილულ სქემას უნდა დავუმატოთ უკუკავშირი, რომელიც ყოველი მე-**5** იმპულსის მოსვლისას გაანულებს სქემაში არსებულ ტრიგერებს და მთვლელი თავიდან დაიწყებს თვლას (ნახ. **4.9,ე**).

4.3. მიკროპროცესორული სისტემის მმსიერების კლასიფიკაცია

მიკროპროცესორული სისტემის მმსიერება აღნიშნული სისტემის ფუნქციური ნაწილია, რომელიც განკუთვნილია მონაცემების ჩასაწერად, შესანახად და გასაცემად. აღნიშნულის შესაბამისად განასხვავებენ მმსიერების მუშაობის ჩაწერის, შენახვისა და წაკითხვის რეჟიმებს. ინფორმაციის დამხსომებელ მოწყობილობაში (**დმ**-ში) ჩაწერას ან მისგან ამოკითხვას სხვაგვარად **დმ-თან მიმართებას** უწოდებენ. მმსიერების სწრაფმოქმედება განისაზღვრება **დმ-თან** მიმართვის ოპერაციის ხანგრძლივობით. **ინფო-**

რმაციის ჩაწერის შემთხვევაში **ღმ**-თან მიმართვის $t_{გოგ}$ დრო მიიღება ინფორმაციის $t_{გ}$ მოძებნის, ადრე ჩაწერილი ინფორმაციის $t_{ფჟ}$ წაშლისა და მის ნაცვლად ახალი რიცხვის $t_{ფჟ}$ ჩაწერის დროების შეკრებით:

$$t_{გოგ} = t_{გ} + t_{ფჟ} + t_{ფჟ}$$



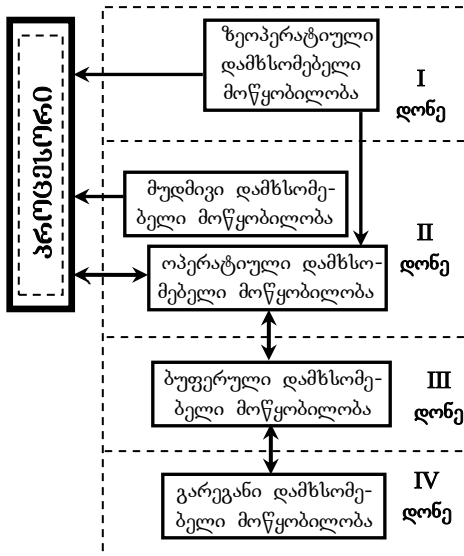
ნახ. 4.11. დამხსომებელი მოწყობილობების კლასიფიკაცია

ინფორმაციის წაკითხვის შემთხვევაში **ღმ**-თან მიმართვის $t_{გოგ}$ დრო მიიღება ინფორმაციის $t_{გ}$ მოძებნის, მისი $t_{ფჟ}$ წაკითხვისა და წაკითხული კოდების $t_{კლდჟ}$ აღდგენის დროების შეკრებით (წაკითხული ინფორმაციის აღდგენა საჭიროა იმ შემთხვევაში, თუ წაკითხვის პროცესის დროს ზიანდება ჩაწერილი ინფორმაცია):

$$t_{გოგ} = t_{გ} + t_{ფჟ} + t_{კლდჟ}$$

დამხსომებელი მოწყობილობების კლასიფიკაცია **4.11** ნახაზზეა მოცემული. შევნიშნავთ, რომ სამისამართო მიმართვის მქონე მეხსიერებას ზშირად **სამისამართო ამორჩევის მეხსიერებასაც** უწოდებენ. ასევე ასოციაციური მიმართვის მეხსიერება ცნობილია **ასოციაციური ამორჩევის მეხსიერების** სახელწოდებითაც.

ერთდროულად მაღალი რომ იყოს მიკროპროცესორულ სისტემის როგორც საინფორმაციო ტევადობა, ისე სწრაფმოქმედებაც, მისი მეხსიერება იერარქიულად უნდა იყოს აგებული. მეხსიერების იერარქიულობა ზრდის მეხსიერების ტევადობას და ამცირებს მეხსიერებასთან მიმართვის დროს. შესაძლებელი ხდება გაგზარდოთ მეხსიერებაში შესანახი მონაცემების რაოდენობა, რაც რთული ამცანების გადასაწყვეტადაა საჭირო. **დმ**-ის სტრუქტურის იერარქიულად აგებისას ინფორმაციის ნაკადების ლოგიკური ორგანიზაცია



ისეთი უნდა იყოს, რომ კომპიუტერული სისტემის მთლიანი საინფორმაციო ველი წარმოიდგინებოდეს შინაგანი აბსტრაქტული **დმ**-ს სახით, რომელსაც ექნება ერთიანი სამისამართო სივრცე. ასეთ აბსტრაქტულ **დმ**-ს **ვირტუალურ (წარმოდგენით) დმ**-ს უწოდებენ. მისი უჯრედები მისამართდება აბსტრაქტული მათემატიკური მისამართებით, რისთვისაც გამოიყენება გვერდობრივი ცხრილები. იერარქიულ სტრუქტურაში შეიძლება გამოვყოთ მეხსიერების შემდეგი დამხსომებელი მოწყობილობები (ნახ. 4.12):

ნახ. 4.12. მიკროპროცესორულ სისტემითა დამხსომებელი მოწყობილობების იერარქია

1. **ზეოპერატიული დამხსომებელი მოწყობილობები.** მათ ად-

გილობრივ მეხსიერებასაც უწოდებენ, რომელსაც აქვს პროცესორის თანაზომადი სწრაფმოქმედება. ზეოპერატიული **დმ**-ის ტევადობა ჩვეულებრივად რამდენიმე ათეული სიტყვიდან რამდენიმე ათას სიტყვამდე, ზოლო მათდამი მიმართვის დრო – რამდენიმე მეათედი მიკროწამიდან რამდენიმე მეასედ მიკროწამამდე იცვლება. ისინი განკუთვნილია პროგრამის მიმდინარე ბრძანებათა გარკვეული მიმდევრობების შესანახად. ზეოპერატიული **დმ**-ები იმ შემთხვევაში გამოიყენება, როდესაც პროცესორის სწრაფმოქმედებას ზღუდავს ოპერატიული დამხსომებელი მოწყობილობების სწრაფმოქმედება.

2. **ოპერატიული დამხსომებელი მოწყობილობები (RAM),** რომლებს ძირითად მეხსიერებასაც უწოდებენ. აღნიშნული სახის დამხსომებელი მოწყობილობა არაა სპეციალიზებული ინფორმაციის ან მარტო ჩაწერაზე, ან მისგან ინფორმაციის მარტო წაკითხვაზე: **თავისუფლად** შეიძლება ამოვირჩიოთ მუ-

შაობის ორივე რეჟიმი; ამიტომ ხშირად მას *თავისუფალი შეღწევის მეხსიერებას*, ანუ **RAM**-ს (**R**andom **A**ccess **M**emory) უწოდებენ. რადგან განხილული სახის მეხსიერებისათვის რეალიზებადია როგორც ჩაწერის, ისე წაკითხვის რეჟიმი, *წაკითხვა/ჩაწერის მეხსიერება*, ანუ **RWM**-ს (**R**e-ad/**W**rite **M**emor) უწოდებენ. მაშასადამე, შემოკლებით ოპერატიულ მეხსიერებას შეიძლება **RAM** ან **RWM** ვუწოდოთ. ჩვენ გამოვიყენებთ პირველ მათგანს.

ოპერატიული **დმ** გამოიყენება მიმდინარე გამოთვლებისათვის საჭირო მონაცემებისა და პროგრამების, აგრეთვე ისეთი პროგრამების შესანახად, რომლებზედაც საჭიროა მოხდეს სწრაფი გადასვლა გამოთვლითი პროცესის მიმდინარეობისას შეწყვეტების წარმოშობის დროს. თანამედროვე მიკროპროცესორული სისტემების ოპერატიულ დამხსომებელ მოწყობილობებში შეიძლება შევინახოთ რამდენიმე ათასი სიტყვიდან რამდენიმე ასეულ ათას სიტყვამდე; მათდამი მიმართვის დრო მიკროწამის გარკვეული ნაწილიდან რამდენიმე მიკროწამამდე იცვლება. ოპერატიული დამხსომებელი მოწყობილობები პროცესორთან შეიძლება როგორც უშუალოდ, ისე ზეოპერატიული დამხსომებელი მოწყობილობების მეშვეობით, იყოს დაკავშირებული. ოპერატიულ და ზეოპერატიულ დამხსომებელ მოწყობილობათა *მეხსიერების ელემენტებად* გამოიყენება ნახევარგამტარული ელემენტები, თხელი მაგნიტური ფირები, ფერიტული გულარები და ა.შ.

3. მუდმივი დამხსომებელი მოწყობილობები (ROM) განკუთვნილია მხოლოდ გამოთვლების პროცესში უცვლელი ინფორმაციის, მაგალითად, მუდმივად გამოყენებადი პროგრამების, მონაცემების, ფუნქციათა ცხრილების, მიკროპროგრამების და ა.შ. შენახვისა და წაკითხვისათვის. მათში ინფორმაცია მხოლოდ ერთხელ (დამზადების პროცესში) ჩაიწერება და მუშაობის დროს შესაძლებელია მხოლოდ მისი წაკითხვა. ამიტომ მას მხოლოდ *წაკითხვისათვის განკუთვნილ მეხსიერება*, ანუ **ROM**-ს (**R**ead-**O**nly **M**emory) უწოდებენ. რომელსაც ჩვენ მუდმივი მეხსიერების შემოკლებით აღნიშვნისათვის გამოვიყენებთ. მუდმივი დამხსომებელი მოწყობილობების აპარატურული სირთულე ჩამოუვარდება ოპერატიული დამხსომებელი მოწყობილობების აპარატურულ სირთულეს.

4. ბუფერული დამხსომებელი მოწყობილობები მოწყობილობები (ბმმ) გამოიყენება სხვადასხვა სწრაფმოქმედების მქონე, მაგალითად, ოპერატიულ და გარე დამხსომებელ მოწყობილობებს შორის ინფორმაციის გაცვლისას მონაცემების საშუალოდ შენახვისათვის. ტევადობისა და სწრაფმოქმედების მიხედვით ბუფერულ დამხსომებელ მოწყობილობებს უკავია საშუალოდ ადგილი ოპერატიულ და გარე დამხსომებელ მოწყობილობებს შორის. მათი აგებისათვის შეიძლება გამოყენებული იქნეს ნახევარგამტარული ელემენტები, ფერიტული გულარები და მაგნიტური დისკები.

5. გარე დამხსომებელი მოწყობილობები (ბღმ) ინფორმაციის დიდი მასივების შესანახად გამოიყენება. მათში ერთდროულად შესანახი მონაცემების **მოცულობა** შეიძლება აჭარბებდეს ასაობით მილიონ სიტყვებს, **მათაში მიმართვის დრო** კი იცვლება რამდენიმე მილიწამებდან წამის რამდენიმე მეთადადე. გარე დამხსომებელ მოწყობილობებში შენახული მონაცემები გამოთვლით პროცესში უშუალოდ არ გამოიყენება; ისინი გარე მოწყობილობებიდან მიეწოდება ოპერატიულ დამხსომებელ მოწყობილობებს. გარე დამხსომებელ მოწყობილობებად ხშირად გამოიყენება მაგნიტური ლენტები, მოქნილი და ხისტი მაგნიტური დისკები, ცილინდრული მაგნიტური დოშენების შემცველი მიკროსქემები, აგრეთვე ოპტიკური დისკები.

ნახევარგამტარულ დამხსომებელ მოწყობილობის ელემენტს საფუძვლად უდევს ტრიგერის ბისტაბულური სქემა, რომელიც შედგება გადაჯვარედინებული კავშირებიანი ლოგიკური ელემენტებისა და ინფორმაციის ჩაწერა/წაკითხისათვის განკუთვნილი წრედებისაგან. ასეთი ელემენტების ღირსებაა ის რომ როგორც მათი, ისე ამ ელემენტების ბაზაზე ორგანიზებული ელექტრონული მოწყობილობების (რეგისტრების, დეშიფრატორების და ა.შ.) დამზადება ერთიანი ტექნოლოგიური პროცესითაა შესაძლებელი.

დამხსომებელი ელემენტების მრავალფეროვნებით აიხსნება ის გარემოება, რომ მრავალფეროვანია როგორც **ღირსება** (დიდ ინტერალურ სქემებად) აღნიშნული ელემენტების, ისე დამგროვებლებად **ღირსების** გაერთიანების ხერხები.

დამხსომებელი ელემენტების კლასიფიცირება შეიძლება მოვასწინოთ ფიზიკო-ტექნოლოგიური, სქემოტექნიკური და სისტემოტექნიკური ნიშნებით. მოკლედ განვიხილოთ ისინი.

ა) ფიზიკო-ტექნოლოგიურად განასხვავებენ, ერთი მხრივ, **ბიპოლარული** ტრანზისტორებით, ხოლო, მეორე მხრივ, ლითონ-ჟანგულ-ნახევარგამტარული ანუ **ლშნ**-ტრანზისტორებით აგებულ დამხსომებელ ელემენტებს. პირველი სახის ტრანზისტორები **დანართ 3**-ში, ხოლო მეორე სახის ტრანზისტორები - **დანართ 4**-ში გვაქვს დაწვრილებით განხილული აქ კი მათ ზოგადად დავახასიათებთ.

ბიპოლარულ ტრანზისტორებს საფუძვლად უდევს ნახევარგამტარულ ბლოკში მიმდინარე მოვლენები. აღნიშნული ბლოკი შედგება **n** და **p** ტიპის გამტარობის ურთიერთმონაცვლე **3** არესაგან. ამის შედეგად მასში წარმოქმნილია ორი **p-n** გადასასვლელი. გადასასვლელები ერთმანეთისაგან დაშორებულია მანძილით, რომელიც არაძირითადი მზიდების — ელექტრონებისა და «ხვრელების» დიფუზიურ სიგრძეზე ნაკლებია. ბიპოლარული ტექნოლოგიის გამოყენებით დამუშავებულია დამხსომებელი ელემენტების დიდი ჯგუფი,

რომლებიც აგებულია ერთემიტერული და მრავალემიტერული ტრანზისტორებით, ტირისტორებით, ინვექციური სქემებით.

ლშე-ტრანზისტორებს (**უნიპოლარულ ტრანზისტორებს**) საფუძვლად უდევს ორ ელექტროდს შორის მოქცეულ ნახევარგამტარული მასალის გამტარობის მართვის პრინციპი; მართვა ხორციელდება ელექტრული ველით, რის გამოც **ლშე**-ტრანზისტორებს **ველის ტრანზისტორებსაც** უწოდებენ. **ლშე**-ტრანზისტორი აქტიური ხელსაწყოა, რომელშიც დენს გრძივი ელექტრული ველის ზემოქამედებით წარმოქმნის მუხტების ძირითადი მზიდები, ხოლო დენის სიდიდეს მართავს მმართველ ელექტროდზე მოდებული განივი ელექტრული ველი. არსებობს ორი სახის, კერძოდ, **n**- და **p**-ტიპის არსებიანი **ლშე**-ტრანზისტორები. კრისტალში მათი ჩალაგების სიმჭიდროვე **10⁶** ბიტს აღწევს.

ბ) სქემოტექნიკურად დამხსომებელ ელემენტებს განასხვავებენ:

▲ მათში არსებული ტრანზისტორების რაოდენობის მიხედვით;

▲ ინფორმაციის ამისაღებად საჭირო სამისამართო და თანრიგობრივი სალტების რაოდენობისა და ფუნქციების მიხედვით (ჩაწერის, წაკითხვისა და კვების ძაბვის მიწოდების შეთასებული ან დანაწევრებული ფუნქციები);

▲ ტრიგერში არსებული სადატვირთო წინაღობების ხასიათის მიხედვით (წრფივი, არაწრფივი, გადართვადი დატვირთვიანი დამხსომებელი ელემენტები);

▲ თანრიგობრივ სალტებთან დამხსომებელი ელემენტების კავშირის სახეხეების მიხედვით (უშუალო ან საგასაღებო ელემენტის მეშვეობით განხორციელებული კავშირებიანი დამხსომებელი ელემენტები).

ბ) სისტემოტექნიკურად დამხსომებელ მოწყობილობებს განასხვავებენ:

▲ შენახვის პრინციპის მიხედვით (სტატიკური, დინამიკური და კვაზი-სტატიკური დამხსომებელი ელემენტები);

▲ წაკითხვის პრინციპის მიხედვით (დამხსომებელი ელემენტები, რომლებიდანაც წაკითხვის შემდეგ არ ნადგურდება წაკითხული ინფორმაცია ან აღნიშნული ინფორმაცია ნადგურდება და საჭირო ხდება მისი აღდგენა).

▲ დამხსომებელი ელემენტებიდან წაკითხული სიგნალის ფორმისა და სახის მიხედვით (დამხსომებელი ელემენტები, რომლებიდანაც წაკითხება ერთპოლარული, ორპოლარული, პარაფაზული **ფორმის**, იმპულსური დენის ან იმპულსური ძაბვის **სახის** სიგნალები).

V თავი მიკროპროცესორის ანატომია

5.1. პროცესორის აგების პრინციპები

მიკროპროგრამული მართვის პრინციპი. ციფრულ სისტემებში (მოწყობილობებში) ინფორმაციაზე ოპერაციებს ასრულებს *მიკროპროცესორული მართვის პრინციპის* გამოყენებით აგებული *პროცესორი*. აღნიშნული პრინციპი შემდეგი ხუთი დებულებით გამოიხატება:

1) ინფორმაცია წარმოიდგინება ცალკეული *სიტყვების* (ორობითი კოდების) სახით, რომლებზეც გარკვეული სახის ოპერაციებს ასრულებს პროცესორი;

2) *საინფორმაციო სიტყვებზე* (ორობით კოდებზე) პროცესორის მიერ ჩასატარებელი ნებისმიერი ოპერაცია წარმოადგენს რთულ ოპერაციას; იგი შედგება მიმდევრობითად შესასრულებელ ელემენტალურ მოქმედებებისაგან, რომლებსაც *მიკროოპერაციები* ეწოდება.

3) მიკროოპერაციების შესრულების თანამიმდევრობის დასაცავად გამოიყენება *ლოგიკური პირობები*; ისინი ლოგიკური 1-ის ან 0-ის სახით ასახავს *პროცესორის მდგომარეობას*, რომელშიც იგი გადადის ყოველი მიკროოპერაციის შესრულების შემდეგ.

4) პროცესორში ოპერაციების შესრულების პროცესი აღიწერება მიკროოპერაციებისა და ლოგიკური პირობების ტერმინების მეშვეობით წარმოდგენილი *ალგორითმის* ფორმით, რომელსაც *მიკროპროგრამა* ეწოდება;

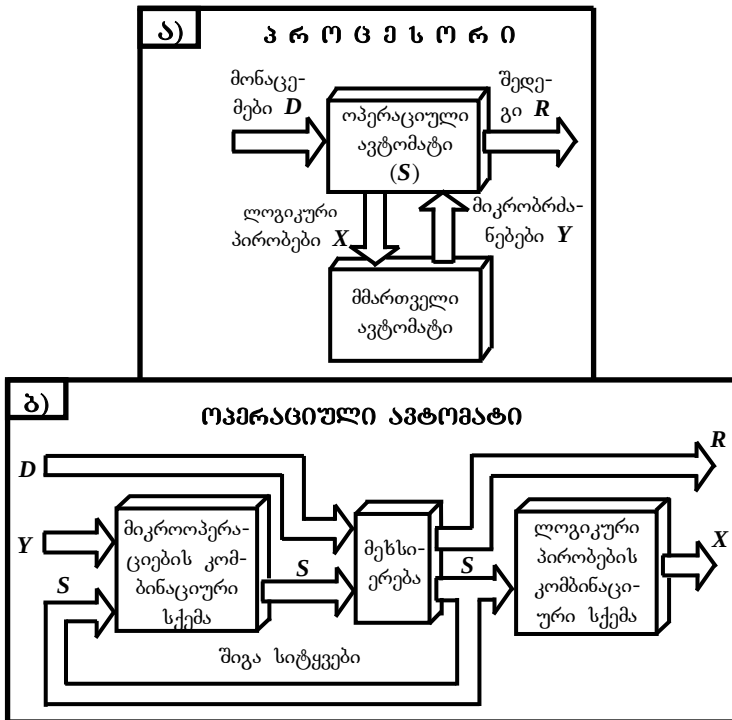
5) მიკროპროგრამა გამოიყენება პროცესორის ფუნქციის წარმოდგენის ფორმად, რომლის საფუძველზეც განისაზღვრება *პროცესორის სტრუქტურა* და *დროში მისი ფუნქციონირების წესი*.

პროცესორის სტრუქტურა. სტრუქტურულ-ფუნქციონურად პროცესორი იყოფა ორ ნაწილად: ოპერაციულ და მმართველ ავტომატად (ნახ.5.1).

ოპერაციული ავტომატი განკუთვნილია: 1) შესასვლელი (D), გამოსასვლელი (R) და შინაგანი (S) სიტყვათა სიმრავლის შესანახად;

2) R შედეგის მიღებისათვის საჭირო მიკროოპერაციათა ნაკრების შესასრულებლად; 3) მაუწყებელი სიგნალების X სიმრავლის ფორმირებისათვის, რომლის თითოეული ელემენტი გარკვეულ ლოგიკურ პირობებთან იგივედება.

ოპერაციული ავტომატით რეალიზებადი მიკროოპერაციების ინიცირებას ახდენს მმართველი $Y = \{y_1 \dots y_N\}$ სიგნალების სიმრავლე, რომლის ყოველი წევრი შეესაბამება გარკვეულ მიკროოპერაციას.



ნახ. 5.1. პროცესორის სტრუქტურა (ა), ოპერაციული ავტომატის სტრუქტურა (ბ)

ოპერაციული ავტომატი თავის მხრივ შედეგა (ნახ.5.1,ბ) **მეხსიერებისა** და **ორი კომბინაციური სქემისაგან**, რომელთაგანაც ერთი წარმოქმნის **მიკროოპერაციებს**, ხოლო მეორე – **ლოგიკურ პირობებს**.

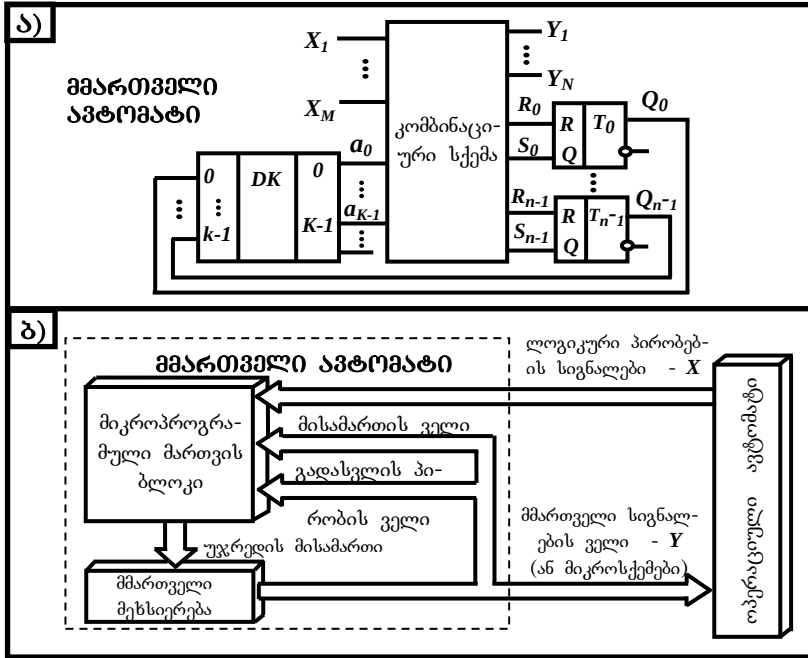
მმართველი ავტომატი (იხ.ნახ.5.1,ა) წარმოქმნის მიკროპროგრამით განსაზღვრულ და ლოგიკურ X პირობათა მნიშვნელობების შესაბამის მმართველ სიგნალებს, რომლებიც შედის Y სიმრავლეში. მიკროპროგრამების პაკეტის შესრულებისას მიკროპროცესორის შესასვლელებს მიმდევრობით მიეწოდება ამა თუ იმ მიკროპროგრამის შესაბამისი ოპერაციების კოდები. აღნიშნულ შესასვლელებს შეიძლება ლოგიკური პირობების გარე სიგნალებიც მიეწოდოს, ხოლო მისი გამოსასვლელებიდან მიღებული იქნეს გარე მოწყობილობის მმართველი სიგნალები.

მმართველი ავტომატის სტრუქტურა მნიშვნელოვნადაა დამოკიდებული იმაზე, თუ რა პრინციპითაა აგებული მოცემული ავტომატი. **სქემური ლოგიკის პრინციპის** გამოყენებით აგებულ მმართველ ავტომატებში მმართველი Y სიგნალების საჭირო მიმდევრობას გამოიმუშავებს ლოგიკური ელემენტებისაგან აგებული სქემა, რომელსაც უმეტესწილად აქვს მცირე და საშუალო ხარისხის ინტეგრაციის მქონე ინტეგრალური მიკროსქემის სახე. **დაპროგრამებადი ლოგიკის პრინციპის** გამოყენებისას მმართველი Y სიგნალები გამოიმუშავდება მუდმივ დამსხმებელ მოწყობილობებში ან დაპროგრამებად ლოგიკურ მატრიცებში შენახული მიკროპროგრამის მეშვეობით.

განასხვავებენ **სპეციალიზებულ** და **უნივერსალურ** პროცესორებს. პირველი მათგანი განკუთვნილია გარკვეული არითმეტიკული თუ ლოგიკური ოპერაციების შესასრულებლად, ხოლო მეორე მათგანს აქვს ფუნქციონირების მეტად ფართო სფერო. მოცემულ პარაგრაფში ყურადღებას **სპეციალიზებულ პროცესორებზე** გავამახვილებთ, ხოლო მომდევნო პარაგრაფში უფრო ვრცლად განვიხილავთ უნივერსალური პროცესორების ფუნქციონირების საკითხებს.

სქემური ლოგიკის პრინციპის გამოყენებით მმართველი ავტომატის სინთეზის პროცესი რამდენიმე ეტაპისაგან შედგება. **პირველ ეტაპზე** აიგება იმ ოპერაციათა ალგორითმების გრაფ-სქემები, რომელებიც უნდა მართოს აღნიშნულმა ავტომატმა. **მეორე ეტაპზე** აიგება მმართველი ავტომატის გადასვლების გრაფი, რომელიც განსაზღვრავს მმართველი ავტომატის ფუნქციონირების კანონსა და სტრუქტურას. ამისათვის ფიქსირდება და კოდირდება ავტომატის მდგომარეობები: ავტომატის თითოეულ მდგომარეობას შეუთანადდება ტრიგერების Q -გამოსასვლელთა მდგომარეობებით წარმოქმნილი გარკვეული კოდური

კომბინაცია. კოდის თანრიგების n რაოდენობა ემთხვევა ტრიგერების რაოდენობას და აკმაყოფილებს $K \leq 2^n$ პირობას, სადაც K ავტომატის მდგომარეობათა რაოდენობაა.



ნახ. 5.2. სქემური ლოგიკისა (ა) და დაპროგრამებადი ლოგიკის (ბ) მმართველი ავტომატის სტრუქტურული სქემა

მმართველი ავტომატის სტრუქტურული ავტომატის სქემა (ნახ. 5.2,ა) შეიცავს:

- 1) $T_1, \dots, T_{n-1}$ ტრიგერებს, რომლებიც წარმოქმნის გამოსასვლელი $Q_0, \dots, Q_{n-1}$ სიგნალების დახმარებით ავტომატის მიმდინარე მდგომარეობის ფიქსირებისათვის საჭირო ინფორმაციის შემნახველ რეგისტრს;
- 2) DC დეშიფრატორს, რომელიც n -თანრიგიანი $Q_0, \dots, Q_{n-1}$ კოდს გარდაქმნის ავტომატის მდგომარეობათა $a_0, \dots, a_{K-1}$ სიგნალებად;
- 3) კომბინაციურ სქემას, რომელიც შესასვლელი $X_1, \dots, X_M, a_0, \dots, a_{K-1}$ სიგნალებით გამოიშუშავებს ოპერატიული ავტომატისათვის

განკუთვნილ $Y_1, \dots, Y_N$, ხოლო ტრიგერებისათვის – $S_0, \dots, S_{n-1}$, $Q_0, \dots, Q_{n-1}$ სიგნალებს.

ამის შემდეგ დგება თითოეული განსახილველი ალგორითმისათვის მმართველი ავტომატის კომბინაციური სქემის აგებულების განსზღვრის ამოცანა, რომლის განხილვა სცდება ჩვენი წიგნის ჩარჩოებს. ხაზს გავესვამთ მხოლოდ იმ ფაქტს, რომ **სქემური ლოგიკის მქონე მმართველი ავტომატი** ოპერაციული ავტომატის მუშაობისათვის აუცილებელი მმართველი სიგნალების მიმდევრობის ფორმირებას აპარატურული საშუალებების დახმარებით ახდენს.

რამდენიმე სიტყვით შევეხოთ სხვა პრინციპით აგებულ მმართველი ავტომატს, რომლის დროსაც უწყვეტ მმართველ სიგნალებს წარმოშობს მმართველი მექანიზმების უჯრედებში შენახული მიკროპროგრამა.

მმართველი სიგნალების $Y = (y_1, y_2, \dots)$ ერთობლიობა თითოეულ ტაქტურ პერიოდში წარმოქმნის **მიკრობრძანებას**. გარკვეული ოპერაციის შესასრულებლად განკუთვნილი მიკრობრძანებების მიმდევრობას **მიკროპროგრამა** ეწოდება. ასეთ შემთხვევაში **ოპერაციის შესრულება** დაიყვანება მმართველი მექანიზმებიდან მიკროპროგრამის შემადგენელი მიკრობრძანებების ამოღებასა და მმართველი Y სიგნალების დახმარებით ოპერაციული ავტომატისათვის მის გადაცემამდე. **მმართველ მექანიზმებში** შეინახება სხვადასხვა ოპერაციების შესრულებისათვის განკუთვნილი მრავალი მიკროპროგრამა. ესა თუ ის მიკროპროგრამა ამოირჩევა ოპერატიული მექანიზმებიდან შემოსული ბრძანების დახმარებით. ამორჩეული მიკროპროგრამა რეალიზდება მმართველი მექანიზმების უჯრედებიდან მიკრობრძანების მიკრობრძანებების მიმდევრობითი წაკითხვის გზით. მმართველის ასეთი პრინციპის დროს თითოეული ტაქტის დროს განისაზღვრება მმართველი მექანიზმების იმ უჯრედის მისამართი, რომლიდანაც უნდა მოხდეს მიკროპროგრამის მორიგი მიკრობრძანების წაკითხვა. მიკროპროგრამის მიკრობრძანება შეიცავს მთელ რიგ **ველებს**. თითოეულ ველს ეთმობა გარკვეული რაოდენობის თანრიგები. ველების ერთობლიობას ეწოდება **მიკრობრძანების ფრაგმენტი**. მიკროპროგრამის შემადგენელი მიკრობრძანების ფორმატში, როგორც წესი, გაითვალისწინება შემდეგი სამი სახის ველი: 1) მმართველი სიგნალების ველი, რომელიც ეთმობა ოპერაციული ავტომატის მართვისათვის განკუთვნილ Y მიკრობრძანებას; 2)

გადასვლის პირობის ველი, რომელშიც მიეთითება მოცემულ მიკრობრძანებაზე გადასვლა ხდება რაიმე პირობის შესრულებისას თუ ნებისმიერ შემთხვევაში; პირველ შემთხვევის დროს გვაქვს ე.წ. **პირობითი გადასვლა**, ხოლო მეორე შემთხვევის დროს კი – **უპირობო გადასვლა**. პირობითი გადასვლის დროს განისაზღვრება **ლოგიკური პირობა** X_i , რომლის შესრულებისას ხდება გადასვლა; **3) მისამართის ველი**, რომელშიც მიეთითება მიკროპროგრამაში შემავალი სასურველი მიკრობრძანების **საორიენტაციო მისამართი**. ზოგადად მისამართი ლოგიკურ პირობებზეა დამოკიდებული. გადასვლის სახესა და ლოგიკური პირობის შესრულება-არშესრულებაზე დამოკიდებულით ნარჩუნდება ან მოდიფიცირდება (იცვლება) ზემოთ აღნიშნული საორიენტაციო მისამართი.

დაპროგრამებადი ლოგიკის მექანე მმართველი ავტომატის განზოგადებული სტრუქტურა **5.2,ბ** ნახაზზეა გამოსახული. იგი მმართველი მექანიზმების გარდა შეიცავს მორიგი მიკრობრძანების წარმომქმნელი ფუნქციის შემსრულებელ მიკროპროგრამული მართვის ბლოკს.

მისამართის ველების მდგომარეობაზე, მიმდინარე მიკრობრძანების გადასვლის პირობასა და ოპერაციული ავტომატის მიერ გაცემული ლოგიკური პირობების სიგნალთა მნიშვნელობაზე დამოკიდებულებით მიკროპროგრამული მართვის ბლოკში ფორმირდება მექანიზმების იმ უჯრედის მისამართი, რომელშიცაა შენახული შესასრულებელი მიკროპროგრამის მორიგი მიკრობრძანება. მომდევნო ტაქტურ პერიოდში მიკრობრძანება ამოიკითხება მმართველი მექანიზმიდან. მმართველ სიგნალთა ველის თანრიგები გადაეცემა ოპერაციულ ავტომატს, ხოლო მისამართის ველისა და გადასვლის პირობათა ველის თანრიგები – მიკროპროგრამული მართვის ბლოკს; ოპერაციული ავტომატი შესასრულებს მოცემულ Y_i მიკრობრძანებას, ხოლო მიკროპროგრამების მართვის ბლოკი ჩამოაყალიბებს მომდევნო მიკრობრძანების მისამართს. პროცესი გაგრძელდება მიკროპროგრამის მთლიანად შესრულებამდე. ვინაიდან მმართველი ავტომატის სტრუქტურა სტანდარტულია, ამიტომ კონსტრუქტორების მთელი ძალისხმევა გადატანილია მუდმივ დამხსომებელ მოწყობილობაში ჩასაწერი მიკროპროგრამის შედგენაზე, რომლის განხილვაც სცდება ჩვენი წიგნის ჩარჩოებს.

5.2. უნივერსალური 8-თანრიგიანი პროცესორის ზოგადი სტრუქტურა

ოპერაციული და მმართველი ავტომატების სახით წარმოდგენილი *სპეციალიზებული პროცესორების* სტრუქტურა, რომელიც წინა პარა-რაგრაფში განვიხილეთ, თვალსაჩინო წარმოდგენას გვაძლევს გარკვეული ოპერაციების შესასრულებლად განკუთვნილი პროცესორების აგებისა და ფუნქციონირების პრინციპების შესახებ. მათგან განსვავებით *უნივერსალური პროცესორები* გაცილებით ბევრ სხვადასხვა ციფრულ კვანძებსა და ინფორმაციის გასაცვლელად განკუთვნილ არხებს შეიცავს და ამიტომ მათ გაცილებით ფართო ფუნქციური შესაძლებლობები აქვს. მიკროპროცესორების აგებულებისა და ინფორმაციის მიკროპროცესორული დამუშავების უფრო ნათლად გაგებისათვის მიზანშეწონილია განვიხილოთ უმარტივესი *8-თანრიგიანი* პროცესორი (ნახ.5.3).

პროცესორების მათი დანიშნულებაა ბრძანებათა საკუთარი სისტემით გათვალისწინებული ოპერაციების შესრულება. პროგრამის რეალიზებისათვის მიკროპროცესორული სისტემის ცენტრალურმა პროცესორმა უნდა შეასრულოს შემდეგ ფუნქციები:

1) ოპერატიულ მეხსიერებაში შენახული ბრძანებებისა და მონაცემების *მისამართის ფორმირება*;

2) მეხსიერებიდან ბრძანებების *აძოკრება* და მათი *გაშფვრა*;

3) ძირითადი (ოპერატიული) მეხსიერებიდან *მონაცემების მიღება*, მათზე ბრძანების კიდით განსაზღვრული არითმეტიკული, ლოგიკური და სხვა *ოპერაციების ჩატარება* და გარე მოწყობილობებისათვის ან მეხსიერებისათვის დამუშავებული *მონაცემების გადაცემა*;

4) შინაგანი კვანძების, გარე მოწყობილობებისა და მეხსიერების ნორმალური ფუნქციონირებისათვის საჭირო მდგომარეობის (ლოგიკური პირობის), მმართველი და დროითი *სიგნალების ფორმირება*;

5) შესრულებულ ოპერაციათა შედეგების, მისამართების, მდგომარეობის ფორმირებული სიგნალებისა და სხვა მონაცემების *დროებითი შენახვა*;

6) გარე მოწყობილობებიდან შემოსული მოთხოვნის სიგნალების მიღება და მათი *მოძახზურება*.

პროცესორის აგებულება შევისწავლოთ **5.3** ნახაზზე მოყვანილი სტრუქტურული სქემის მაგალითზე. აღნიშნული ნახაზიდან ნათლად ჩანს, რომ პროცესორი **შემადგენელი ძირითადი ნაწილებია: 1) ოპერაციული ავტომატი**, რომელიც შეიცავს **ალმ**-ით აღნიშნულ არითმეტიკულ-ლოგიკურ მოწყობილობასა და მის მომსახურე რეგისტრებს (**A** აკუმულატორსა და ორ დამატებით რეგისტრს), ათობითი კორექციის ბლოკს და ლოგიკური პირობების მაფორმირებელ ნიშნების რეგისტრს; **2) მმართველი ავტომატი**, რომელიც შეიცავს ბრძანებების რეგისტრს (**Instruction Registr-IR**), დეშიფრატორსა და მართვის ბლოკს; **3) შიგა მეხსიერება**, რომელიც შეიცავს საერთო დანიშნულების (**W,Z,B,C,D,E,H,L**) რეგისტრებს, სტეკის მაჩვენებელს (**Stack Pointer-SP**), პროგრამულ მიღელს (**Program Counter-PC**; მას ბრძანებების მაჩვენებელს – **Pointer of Instruction**-ს, ანუ **PC**-საც უწოდებენ), მისამართის რეგისტრსა (**Address Register-AR**) და ბუფერულ რეგისტრს; **4) კომუნიკაციის საშუალებები**, რომლებსაც მიეკუთვნება შიგა სალტეები, მონაცემების სალტე (**მნ.სტ**), მისამართის სალტე (**მს.სტ**) და მართვის სალტე.

მოკლედ განვიხილოთ მიკროპროცესორის თითოეული სტრუქტურული ერთეული.

1.არითმეტიკულ-ლოგიკური მოწყობილობა ანუ ალმ იგი საშუალებას გვაძლევს **8**-თანრიგიან ოპერანდებზე შევასრულოთ შემდეგი ოპერაციები: **ა)** ორი ორობითი ოპერანდის არითმეტიკული შეკრება, რომლის დროსაც გადატანა გადაეცემა ან არ გადაეცემა უფროს თანრიგს და გამოკლება, რომლის დროსაც სესხი გადმოიტანება ან არ გადმოიტანება უმცროს თანრიგში; **ბ)** დიზიუნქცია, კონიუნქცია, ორის მოდულით შეკრება და შედარება; **გ)** ოთხი სახის ციკლური ძვრა (იხ.**§2.11**); **დ)** არითმეტიკული ოპერაციები ათობით რიცხვებზე.

ოპერაციების შესრულებისას **ალმ**-ს ერთ-ერთი ოპერანდი მიეწოდება **A** აკუმულატორისა და დამატებით რეგისტრ **1**-ის, ხოლო მეორე ოპერანდი – დამატებით რეგისტრ **2**-ის გავლით. ციკლური ძვრები სრულდება მხოლოდ **A** აკუმულატორის შიგთავსზე. აკუმულატორში ივე თავსდება **ალმ**-ში შესრულებულ ოპერაციათა შედეგები.

2.ათობითი პორამცდიის ბლოკი გამოიყენება პროცესორის მიერ ათობითი რიცხვების შეკრების პროცესში წამოჭრილი კორექტირების

№ 1 მ ა ზ ა ლ ი თ ი	
ორობითი ოპერანდები	ათობითი ეკვივალენტები
თანრიგების ათობითი წონები 128 64 32 16 8 4 2 1	
$\begin{array}{r} 0000001000 \\ + 0000001001 \\ \hline 0000001101 \\ + 0000000110 \\ \hline 0000010011 \end{array}$	$\begin{array}{r} 4 \\ + 9 \\ \hline 13 \\ + 6 \\ \hline 19 - 16 = 3 \end{array}$
№ 2 მ ა ზ ა ლ ი თ ი	
ორობითი ოპერანდები	ათობითი ეკვივალენტები
თანრიგების ათობითი წონები 128 64 32 16 8 4 2 1	
$\begin{array}{r} 0000001001 \\ + 0000000111 \\ \hline 0000001000 \\ + 0000000110 \\ \hline 0000010110 \end{array}$	$\begin{array}{r} 9 \\ + 7 \\ \hline 16 \\ + 6 \\ \hline 22 - 16 = 6 \end{array}$

ნახ.5.4. ათობითი კორექციის ორი მაგალითი

პროცესის რეალიზებისათვის. ათობითი რიცხვების შესაკრებად ათობითი რიცხვის თითოეული ციფრი, როგორც წესი, წარმოიდგინება **8421** კოდის (იხ.ნახ.2.7,ა) ოთხნიშნა სიტყვებით (ნახევარბაიტებით,

ტეტრადებით). ნახევარბაიტები არითმეტიკის წესებით იკრიბება. კორექციის აუცილებლობა მაშინ წამოიჭრება, როდესაც ჯამი **9-ზე** მეტია. კორექტირებისათვის მიღებულ ჯამს უნდა დაემატოს ათობითი რიცხვ **6-ის** შესაბამისი ორობითი **0110** რიცხვი. ამას განაპირობებს ის გარემოება, რომ ხუთნიშნა ორობითი რიცხვის უფროსი (მეხუთე) თანრიგის წონაა **16** ათობითი ერთეული, ხოლო ორნიშნა ათობითი რიცხვის უფროსი თანრიგის წონა **10-ის** ტოლია, ე.ი. აღნიშნული წონების სხვაობა **6-ის** ტოლია.

შეკრების შედეგად თუ მიიღება **10-დან 15-მდე** რიცხვი, მაშინ **6₁₀ (0110₂)** რიცხვის მიმატება მე-**5** თანრიგში გააჩნის **1-ს**. ეს ბიტი უფროს ნახევარბაიტში გადასვლით «წაიღებს დანამატს, ე.ი. **6-ს**» და დატოვებს სწორ შედეგს. კორექციის ეს შემთხვევა (როდესაც შეკრების შედეგად მიღებულია რიცხვი **13**) **5.4,ა** ნახაზზეა ილუსტრებული.

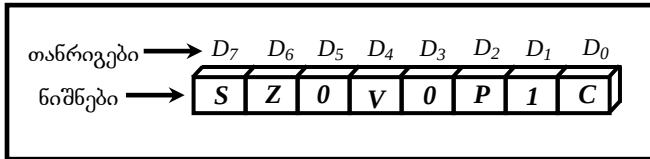
შეკრების შედეგად თუ მიიღება **16-დან 18-მდე** რიცხვი, მაშინ მე-**5** თანრიგში ჩნდება **1**, რომლის მნიშვნელობა (გადატანამდე) შეესაბამება ათობით რიცხვ **16-ს**. უფროს ნახევარბაიტში ამ **1-ანის** გადატანის შემდეგ მისი მნიშვნელობა ხდება **10-ის** ტოლი, ე.ი. **6** ასთობითი ერთეულით მცირდება, რაც მოითხოვს მის კორექტირებას (ე.ი. **6-ის** მიმატებას). კორექციის ეს შემთხვევა (როდესაც შეკრების შედეგად მიღებულია რიცხვი **16**) **5.4,ბ** ნახაზზეა ილუსტრებული.

3.60 შნების (ალმების) რეგისტრი. ალმ უშუალოდაა დაკავშირებული **ნიშნების (ალმების) 5-თანრიგიან რეგისტრთან**, რომელშიც ფიქსირდება ზოგიერთი არითმეტიკული და ლოგიკური ოპერაციების შესრულების შედეგები. იგი შეიცავს შემდეგ **5** ტრიგერს: **ა) გადატანის ტრიგერს**, რომელიც გამოიმუშავებს **C=1** სიგნალს შეკრების ან ძვრის ოპერაციების შესრულებისას უფროსი თანრიგიდან **1-ის** გადატანის წარმოშობის დროს; **ბ) დამატებითი გადატანის ტრიგერს**, რომელიც გამოიმუშავებს **V=1** სიგნალს ორობით-ათობით კოდებზე ოპერაციის ჩატარებისას მესამე (ე.ი. უმცროსი ნახევარბაიტის უფროსი) თანრიგიდან გადასატანი **1-ის** წარმოშობის დროს; **გ) ნულის ტრიგერს**, რომელიც გამოიმუშავებს **Z=1** სიგნალს ოპერაციის შედეგად **0-ის** მიღების დროს; **დ) ნიშნის ტრიგერს**, რომელიც გამოიმუშავებს **S=1** სიგნალს დამატებით კოდით წარმოდგენილი ოპერანდის უფროსი თანრიგის **1-ზე** ტოლობის, ე. ი. უარყოფითი რიცხვის

მიღების დროს; *2) ლუწობის ტრიგერს*, რომელიც გამო-იმუშავებს $P=1$ სიგნალს ოპერაციის შედეგში ლუწი რაოდენობის I -ის არსებობის დროს.

ჩამოთვლილი ტრიგერები პროგრამაში უზრუნველყოფს პირობით გადასვლებს. მაგალითად, თუ წინა ოპერაციის შესრულების შედეგი 0 -ის ტოლია, მაშინ ნულის ტრიგერი გადადის მდგომარეობა 1 -ში ($Z=1$) და მოხდება პროგრამის სხვა ნაწილზე გადასვლა. მონაცემების სალტით გადაცემის დროს ბაიტში *ნიშნების რეგისტრის* თანრიგების განაწილება **5.5** ნახაზზეა მოყვანილი.

4.რეგისტრები. რეგისტრებთან, მათ შორის *ბრძანებების მთვლელსა და სტეკის მაჩვენებელთან*, შეღწევა *რეგისტრების სელექტორის* დახმარებით *მულტიპლექსორებითაა* შესაძლებელი.



ნახ.5.5. ბაიტში ნიშნების რეგისტრების თანრიგების განაწილება

დასამუშავებელი მონაცემების შენახვისას საერთო დანიშნულების რეგისტრები თამაშობს *აკუმულატორების*, ხოლო ოპერანდთა მისამართების შენახვისას – *მაჩვენებლების* როლს. პროგრამის შესრულებისას B, C, D, E, H, L რეგისტრები შეიძლება გამოვიყენოთ როგორც დამოუკიდებელ 8 -თანრიგიან რეგისტრებად, ასევე 16 -თანრიგიანი რეგისტრულ BC, DE, HL წყვილებადაც. მათ მოიხსენიებენ 16 -თანრიგიან B, D, H რეგისტრის სახელითაც, რომელშიც შენახულია 16 -თანრიგიანი რიცხვის პირველი ბაიტი. 16 -თანრიგიანი H რეგისტრი გამოიყენება *სამისამართო რეგისტრადაც*: ირიბი რეგისტრული დამისამართების დროს იგი ინახავს ძირითადი მესხიერებიდან შემომავალ *შესრულებლობით მისამართს*.

H და Z რეგისტრები პროგრამულად მიუწვდომელია და მხოლოდ შიგა მიკროპროცესორული ბრძანებებისათვის გამოიყენება. მათში შეინახება ბრძანების მეორე და მესამე ბაიტები

მიკროპროცესორსა და გარე მოწყობილობებს შორის ინფორმაცია გაიცვლება ორმხრივი მართული *ბუფერული რეგისტრით*, ხოლო მესხიერება და გარე მოწყობილობები დამისამართდება 16 -თანრიგიანი

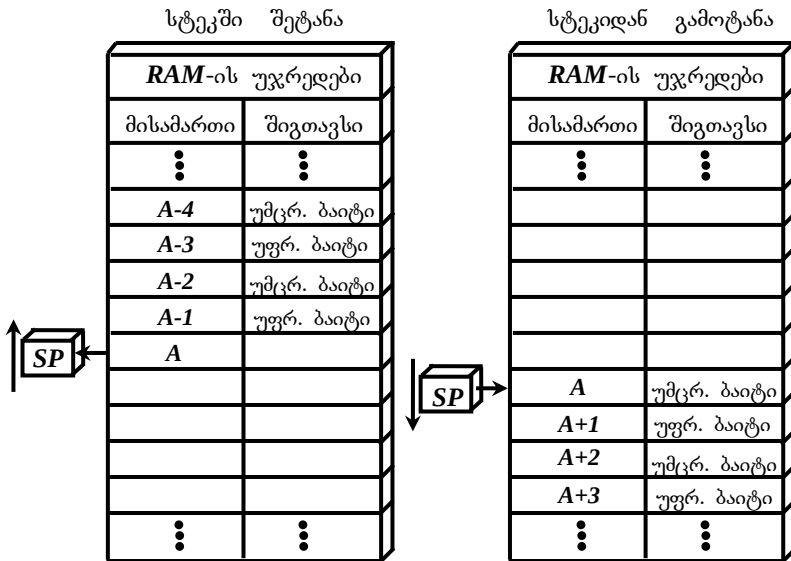
მისამართის რეგისტრის მეშვეობით. ბუფერული და მისამართის რეგისტრების თავისებურებაა ის, რომ გარდა ლოგიკური **0**-ისა და **1**-ის ტოლი მდგომარეობებისა მათში გათვალისწინებულია მესამე მდგომარეობაც, რომლის დროსაც უსასრულოდ დიდია რეგისტრების გამოსასვლელი წინალობა. ამ მდგომარეობაში მიკროპროცესორის არსებობისას გარე მოწყობილობები მუშაობს **მეხსიერებასთან პირდაპირი დაშვების** რეჟიმში.

5. პროგრამული მთვლელი (Program Counter – PC), ანუ **ბრძანებათა მაჩვენებელი (Pointer of Instruction – PI)** განკუთვნილია მეხსიერებაში იმ უჯრედის მისამართის მისათითებლად, რომელშიც ბრძანების მორიგი ბაიტი განთავსებული (ბრძანებებისათვის გამოიყენება **3**-ბაიტური ფორმატი). ამიტომ ბრძანების ყოველი მორიგი ბაიტის ამორჩევის შემდეგ **ინკრემენტ-დეკრემენტის სქემა** პროგრამული მთვლელის შიგთავსს ზრდის ერთი ერთეულით. რომელიმე ბრძანების ამოკრების წინ ბრძანებების მთვლელში შეიტანება მისი პირველი ბაიტის მისამართი. **3**-ბაიტური ბრძანების ამოკრებისას პროგრამული მთვლელის შიგთავსი სამჯერ იზრდება. მისამართების ცვლილების ჩვეულებრივი მიმდევრობა შეიძლება შეიცვალოს. ამისათვის გათვალისწინებულია პროგრამის იმ ნაწილის საწყისი მისამართის შეტანის შესაძლებლობა, რომელიც მოცემულ მომენტში უნდა შესრულდეს. პროგრამის ამ ნაწილს **ქვეპროგრამა** ეწოდება.

6. სტეკის მაჩვენებელი (Stack Pointer – SP) მეხსიერების **სტეკად** წოდებული განსაკუთრებული ნაწილის სწრაფად დამამისამართებელი **16**-თანრივიან რეგისტრია. **სტეკური მეხსიერება** კომპიუტერის ძირითადი მეხსიერების განსაკუთრებული სახეა, რომელიც შეწყვეტების მომსახურებისათვის გამოიყენება. მიკროპროცესორის მიერ ქვეპროგრამის დაბრუნების პერიოდში სტეკში შეინახება შეწყვეტილ მეხსიერებაში დაბრუნების მისამართი, აგრეთვე აკუმულატორისა და ნიშნების რეგისტრის შიგთავსები.

სტეკთან გაცვლა ხდება **2**-ბაიტური სიტყვებით, რომელთა შესანახად გამოიყენება ორი მეზობელი უჯრედი. სტეკის **SP** მაჩვენებელში **A** მისამართის შენახვის შემთხვევისათვის სტეკით გაცვლის თავისებურება **5.6** ნახაზზეა ილუსტრირებული. სტეკში ინფორმაციის შეტანისას **SP** რეგისტრის შიგთავსი **1**-ით მცირდება და **A-1** მისამართის მქონე უჯრედში ჩაიწერება უფროსი ბაიტი; ამის შემდეგ ხე-

ლახლა I -ით მცირდება SP რეგისტრის შიგთავსი და $A-2$ მისამართის მქონე უჯრედში ჩაიწერება უმცროსი ბაიტი და ა.შ. სტეკის მიერ დაკავებულ უკანასკნელი უჯრედის A მისამართი შენახული იქნება სტეკის SP მაჩვენებელში. სტეკიდან ინფორმაციის გამოტანა იწყება იმ უჯრედიდან, რომლის მისამართი SP -შია შენახული (ჩვენს შემთხვევაში იქ ინახება A მისამართი). პირველი უმცროსი თანრიგის გამოტანის შემდეგ SP -ს შიგთავსი I -ით იზრდება და $A-1$ მისამართის მქონე უჯრედიდან გამოიტანება უფროსი ბაიტი. უფროსი ბაიტის წაკითხვის შემდეგ ხელახლა I -ით იზრდება SP -ს შიგთავსი და ა.შ. ე.ი. SP არ ჩერდება წაკითხულ უჯრედზე, იგი მიუთითებს სტეკის მწვერვალს. ამგვარად სტეკური მეხსიერება მუშაობს პრინციპით – *პირველად ამოიღება უკანასკნელად შესული მონაცემები*.



ნახ.5.6. სტეკში შესრულებადი ოპერაციები

7. **მმართველი ავტომატი.** შესასრულებელი ბრძანების პირველი ბაიტი *ბრძანებების რეგისტრში* ჩაიწერება. *ბრძანებების დეშიფრატორში* ფორმირდება სიგნალები, რომელთა მოქმედებით *მართვის ბლოკში* ამუშავდება მოთხოვნილი ოპერაციის შესრულებადი მიკროპროგრამა. ბრძანებების ნაკრებით განსაზღვრული ოპერაციის მიკროპრო-

გრამები მუდმივ მეხსიერებაშია “ჩაკერებული”. **მართვის ბლოკის** შესასვლელებს მიეწოდება: **ა)** T პერიოდის მქონე ტაქტური $F_{1\kappa}$, F_1 იმპულსების ორი არაგადამფარავი $F_{1\kappa}$, F_1 მიმდევრობა; **ბ)** მიკროპროცესორთან ინფორმაციის გასაცვლელად გარე მოწყობილობებისა და მეხსიერების მზადყოფნის სიგნალი **READI**; **ვ)** მთავარი პროგრამის შესრულების შეწყვეტისა და ამ შეწყვეტის მომსახურე ქვეპროგრამის შესრულებაზე გადასვლის შესახებ გარე მოწყობილობებიდან შემოსული შეკითხვის სიგნალი **INT**; **დ)** სალტების მიტაცების შესახებ გარე მოწყობილობიდან შემოსული სიგნალი **HOLD**; იგი, როგორც წესი, საჭიროა მეხსიერებასან პირდაპირი შეღწევის არხით ინფორმაციის გაცვლის ორგანიზებისათვის; **ე)** მიკროპროცესორის საწყისი დაყენებისათვის საჭირო ჩამოყრის სიგნალი **RESET**.

მართვის ბლოკის გამოსასვლელზე წარმოიშევა პროცესორის შიგა მოწყობილობების მართვის სიგნალები (**5.3** ნახაზზე ისინი ნაჩვენებია არ არის) და სიგნალები, რომლებითაც იმართება გარე მოწყობილობები. კერძოდ, გარე მოწყობილობების მართვისათვის წარმოიშობა სიგნალები: **ა)** სინქრონიზაციის სიგნალი **SYNC**; იგი თითოეული სამანქანო ციკლის დაწყებას გვიჩვენებს; **სამანქანო ციკლი** წარმოადგენს დროის მონაკვეთს, რომელსაც ხარჯავს გარე მოწყობილობა ან მეხსიერება მეხსიერებასთან ერთხელ მიმართვის დროს; **ბ)** მონაცემების მისაღებად პროცესორის მზადყოფნის მადასტურებელი სიგნალი **DBIN**; **ვ)** ლოდინის რეჟიმში პრიცესორის ყოფნის მადასტურებელი სიგნალი **WAIT**; **დ)** სალტების მიტაცების სიგნალი **HLDA**; იგი სალტების მაღალმუხრ მდგომარეობაში ყოფნას ადასტურებს, რაც პროცესორის გვერდის ავლით მეხსიერებასთან გარე მოწყობილობების მიმართვას ხდის შესაძლებელს; **ე)** შეწყვეტის ნებადართვის სიგნალი **INTE**; იგი ადასტურებს მართვის ბლოკში არსებული **შეწყვეტის ნებადართველი ტრიგერის** ლოგიკური I -ის მდგომარეობაში ყოფნას, რაც შეკითხვის სიგნალების მიღებას ხდის შესაძლებელს; **ვ)** გაცემის $\overline{WR}=0$ სიგნალი; იგი გვიჩვენებს, რომ მეხსიერებაში ჩასაწერად ან გარე მოწყობილობებისათვის გადასაცემად საჭირო ინფორმაცია პროცესორმა გამოატანა სალტეს.

8. მიკროპროცესორის ინტერფეისი. ინფორმაცია პროცესორის კვანძებს შორის **მონაცემების შიგა 8-თანრიგიანი სალტით**, ხოლო გარე კვანძებს შორის – **მონაცემების 8-თანრიგიანი სალტითა (მწ. სტ-ით)** და **ბუფერული რეგისტრით** გაიცვლება. მეხსიერებისა და გარე მოწყობილობების დამისამართებისათვის გამოიყენება **მისამართების 16 თანრიგიანი სალტედ** და **მისამართის რეგისტრი**.

VI თავი მიკროპროცესორული სისტემის ფუნქციონირების საკითხები

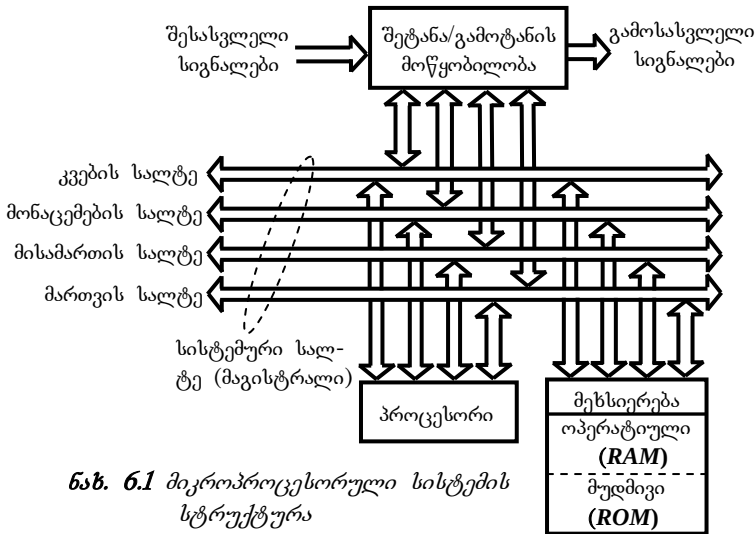
6.1. მიკროპროცესორული სისტემის ზოგადი დასახელება

მიკროპროცესორული სისტემა ეწოდება ერთი ან რამდენიმე მოწყობილობების შემდგარ ფუნქციურად დასრულებულ ნაკეთობას, რომელთაგანაც ძირითადია მიკროპროცესორი და/ან მიკროკონტროლერი [11]. მისი ტიპური სტრუქტურა ნახ **6.1**-ზეა მოყვანილი. იგი შედგება შემდეგი სამი ძირითადი მოწყობილობისაგან: **1) პროცესორი;** **2) მეხსიერება**, რომელიც მოიცავს **ოპერატიულ (RAM)** მეხსიერებასა და მუდმივ (**ROM**) მეხსიერებას. უკანასკნელი გამოიყენება მონაცემებისა და პროგრამების შესანახად); **3) შეტანა/გამოტანის (I/O – Input/Output Devices) მოწყობილობა**, რომელიც გამოიყენება გარე მოწყობილობებთან მიკროპროცესორის დასაკავშირებლად, მიკროპროცესორის მიერ შესასვლელი სიგნალების მისაღებად და გამოსასვლელი სიგნალების გასაცემად. **სიგნალის მიღებისას** ეს სიგნალი შეიტანება მიკროპროცესორში და თვლიან რომ *მიკროპროცესორმა წაიკითხა* (Read) იგი; **სიგნალს გაცემისას** ეს სიგნალი გაიტანება გარე მოწყობილობაში და თვლიან, რომ გარე მოწყობილობამ **ჩაწერა** (Write) იგი.

მიკროპროცესორული სისტემის მოწყობილობები გაერთიანებულია საერთო *სისტემური სალტით (სისტემური მაგისტრალით)*, რომელიც შედგება შემდეგი ოთხი სალტისაგან: **1) მისამართის სალტე (Address Bus);** **2) მონაცემთა სალტე (Data Buss);** **3) მართვის სალტე (Control Buss);** **4) კვების სალტე (Power Bus).**

მისამართის სალტე გამოიყენება იმ მოწყობილობის მისამართის (ნომრის) განსასაზღვრავად, რომელთანაც მოცემულ მომენტში უნდა გაცვალოს ინფორმაცია პროცესორმა. მიკროპროცესორულ სისტემაში თითოეულ მოწყობილობასა (მიკროპროცესორის გარდა) და მეხსიერების თითოეულ უჯრედს მინიჭებული აქვს საკუთარი მისამართი

(ნომერი). როდესაც პროცესორი მისამართის სალტეზე გამოიტანს რომელიმე მისამართის კოდს, მოწყობილობისათვის, რომელსაც მინიჭებული აქვს ეს მისამართი, ნათელი ხდება, რომ მან უნდა გაუცვალოს ინფორმაცია პროცესორს. მისამართების სალტე შეიძლება იყოს ერთმხრივ ან ორმხრივად მიმართული.



ნახ. 6.1 მიკროპროცესორული სისტემის სტრუქტურა

მონაცემების სალტე წარმოადგენს მიკროპროცესორული სისტემის ყველა მოწყობილობას შორის საინფორმაციო კოდების გადასაცემად გამოყენებულ მთავარ სალტეს. ინფორმაციის გადაგზავნაში ჩვეულებრივ მონაწილეობს პროცესორი. იგი მონაცემების კოდს აგზავნის რომელიმე მოწყობილობაში ან მეხსიერების რომელიმე უჯრედში და პირიქით – მონაცემების კოდს იღებს რომელიმე მოწყობილობიდან ან მეხსიერების უჯრედიდან. თუმცა შესაძლებელია ინფორმაციის გადაცემა პროცესორის მონაწილეობის გარეშე მოხდეს მოწყობილობებს შორის. მონაცემების სალტე ყოველთვის ორმხრივაა მიმართული.

მართვის სალტე მისამართისა და მონაცემების სალტეებისაგან განსხვავებით შედგება განცალკევებული მმართველი სიგნალებისაგან. ინფორმაციის გაცვლის პროცესში თითოეულ ამ სიგნალს აქვს საკუთარი ფუნქცია. ზოგიერთი სიგნალი გამოიყენება გადასაცემი ან მისაღები მონაცემების **სტრობირებისათვის** (ე. ი. ისინი განსაზღვრავს

დროის მომენტებს, რომელთა დროსაც კოდი გამოტანილია მონაცემების სალტეზე). დანარჩენი სიგნალები შეიძლება გამოყენებული იქნეს მონაცემების მიღების დასადასტურებლად, ყველა მოწყობილობის საწყის მდგომარეობაში მოსაყვანად, მოწყობილობების ტესტირებისათვის და ა. შ. მართვის სალტე შეიძლება იყოს ერთმხრივ ან ორმხრივად მიმართული.

კვების სალტე გამოიყენება არა საინფორმაციო სიგნალების გადასაგზავნად, არამედ სისტემის კვებისათვის. იგი შედგება კვების ხაზებისა და საერთო სადენისაგან. მიკროპროცესორულ სისტემაში შეიძლება იყოს კვების ერთი (ხშირად $+5$ ვოლტიანი) ან რამდენიმე (-5 , $+12$ და -12 ვოლტიანი) წყარო. კვების თითოეულ ძაბვას შეესაბამება კავშირის საკუთარი ხაზი. ამ ხაზებთან მოწყობილობები პარალელურად არის მიერთებული.

მიკროპროცესორულ სისტემაში **შესასვლელი კოდის შესატანად** პროცესორი მისამართის სალტით მიმართავს შეტანა-გამოტანის საჭირო მოწყობილობას და მონაცემების სალტით იღებს შესასვლელ ინფორმაციას. მიკროპროცესორული სისტემიდან **გამოსასვლელი კოდის (სიგნალის) გამოსატანად** პროცესორი მისამართის სალტით მიმართავს შეტანა/გამოტანის საჭირო მოწყობილობას და მონაცემების სალტით მას გადასცემს გამოსასვლელ ინფორმაციას.

ინფორმაციის რთული მრავალსაფეხუროვანი დამუშავების დროს პროცესორმა შეიძლება საშუალოდ შედეგები სისტემურ ოპერატიულ მეხსიერებაში შეინახოს. მეხსიერების ნებისმიერ უჯრედთან მიმართვისათვის პროცესორს მისამართის სალტეზე გამოაქვს ამ უჯრედის მისამართი და მონაცემების სალტით მასში გადასცემს, ან მისგან იღებს საინფორმაციო კოდს. ოპერატიულ ან მუდმივ მეხსიერებაში მმართველი კოდებიცაა (პროცესორის მიერ შესასრულებელი ბრძანებებიცაა) მოთავსებული, რომელთა წაკითხვა პროცესორს მისამართების სალტეზე არსებული მისამართების შესაბამისად მონაცემების სალტით შეუძლია. **მუდმივი მეხსიერებაში** ძირითადად შენახულია მიკროპროცესორული სისტემის საწყისი დამუშავების პროგრამა, რომელიც კვების ყოველი ჩართვის შემდეგ სრულდება. მასში ინფორმაცია ერთხელ და სამუდამოდ შეიტანება.

ამგვარად, მიკროპროცესორულ სისტემაში საინფორმაციო და ბრძანებების კოდები სალტეების მეშვეობით მიმდევრობით, რიგითობის

დაცვით, გადაიცემა. ეს განაპირობებს მიკროპროცესორული სისტემის შედარებით დაბალ სისწრაფეს. აღნიშნულ სისწრაფეს ზღუდავს არა იმდენად პროცესორის ნელმოქმედება (რაც ასევე მნიშვნელოვანია) და მაგისტრალით ინფორმაციის გაცვლის დაბალი სიჩქარე, არამედ ის, რომ ინფორმაცია მიმღევრობით გადაიცემა.

მნიშვნელოვანია გავითვალისწინოთ ისიც, რომ *შეტანა/გამოტანის მოწყობილობებს*, რომლებიც «ხისტი ლოგიკის» გამოყენებითაა აგებული, შეიძლება დავაკისროთ მიკროპროცესორული სისტემის მიერ შესასრულებელი ფუნქციების ნაწილის შესრულება; მაშასადამე, შეგვიძლია აღნიშნული ფუნქციების ერთი ნაწილი შევასრულოთ აპარატურულად, მეორე ნაწილი კი – პროგრამულად. ამ დროს უნდა გვახსოვდეს, რომ *აპარატურული რეალიზაცია* აჩქარებს ფუნქციების შესრულების სისწრაფეს, მაგრამ არასაკმარისად მოქნილია და ზრდის სისტემის ღირებულებას; *პროგრამული რეალიზაცია*, პირიქით, ამცირებს ფუნქციების შესრულების სისწრაფეს, მაგრამ უზრუნველყოფს მაღალ მოქნილობას და არ ზრდის სისტემის ფასს. მაშასადამე, ფუნქციები აპარატურულად და პროგრამულად რეალიზებისათვის ისე უნდა გავყოთ, რომ საჭირო მოქნილობისა და ღირებულების შენარჩუნების პირობებში მაქსიმალურად ამალვდეს ფუნქციების შესრულების სწრაფმოქმედება. აღნიშნულის გამო უნდა მოხდეს აპარატურული და პროგრამული ფუნქციების ოპტიმალური კომბინირება.

ზოგჯერ *შეტანა/გამოტანის მოწყობილობები* თავად შეიცავს საკუთარ პროცესორს, ე. ი. თვითონვეა მცირე მიკროპროცესორული სისტემა. მასში პროგრამული ფუნქციების გადატანით შეგვიძლია განვტვირთოთ ძირითადი სისტემის ცენტრალური პროცესორი.

6.2. მიკროპროცესორული სისტემის მუშაობის რეჟიმები

მიკროპროცესორული სისტემა, როგორც აღვნიშნეთ, უზრუნველყოფს მუშაობის მაღალ მოქნილობას, რის გამოც მისი საშუალებით ნებისმიერი ამოცანის გადაწყვეტაა შესაძლებელი. ამ მოქნილობას განაპირობებს ის გარემოება, რომ სისტემის ფუნქციების რეალიზებას პროცესორი პროგრამის (პროგრამული უზრუნველყოფის, ანუ *software*-ს). აპარატურა (აპარატურული უზრუნველყოფა – *hardwa-*

re) ნებისმიერი ამოცანისათვის უცვლელია. მეხსიერებაში პროგრამის ჩაწერით შეიძლება ვაიძულოთ მიკროპროცესორული სისტემა შეასრულოს მოცემული აპარატურით მხარდაჭერილი ნებისმიერი ამოცანა. ამასთანავე, **კავშირების სალტური ორგანიზაცია** საშუალებას გვაძლევს საკმაოდ იოლად შევცვალოთ აპარატურული მოდულები, მაგალითად, შეიძლება ძველი მეხსიერება შევცვალოთ დიდი მოცულობის ან უფრო სწრაფმოქმედი ახალი მეხსიერებით, სისტემას დავუმატოთ შეტანა/გამოტანის მოწყობილობა ან მოვახდინოთ არსებული მოწყობილობის მოდერნიზება, პროცესორი შევცვალოთ უფრო მძლავრი პროცესორით. ყოველივე ზემოთ აღნიშნული საშუალებას გვაძლევს დამატებით გავზარდოთ სისტემის მოქნილობა და სისტემისადმი წაყენებული მოთხოვნების ნებისმიერი ცვლილებების პირობებშიც უზრუნველვეყოთ სისტემის საჭირო ხანგამძლეობა.

მიკროპროცესორული სისტემის მოქნილობას ამაღლების კიდევ ერთი წყაროა **მუშაობის რეჟიმების შერჩევის** შესაძლებლობა. ეს უკანასკნელი ფაქტობრივად იგივეა, რაც სისტემის **მაგისტრალში ინფორმაციის გაცვლის რეჟიმის** შერჩევის შესაძლებლობა.

ნებისმიერ მიკროპროცესორულ სისტემას (მათ შორის - კომპუტერსაც) აქვს მაგისტრალში ინფორმაციის გაცვლის შემდეგი სამი რეჟიმი: **1)** ინფორმაციის პროგრამული გაცვლის რეჟიმი; **2)** შეწყვეტებით (**Interrupts**-ის) ინფორმაციის გაცვლის რეჟიმი და **3)** მეხსიერებასთან ინფორმაციის უშუალოდ გაცვლის რეჟიმი (**Direct Memory Access**-ს, ანუ **DMA**-ს) ინფორმაციის გაცვლის რეჟიმი.

ინფორმაციის პროგრამული გაცვლის რეჟიმი ნებისმიერი მიკროპროცესორული სისტემის ძირითადი რეჟიმი, რომლის გარეშე ინფორმაცია ვერც ერთი სხვა რეჟიმით ვერ გაიცვლება. ამ რეჟიმში სისტემური მაგისტრალის ერთადერთი ბატონ-პატრონი (ანუ მავალე-ბელი, **Master**) არის პროცესორი. ინფორმაციის გაცვლის ნებისმიერი ოპერაციის მაინიცირებელი პროცესორია და თითოეული მათგანი პროგრამის მიერ დადგენილი თანამიმდევრობის მკაცრი დაცვით სრულდება.

პროცესორი მეხსიერებიდან კითხულობს (ირჩევს) ბრძანებათა კოდებს და ასრულებს მათ. შესრულების პერიოდში მეხსიერებიდან ან შეტანა/გამოტანის მოწყობილობებიდან წაიკითხავს მონაცემებს, დაბუშავებს მათ, მონაცემებს ჩაწერს მეხსიერებაში ან გადასცემს მათ

შეტანა/გამოტანის მოწყობილობებს. პროგრამაში შემავალ ბრძანებებს პროცესორი კითხულობს წრფივად, ციკლურად ან ნახტომით.

წრფივი წაკითხვის შემთხვევაში პროცესორი ბრძანებებს კითხულობს თანამიმდევრულად, პროგრამაში მათი განლაგების რიგითობის დაცვით;

ციკლური წაკითხვა შეიძლება შევადაროთ ტექსტის დაზეპირების მიზნით ამ ტექსტში შემავალი გარკვეული მონაკვეთის რამდენჯერმე განმეორებით წაკითხვას. პროცესორი ბრძანებების გარკვეულ თანამიმდევრობას რამდენჯერმე კითხულობს. **ციკლიდან გამოსვლა** ნიშნავს, გარკვეული რაოდენობის განმეორებითი პროცესის შემდეგ ტექსტის პროგრამის მომდევნო ბრძანებების წაკითხვაზე გადასვლას. პროცესორი თუ ვერ ახერხებს ციკლიდან გამოსვლას და უსასრულოდ აგრძელებს ბრძანებათა გარკვეული ერთობლიობის კითხვის პროცესს, მაშინ ამბობენ, რომ მოხდა მისი **ჩატიკვლა**.

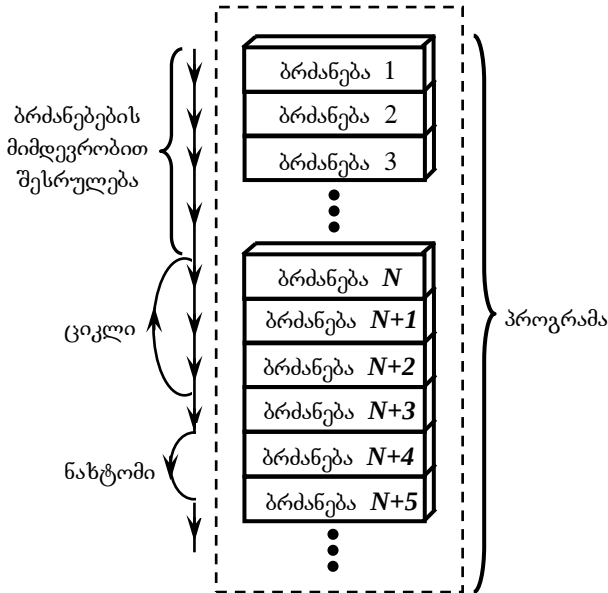
ნახტომით წაკითხვისას პროცესორი გარკვეული ბრძანების წაკითხვის შემდეგ ერთი ან რამდენიმე ბრძანების იქით მდგარი ბრძანების წაკითხვაზე გადადის.

წაკითხვის სამივე ხერხისათვის დამახასიათებელია ის, რომ პროგრამის წაკითხვის პროცესი უწყვეტია და ამ პროცესს სრულად აკონტროლებს პროცესორი. პროცესორი არ რეაგირებს პროგრამასთან დაუკავშირებელ არც ერთ გარე მოვლენაზე (ნახ.6.2). მაგისტრალში ყველა სიგნალს მოცემულ შემთხვევაში აკონტროლებს პროცესორი.

შეწყვეტებით ინფორმაციის გადაცემა მაშინ გამოიყენება, როდესაც საჭიროა მიკროპროცესორულმა სისტემამ რაღაც გარეგან მოვლენაზე, გარედან შემოსულ გარკვეულ სიგნალზე მოახდინოს რეაგირება. კომპიუტერის შემთხვევაში გარე მოვლენა შეიძლება იყოს კლავიატურის კლავიშზე თითის დაჭერა, ან ლოკალური ქსელიდან მონაცემთა პაკეტის შემოსვლა. კომპიუტერმა რეაგირება უნდა მოახდინოს ამაზე, კერძოდ, ეკრანზე გამოიტანოს სიმბოლო ან წაკითხოს ქსელიდან მიღებული პაკეტი და დაამუშაოს იგი.

გარე მოვლენაზე რეაგირება ზოგადად შეიძლება მოხდეს: **1)** ამ მოვლენის დადგომის ფაქტზე მუდმივი **პროგრამული კონტროლის განხორციელების გზით** (ამ მეთოდს ეწოდება ალმის გამოკითხვის

ანუ **Polling**-ის მეთოდი); 2) **შეწყვეტის დახმარებით**, რაც ნიშნავს მიმდინარე პროგრამის შესრულებიდან ექსტერნულად აუცილებელი

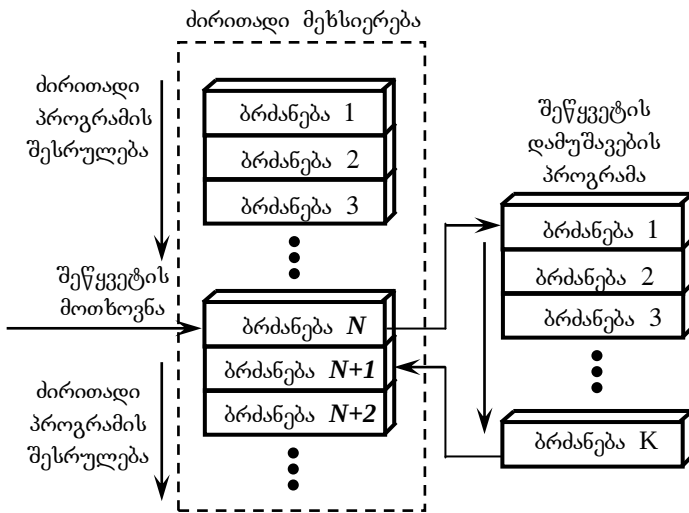


ნახ. 6.2. ინფორმაციის პროგრამული გაცვლა

პროგრამის შესრულებაზე პროცესორის იძულებით გადაყვანას; 3) მეხსიერებასთან პირდაპირი დაშვების გზით. ამ დროს ინფორმაციის გაცვლაში პროცესორი არ მონაწილეობს: იგი გამორთულია სისტემური მაგისტრალიდან და მას ჩამორთმეული აქვს შემოსულ ექსტერნულ პროგრამასა და მეხსიერებას შორის შუამავლის ფუნქციის შესრულების ფუნქცია. აღნიშნული პროგრამა პირდაპირ დაიშვება მეხსიერებასთან და თვითონ ახორციელებს მასთან კავშირს.

სამივე მეთოდის ილუსტრირება მოგახდინოთ შემდეგი მარტივი მაგალითით. დავუშვათ, რომ საუზმისათვის ქურაზე ასადულებლად დავდგით რძე. ნათელია, რომ რძის აღულებაზე სასწრაფოდ უნდა მოვახდინოთ რეაგირება. ამის ორგანიზების პირველი გზაა რძისთვის მუდმივად თვალყურის დევნება, რომლის დროსაც სხვა საქმისთვის დრო არ ღავრჩება. ამას ეთანადება **აღმის გამოკითხვანი პროგრამული რეჟიმი**. მეორე გზაა ქვაბზე გადამწოდის დაყენება, რომელიც რძის აღულებისას მოგვცემს ბგერით სიგნალს. ამ შემთხვევაში რძის

ადულებამდე შეგვეძლება გულდამშვიდებით შევასრულოთ სხვა საქმე: ხმოვანი სიგნალის გაგონებისთანავე გამოვრთავთ ქურას, თუმცა ქურის გამორთვამდე რაღაც მცირე დრო დაგვეკარგება მიმდინარე სამუშაოდან გამოსასვლელად. ამიტომ ჩვენი რეაქცია პირველ შემთხვევაზე უფრო დაგვიანებული იქნება. აღნიშნულ შემთხვევას ეთანადება **ინფორმაციის გაცვლა შეწყვეტის გამოყენებით**. არსებობს მესამე გზაც, რომლის დროსაც ქვაბზე დაყენებული გადამწოდი რძის ადულების ფაქტს ჩვენ კი არ შეგვატყობინებს, არამედ უჩვენოდ გამორთავს ქურას. უკანასკნელი შემთხვევა შეიძლება შევადაროთ ინფორმაციის გაცვლას **მეხსიერებაში პირდაპირი დაშვების გზით**, თუმცა შედარება რამდენადმე უხეშია, რადგან ჩვენ (რომელიც პროცესორის როლს ვთამაშობთ) მთლად უსაქმოდ არ ვრჩებით: ვასრულებთ სხვა სამუშაოს.



ნახ. 6.3 შეწყვეტის მომსახურება

მიკროპროცესორულ სისტემაში რეალიზებული რომ იყოს ალმის გამოკითხვის პირველი შემთხვევა, საჭიროა იმ მოწყობილობაზე მიერთებულ შეტანა/გამოტანის მოწყობილობიდან, რომლის ქცევაზეც საჭიროა მოხდეს სასწრაფო რეაგირება, პროცესორი ინფორმაციას მუდმივად უნდა კითხულობდეს.

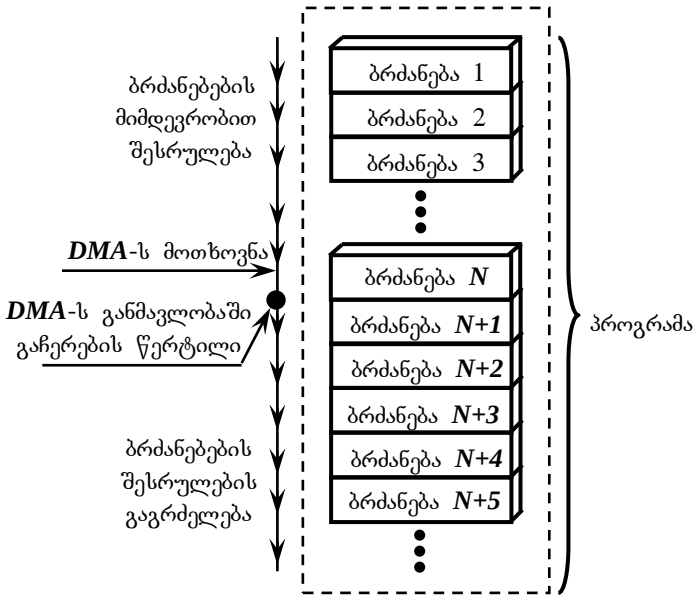
შეწყვეტით ინფორმაციის გაცვლის მეორე შემთხვევის დროს პროცესორი როგორც კი გარე მოწყობილობიდან მიიღებს შეწყვეტის, ანუ **IRQ** მოთხოვნას (**IRQ** - **I**nterrupt **R**e**Q**uest «მოთხოვნა შეწყვეტაზე»), დაასრულებს მიმდინარე ბრძანების შესრულებას და გადადის შეწყვეტის დამუშავების პროგრამაზე. ამ უკანასკნელის დასრულების შემდეგ იგი უბრუნდება საწყის პროგრამას იმ წერტილიდან, რომელშიც მოხდა შეწყვეტა (ნახ.6.3)

ინფორმაციის პროგრამულად გაცვლის რეჟიმის ანალოგურად შეწყვეტით ინფორმაციის გაცვლის რეჟიმის დროსაც მთელ სამუშაოს ასრულებს პროცესორი. გარე მოვლენა მას აიძულებს ყურადღება მხოლოდ დროებით გადაიტანოს შეწყვეტის პროგრამაზე. გარე მოვლენაზე რეაქცია შეწყვეტით ინფორმაციის დამუშავების დროს უფრო შეყოვნებულია ინფორმაციის პროგრამულად დამუშავებასთან შედარებით. ამ უკანასკნელივით მაგისტრალზე ყველა სიგნალი პროცესორს გამოაქვს, ე. ი. იგი აკონტროლებს მაგისტრალს.

შეწყვეტების მომსახურებისათვის სისტემაში ზოგჯერ შეიტანება შეწყვეტების კონტროლერის სპეციალური მოდული, რომელიც ინფორმაციის გაცვლაში არ მონაწილეობს. მისი ამოცანაა მიკროპროცესორს გაუადვილოს მუშაობა გარე მოწყობილობებიდან შემოსულ მოთხოვნებთან. ამ კონტროლერს ჩვეულებრივ მართავს პროცესორი სისტემური სალტის მეშვეობით.

შეწყვეტებით ინფორმაციის გაცვლის რეჟიმი არ ზრდის მიკროპროცესორული სისტემის მუშაობის სიჩქარეს. მისი გამოყენება საშუალებას გვაძლევს უარი ვთქვათ გარე მოვლენის აღმის მუდმივი გამოკითხვაზე, რაც გარე მოვლენის მოხდენამდე პროცესორს საშუალებას აძლევს დაკავდეს კონკრეტული ამოცანების შესრულებით.

მეხსიერებასთან ინფორმაციის უშუალოდ გაცვლის რეჟიმი (DMA) წინა ორი რეჟიმისაგან დიამეტრალურად განსხვავებული რეჟიმი, რომლის დროსაც ინფორმაცია სისტემური სალტით გაიცვლება პროცესორის მონაწილეობის გარეშე. გარე მოწყობილობა, რომელიც საჭიროებს მომსახურებას, აცნობებს პროცესორს, რომ აუცილებელია **DMA** რეჟიმი. საპასუხოდ პროცესორი დაასრულებს მიმდინარე ბრძანების შესრულებას და ყველა სალტიდან გამოირთვება, რითაც მომთხოვნი მოწყობილობისათვის ცნობილი ხდება, რომ შეიძლება დაიწყოს **DMA** რეჟიმში ინფორმაციის გაცვლა.

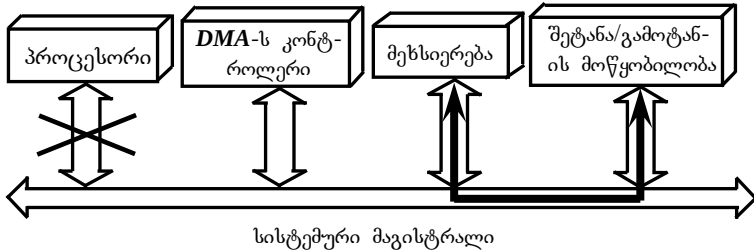


ნახ. 6.4. DMA –ს მომსახურება

DMA ოპერაცია დაიყვანება შეტანა/გამოტანის მოწყობილობიდან მესხიერებაში ან პირიქით ინფორმაციის გადაგზავნამდე. ინფორმაციის გადაგზავნის დამთავრების შემდეგ პროცესორი ძირითად (საწყის) პროგრამას უბრუნდება იმ წერტილში, სადაც მოხდა მისი შეწყვეტა (ნახ. 6.4). ეს ჰგავს შეწყვეტების რეჟიმის მომსახურებას, ოღონდ იმ განსხვავებით, რომ პროცესორი წყვეტს ინფორმაციის გაცვლის პროცესში მონაწილეობას. შეწყვეტების შემთხვევის მსგავსად **DMA**-ს დროსაც გარე მოვლენაზე რეაქცია პროგრამული რეჟიმის დროს არსებულ რეაქციაზე გაცილებით დაბალია.

ნათელია, რომ ამ შემთხვევაში სისტემაში საჭიროა შევიტანოთ დამატებითი მოწყობილობა (**DMA**-ს კონტროლერი), რომელიც პროცესორის ყოველგვარი მონაწილეობის გარეშე სისტემური სალტით ინფორმაციას სრულფასოვნად გაცვლის. ამასთანავე, პროცესორმა აღნიშნულ **DMA**-ს კონტროლერს წინასწარ უნდა შეატყობინოს, თუ საიდან უნდა აიღოს მან ინფორმაცია და/ან სად უნდა მოათავსოს იგი. **DMA**-ს კონტროლერი შეიძლება მივიჩნიოთ სპეციალიზებულ

პროცესორად, რომელიც ცენტრალური პროცესორისაგან განსხვავებით თვითონ არ მონაწილეობს ინფორმაციის გაცვლაში, მაგრამ შეუძლია ინფორმაციის მიღება და გაცემა (ნახ. 6.5).



ნახ.6.5. საინფორმაციო ნაკადები DMA რეჟიმში

შესაძლებელია **DMA** კონტროლერი შედიოდეს შეტანა/გამოტანის ერთ (ან რამდენიმე) მოწყობილობის სტრუქტურაში, რომელსაც (ან რომლებსაც) სჭირდება **DMA** რეჟიმი.

თეორიულად მეხსიერებაში პირდაპირი შეღწევის რეჟიმმა შეიძლება ინფორმაციის უფრო სწრაფად გაცვალოს, ვიდრე პროგრამულმა რეჟიმმა, რადგან **DMA**-ის სპეციალიზებულ კონტროლერს შეუძლია მონაცემები ცენტრალურ პროცესორზე უფრო სწრაფად გადასცეს; მაგრამ პრაქტიკულად ამ უპირატესობის რეალიზება ყოველთვის ვერ ხერხდება. **DMA** რეჟიმში გაცვლის სიჩქარე ჩვეულებრივ მაგისტრალის შესაძლებლობებითაა შეზღუდული. გარდა ამისა, **DMA** კონტროლერის რეჟიმების პროგრამულად დასახვის აუცილებლობამ შეიძლება **DMA** რეჟიმში მონაცემების უფრო სწრაფად გადაგზავნის შედეგად მიღებული მოგება შეიძლება გააქარწყლოს. ამიტომ **DMA რეჟიმი იშვიათად გამოიყენება**.

სისტემაში თუ უკვე არსებობს დამოუკიდებელი **DMA** კონტროლერი, მაშინ მთელ რიგ შემთხვევაში შეიძლება მნიშვნელოვნად გაუმარტივოთ **DMA** რეჟიმში მომუშავე შეტანა/გამოტანის აპარატურა. ალბათ, ეს არის **DMA** რეჟიმის უდავო ერთადერთი უპირატესობა.

6.3. მიკროპროცესორული სისტემების არქიტექტურა

მიკროპროცესორული სისტემების უმრავლესობას საფუძვლად უდევს *ჯონ ფონ ნეიმანის, არტურ ბიორკისა და ჰერმან გოლდსტაინის* მიერ 1946 წელს ფორმულირებული შემდეგი პრინციპები:

1. *პროგრამული მართვის პრინციპი* (პროგრამა შედგება იმ ბრძანებების ნაკრებისაგან, რომლებსაც პროცესორი ერთმანეთის მიყოლებით ავტომატურად ასრულებს);

2. *მეხსიერების ერთგვაროვნობის პრინციპი* (პროგრამები და მონაცემები ერთსა და იგივე მეხსიერებაშია შენახული; ბრძანებებზე შეიძლება ისეთივე მოქმედებები შევასრულოთ, როგორც მონაცემებზე);

3. *მისამართიანობის პრინციპი* (ძირითადი მეხსიერება სტრუქტურულად შედგება დანომრილი უჯრედებისაგან).

ზემოთჩამოთვლილი პრინციპების დაცვით აგებულ მიკროპროცესორულ სისტემაზე ამბობენ, რომ მას აქვს კლასიკური, ანუ *ჯონ ნეიმანისეული (პრისტონული, იმ ქალაქის საპატივცემლოდ, სადაც მოღვაწეობდა ფონ ნეიმანი) არქიტექტურა*.

ბუნებრივად იბადება კითხვა იმის შესახებ, თუ რას ეწოდება *მიკროპროცესორული სისტემის არქიტექტურა*. იგი შეიძლება განისაზღვროს ვიწრო უტილიტარული და ზოგად ტექნიკური თვალსაზრისით.

ვიწრო უტილიტარული თვალსაზრისით *მიკროპროცესორული სისტემის არქიტექტურა* ამ სისტემის იმ თვისებების ერთობლიობაა, რომლებიც მნიშვნელოვანია მომხმარებლისათვის.

ზოგად ტექნიკური თვალსაზრისით *მიკროპროცესორული სისტემის არქიტექტურა* განისაზღვრება როგორც ამ სისტემის აპარატურული და პროგრამული უზრუნველყოფის ერთობლიობა, რომელიც ინფორმაციის ციფრული დამუშავების საშუალებას იძლევა. უფრო დაწვრილებით, მიკროპროცესორული სისტემის არქიტექტურა ეწოდება აღნიშნული სისტემის გარკვეულ დონეზე აღწერას, რომელიც მოიცავს დაპროგრამების სამომხმარებლო შესაძლებლობების, ბრძანებათა და დამისამართებათა სისტემების, მეხსიერების ორგანიზაციის აღწერასაც. არქიტექტურა განსაზღვრავს მიკროპროცესორული სისტემის მოქმედების პრინციპს, საინფორმაციო კავშირებსა და ძირ-

თადი ლოგიკური კვანძების (პროცესორის, ოპერატიული და გარე დამხსომებელი მოწყობილობების, პერიფერიული მოწყობილობების) ურთიერთშეერთებებს. სხვადასხვა მიკროპროცესორული სისტემების არქიტექტურათა ერთნაირობა უზრუნველყოფს მათ სამომხმარებლო ურთიერთშეთავსებადობასაც.

აქამდე ჩვენ განვიხილავდით მხოლოდ *ფონ ნეიმანისეული* (პრისტონული) *არქიტექტურის* მქონე მიკროპროცესორულ სისტემას. მონაცემებისა და ბრძანებების გადასაგზავნად მის სტრუქტურაში ერთადერთი სალტის არსებობის გამო (ნახ. 6.6,ა) მას ხშირად *ერთსაღებურ სისტემასაც* უწოდებენ.

არსებობს მიკროპროცესორული სისტემის ალტერნატიული არქიტექტურა – მონაცემებისა და ბრძანებების *დაცალკეეული სალტებიანი* (ორსაღებიანი, ანუ *ჰარვარდული*) *არქიტექტურა*. ამ არქიტექტურის დროს სისტემაში მონაცემებისათვის და ბრძანებებისათვის თავთავიანთი მეხსიერება არსებობს (ნახ. 6.6,ბ). მათთან პროცესორი ინფორმაციას განცალკეეული სალტეებით ცვლის.

განვიხილოთ ორივე არქიტექტურის როგორც დადებითი, ისე უარყოფითი მხარეები.

პრისტონული, ანუ ფონ ნეიმანისეული (საერთო სალტებიანი) არქიტექტურა მარტივია, იგი პროცესორისაგან არ მოითხოვს ორივე სალტის ერთდროულად მომსახურებასა და მათი საშუალებით ინფორმაციის გაცვლის გაკონტროლებას. მონაცემებისა და ბრძანებებისათვის საერთო მეხსიერების არსებობა საშუალებას იძლევა, მოქნილად განაწილდეს მისი მოცულობა მონაცემებსა და ბრძანებებს შორის. მაგალითად, ზოგჯერ გამოიყენება დიდი და რთული პროგრამა, ხოლო შესანახი მონაცემების რაოდენობა მცირეა და პირიქით, საჭიროა მარტივი პროგრამა, მაგრამ მისი მეშვეობით მუშავდება დიდი მოცულობის მონაცემები. მონაცემებსა და ბრძანებებს მეხსიერების მოცულობა მოქნილად შეიძლება გაუნაწილდეს. მთავარია მხოლოდ ის, რომ პროგრამა და მონაცემები ერთად მოთავსდეს სისტემაში. ასეთი არქიტექტურის მქონე სისტემებში, როგორც წესი, გამოიყენება საკმაოდ დიდი (ათობითი და ასობითი მეგაბაიტის ტოლი) მოცულობის მეხსიერება, რაც რთული ამოცანების გადაწყვეტის საშუალებას იძლევა.

გაცილებით რთულია *ჰარვარდული არქიტექტურა*, იგი აიძულებს პროცესორს ერთდროულად კოდების ორ ნაკადთან იმუშაოს და ინ-

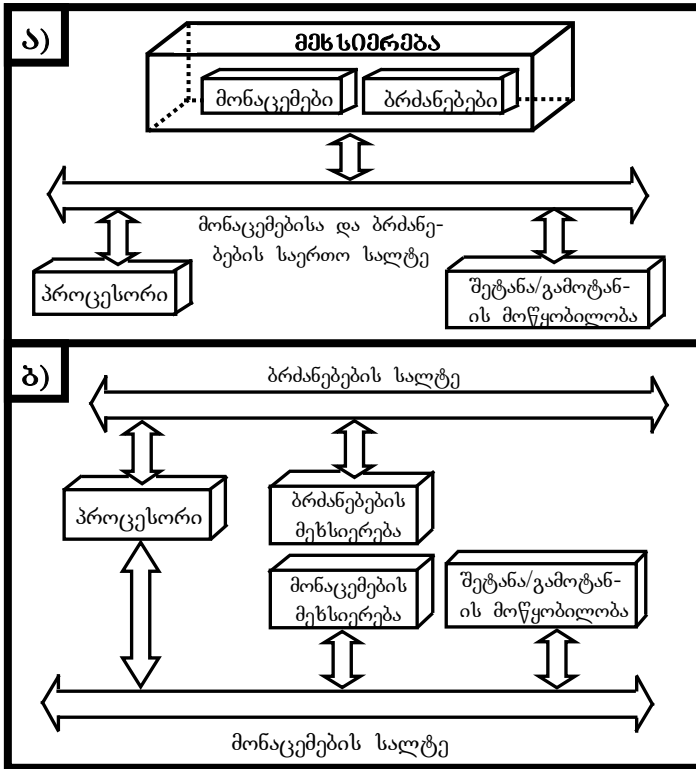
ფორმაცია ორ სალტეში ერთდროულად გაცვალოს. პროგრამა შესაძლებელია მხოლოდ ბრძანებების მექსიერებაში, ხოლო მონაცემები – მონაცემების მექსიერებაში მოვათავსოთ. ასეთი ვიწრო სპეციალიზაცია ზღუდავს სისტემის მიერ გადასაწყვეტი ამოცანების არეალს, რადგან მექსიერების მოქნილი გადანაწილების საშუალებას არ იძლევა. ამ შემთხვევაში მონაცემების მექსიერებისა და ბრძანებების მექსიერების მოცულობები ძალიან დიდი არ არის, ამიტომ მოცემული არქიტექტურის სისტემები შესაძლებელია გამოვიყენოთ ნაკლებად რთული ამოცანების გადასაწყვეტად.

ჰარვარდული (ორსალტიანი) არქიტექტურის ძირითადი ღირსება, უპირველესად ყოვლისა, არის მისი სწრაფმოქმედება.

საქმე ისაა, რომ ერთადერთი სალტის დროს პროცესორი იძულებულია ამ სალტით როგორც მიიღოს (მექსიერებიდან ან შეტანა/გამოტანის მოწყობილობებიდან) ასევე გადაგზავნოს (მექსიერებაში ან შეტანა/გამოტანის მოწყობილობაში) მონაცემები, აგრეთვე ამავე სალტის მეშვეობით უნდა წაიკითხოს ბრძანებები მექსიერებაში. ბუნებრივია, რომ მაგისტრალში ერთდროულად ეს გადაგზავნები ვერ განხორციელდება. თანამედროვე პროცესორებს ბრძანებებისა შესრულების პროცესისა და სისტემურ სალტესთან ინფორმაციის გაცვლის ციკლების ურთიერთშეთავსება შეუძლია. კონვეიერული ტექნოლოგიებისა და სწრაფი კემ-მექსიერების გამოყენება მას საშუალებას აძლევს შედარებით ნელმოქმედ სისტემურ მექსიერებასთან დააჩქაროს ურთიერთმოქმედების პროცესი. ტაქტური სიხშირის ამაღლება და პროცესორების სტრუქტურის სრულყოფა ბრძანების შესრულების ხანგრძლივობას ამცირებს. მაგრამ სისტემის სწრაფმოქმედების შემდგომი გაზრდა მხოლოდ მონაცემების გადაგზავნებისა და ბრძანებების წაკითხვის შეთავსებით, ე. ი. ორსალტიან (ჰარვარდულ) არქიტექტურაზე გადასვლითაა შესაძლებელი.

ორსალტიანი (ჰარვარდული) არქიტექტურა გადასაწყვეტი ამოცანების შესაბამისად სალტეთა სტრუქტურების (სხვადასხვა კოდის თანრიგების, ინფორმაციის გაცვლის წესის, სიჩქარის და ა.შ.) ოპტიმალურად შერჩევის საშუალებას გვაძლევს. ამიტომ სხვა პირობების ერთნაირობისას ორსალტურ (ჰარვარდულ) არქიტექტურაზე გადასვლა ამაღლებს მიკროპროცესორული სისტემის მუშაობის საჩქარეს,

თუმცა ზრდის აპარატურულ დანახარჯებსა და პროცესორის სტრუქტურას.



ნახ.6.6. მიკროპროცესორული სისტემის ფონ ნეიმანისეული ანუ პრისტონული (ა) და ჰარვარდული (ბ) არქიტექტურა

ორსაღტიანი არქიტექტურის უპირატესობები ყველაზე მარტივად რეალიზდება ერთი მიკროსქემის ფარგლებში. ამ შემთხვევაში მნიშვნელოვნად მცირდება ამ არქიტექტურის ნაკლოვანებების ზეგავლენა. ამიტომ იგი გამოიყენება მიკროკონტროლერებში, რომლებიც ნაკლებად რთული ამოცანების სწრაფად გადაწყვეტის საშუალებას გვაძლევს.

6.4. მიკროპროცესორულ სისტემათა ტიპები

გამოყენების ფართო დიაპაზონისა და წაყენებული მოთხოვნების მრავალფეროვნების გამო დამუშავებულია ურთიერთგანსხვავებული სიმძლავრების, სტრუქტურული თავისებურებებისა და შესაძლებლობების მქონე შემდეგი ტიპის მიკროპროცესორული სისტემები: **1) მიკროკონტროლერები** – უმარტივესი მიკროპროცესორული სისტემები, რომლებშიც სისტემის ყველა კვანძი ან მათი უმრავლესობა ერთი მიკროსქემის სახით არის რეალიზებული; **2) კონტროლერები** – განცალკევებული მოდულების სახით რეალიზებული მმართველი მიკროპროცესორული სისტემები; **3) მიკროკომპიუტერები** – გარე მოწყობილობებთან შეუღლების განვითარებული საშუალებებიანი შედარებით მძლავრი მიკროპროცესორული სისტემები; **4) კომპიუტერები** (მათ შორის – პერსონალური) – ყველაზე მძლავრი და უნივერსალური მიკროპროცესორული სისტემები.

ზემოთ ჩამოთვლილი ტიპის მიკროპროცესორულ სისტემების ურთიერთგამიჯვნა ზმირად საკმაოდ ძნელია, თუმცა არსებობს მათ შორის გარკვეული განსხვავებები.

მიკროკონტროლერები ისეთი უნივერსალური მოწყობილობებია, რომლებიც პრაქტიკულად გამოიყენება არა დამოუკიდებლად, არამედ უფრო რთული მიკროპროცესორული სისტემის, მათ შორის კონტროლერების, შემადგენლობაში. მიკროკონტროლერის სალტე მომხმარებლისაგან დაფარულია და მოთავსებულია მიკროსქემის შიგნით. შეზღუდულია მიკროკონტროლერებთან გარე მოწყობილობების მიერთების შესაძლებლობები. მიკროკონტროლერების გამოყენებით აგებული მოწყობილობები ერთი კონკრეტული ამოცანის გადასაწყვეტადაა განკუთვნილი.

კონტროლერები, როგორც წესი, აიგება გარკვეული ერთი ამოცანის, ან ერთმანეთთან დაახლოებული ამოცანების ჯგუფის გადასაწყვეტად. შეუძლებელია მათ მიუერთოთ დამატებითი კვანძები და მოწყობილობები; მაგალითად, დიდი მეხსიერება, შეტანა/გამოტანის საშუალებები და ა.შ. მათი სისტემური სალტე უმეტესწილად დაფარულია მომხმარებლისათვის. კონტროლერის სტრუქტურა მარტივია და მაქსიმალური სწრაფმოქმედების ნიშნითაა ოპტიმიზებული. უმეტესწილად შესასრულებელი პროგრამები მუდმივ მეხსიერებაშია შენახული და უცვლელია. კონსტრუქციულად კონტროლერები გამოდის ერთდაფური ვარიანტის სახით.

მიკროკომპიუტერებს კონტროლერებზე უფრო ღია სტრუქტურა აქვს: მათ სისტემურ სალტეზე რამდენიმე დამატებითი მოწყობილობის მიერთებაა შესაძლებელი. მიკროკომპიუტერები მოთავსებულია სისტემური მაგისტრალის მომხმარებლისათვის ხელმისაწვდომი გასართიან კორპუსში. მათ შეიძ-

იძლება ჰქონდეს ინფორმაციის შენახვის მაგნიტური მზიდანი საშუალებები (მაგალითად, მაგნიტური დისკები) და მომხმარებელთან კავშირის საკმაოდ განვითარებული საშუალებები (ვიდეომონიტორი, კლავიატურა). მიკროკომპიუტერები გათვლილია ფართო წრის ამოცანების გადასაწყვეტად, ოღონდ კონტროლერებისაგან განსხვავებით, საჭიროა ყოველ ახალ ამოცანასთან მისი ხელახლა მისადაგება. მიკროკომპიუტერების მიერ შესასრულებელი პროგრამების შეცვლა ძალიან ადვილია.

კომპიუტერები და მათი გავრცელებული სახეები **პერსონალური კომპიუტერები** ყველაზე გავრცელებული უნივერსალური მიკროპროცესორული სისტემებია. მათში აუცილებლად გათვალისწინებულია მოდერნიზაციისა და ახალ მოწყობილობებთან მიერთების შესაძლებლობა. მათი სისტემური საღებო ხელმისაწვდომია მომხმარებლისათვის. კომპიუტერთან გარე მოწყობილობები შეიძლება კავშირის რამდენიმე (ზოგჯერ **10**-მდე) ჩაშენებული პორტით მივაერთოთ. კომპიუტერს ყოველთვის აქვს მომხმარებელთან კავშირის მეტად განვითარებული სისტემა, დიდი მოცულობის ინფორმაციის შესანახი საშუალება, საინფორმაციო ქსელებით სხვა კომპიუტერებთან დაკავშირების საშუალებები. მრავალფეროვანია კომპიუტერების გამოყენების სფერო, რომელიც ყველასათვის ცნობილია.

ზემოთ ჩამოთვლილი თითოეული მიკროპროცესორული სისტემის დამარებით შეიძლება ნებისმიერი ამოცანის გადაწყვეტა. მაგრამ მისი ამორჩევის დროს უნდა ვისწრაფოდეს თავი ავარიდოთ სიჭარბეს და მოცემული ამოცანისათვის უზრუნველყოთ აუცილებელი მოქნილობა.

ახალი მიკროპროცესორული სისტემების დამუშავებისას დღეისათვის უფრო ხშირად (დაახლოებით **80%** შემთხვევაში) ირჩევენ მიკროკონტროლერებს. ამ დროს მიკროკონტროლერებს იყენებენ დამოუკიდებლად (უმნიშვნელო აპარატურის დამატებით) ან შეტანა/გამოტანის განვითარებული საშუალებების მქონე უფრო რთულ კონტროლერებთან ერთად.

მიკროპროცესორებისა და მიკროპროცესორული კომპლექტების ბაზაზე აგებულ კლასიკურ მიკროპროცესორულ სისტემებს წარმოებები იშვიათად უშვებს მათი დამუშავებისა და გამართვის სირთულის გამო. ასეთი ტიპის სისტემებს ძირითადად მაშინ იყენებენ, როდესაც მოთხოვნებს ვერ აკმაყოფილებს ტიპური მიკროკონტროლერები.

დღეს მნიშვნელოვანი ადგილი უკავია პერსონალური კომპიუტერის საფუძველზე აგებულ მიკროპროცესორული სისტემებს. შეუძლების დამატებითი მოწყობილობებით აღჭურვილ პერსონალურ კომპიუტერებს **სათანადო პირობების შექმნის შემთხვევაში** ნებისმიერი ამოცანის გადაწყვეტა შეუძლია, ოღონდ ხშირად ძნელია აღნიშნული პირობების უზრუნველყოფა.

VII თავი ინფორმაციის გაცვლის ორგანიზაცია

7.1. მიკროპროცესორულ სისტემათა საღებებით ინფორმაციის გაცვლის ციკლები

მიკროპროცესორული სისტემების აპარატურული ნაწილის ასაგებად, რომლის გარეშეც მათში ვერ იმუშავებს ვერცერთი პროგრამული უზრუნველყოფა, საჭიროა ვიცოდეთ ამ სისტემათა საღებებით ინფორმაციის გაცვლის ორგანიზების პრინციპები.

პირველი მიკროპროცესორების არსებობის 40-ზე მეტი წლის განმავლობაში გამოქმედებული იქნა ინფორმაციის გაცვლის გარკვეული წესები, რომლებიც უნდა დავიცვათ ახალი მიკროპროცესორული სისტემების დამუშავებისათვის. ეს წესები ძალიან რთული არ არის, მაგრამ სამუშაოს წარმატებულად შესასრულებლად მათი ცოდნა და განუხრელი დაცვაა საჭირო. პრაქტიკამ გვიჩვენა, რომ *საღებებით ინფორმაციის გაცვლის პრინციპების ცოდნა კონკრეტული მიკროპროცესორების თავისებურებების ცოდნაზე უფრო მნიშვნელოვანია*. სტანდარტული სისტემური მაგისტრალის სიცოცხლისუნარიანობა აღემატება ამა თუ იმ პროცესორის ანალოგურ პარამეტრს. ახალი პროცესორების შემქმნელები ორიენტაციას იღებენ უკვე არსებული სტანდარტის მაგისტრალზე. უფრო მეტიც, სრულიად განსხვავებული პროცესორების გამოყენებით აგებული ზოგიერთი სისტემები ერთსა და იმავე სისტემურ საღტეს გამოიყენებს. მაშასადამე, *მიკროპროცესორული სისტემების აგების პროცესში მაგისტრალი უმნიშვნელოვანეს როლს ასრულებს*.

ინფორმაცია მიკროპროცესორულ სისტემებში ინფორმაციის გაცვლის ციკლებში გაიცვლება. *ინფორმაციის გაცვლის ციკლი* ეწოდება დროის ინტერვალს, რომლის განმავლობაშიც საღტეში ინფორმაციის გაცვლის ერთი ელემენტარული ოპერაცია სრულდება. კერძოდ, პროცესორიდან მეხსიერებაში ან შეტანა/გამოტანის მოწყობილობიდან – პროცესორში მონაცემების კოდი ამ ციკლებში გადაიგზავნება. ერთი

ციკლის ფარგლებში შეიძლება მონაცემების რამდენიმე კოდი მონაცემთა მთელი მასივებიც კი გადაიგზავნოს. მაგრამ ეს იშვიათად ხდება.

განასხვავებენ ინფორმაციის გაცვლის შემდეგი ორი ტიპის ციკლს: 1) *ჩაწერის ციკლს*, რომლის დროსაც პროცესორი ჩაწერს (გამოიტანს) ინფორმაციას; 2) *წაკითხვის (შეტანის) ციკლს*, რომლის დროსაც პროცესორი კითხულობს (შეიტანს) ინფორმაციას.

ზოგიერთ მიკროპროცესორულ სისტემებში არსებობს «*წაკითხვა-მოდიფიკაცია-ჩაწერის*» ან «*შეტანა-პაუზა-გამოტანის*» ციკლიც. ამ ციკლებში პროცესორი ჯერ მეხსიერებიდან ან შეტანა/გამოტანის მოწყობილობიდან ამოიკითხავს ინფორმაციას, შემდეგ თავისებურად გარდაქმნის მას და ხელახლა ჩაწერს იმავე მისამართზე. მაგალითად, პროცესორმა შეიძლება მეხსიერების უჯრედიდან ამოიკითხოს კოდი, გაზარდოს იგი ერთი ერთეულით და ხელახლა ჩაწეროს იმავე უჯრედში. ასეთი ტიპის ციკლის არსებობა-არაარსებობა პროცესორის თავისებურებაზეა დამოკიდებული.

განსაკუთრებით ადგილს იკავებს *მეხსიერებასთან ინფორმაციის უშუალოდ გაცვლის ციკლი* (სისტემაში თუ არის გათვალისწინებული მეხსიერებასთან ინფორმაციის უშუალოდ გაცვლის შესაძლებლობა) და *შეწყვეტის მოთხოვნისა და ამ მოთხოვნის დაკმაყოფილების ციკლი* (შეწყვეტის არსებობის შემთხვევაში). თითოეული ციკლის განმავლობაში ინფორმაციის გამცვლელი მოწყობილობები საინფორმაციო და მმართველ სიგნალებს ერთმანეთს მკაცრად განსაზღვრული წესის, ანუ *ინფორმაციის გაცვლის პროტოკოლის* დაცვით აწვდის. გაცვლის ციკლის ხანგრძლივობა შეიძლება იყოს მუდმივი ან ცვლადი, მაგრამ იგი ყოველთვის შედგება სისტემის ტაქტური სიხშირის რამდენიმე პერიოდისაგან, ე. ი. იდეალური შემთხვევის დროსაც პროცესორის მიერ ინფორმაციის როგორც წაკითხვის, ისე ჩაწერის სიხშირე რამდენჯერმე მცირეა სისტემის ტაქტურ სიხშირეზე.

ბრძანებათა კოდები სისტემის მეხსიერებიდანაც წაკითხვის ციკლების დახმარებით წაიკითხება. ამიტომ *ერთსაღებური არქიტექტურის შემთხვევაში* სისტემურ მაგისტრალში ურთიერთმონაცვლეობს ბრძანებების წაკითხვისა და გადაგზავნის (წაკითხვის, ჩაწერის) ციკლები, მაგრამ დამოუკიდებლად იმისა, მონაცემები გაიგზავნება თუ ბრძანებები, უცვლელი რჩება ინფორმაციის გაცვლის პროტოკოლები. *ორსაღებური არქიტექტურის შემთხვევაში* ბრძანებების წაკითხვისა

და მონაცემების ჩაწერის ან წაკითხვის ციკლები სხვადასხვა სალტებშია გადანაწილებული და ისინი შეიძლება ერთდროულად შესრულდეს.

7.2. მიკროპროცესორულ სისტემათა სალტები

ინფორმაციის გაცვლის ციკლების თავისებურებათა განხილვამდე გავეცნოთ მიკროპროცესორული სისტემების სხვადასხვა სალტების შემადგელობასა და გაგარკვიოთ მათი დანიშნულება.

მიკროპროცესორული სისტემის სისტემური მაგისტრალი (სისტემური სალტე), როგორც აღვნიშნეთ, შედგება სამი ძირითადი, კერძოდ, მონაცემების, მისამართისა და მართვის სალტისაგან.

მონაცემების სალტე – ძირითადი სალტეა, რომლისთვისაც იქმნება მთელი სისტემა. მისი თანრიგების (კავშირების არხების) რაოდენობა განსაზღვრავს ინფორმაციის გაცვლის სიჩქარეს, ეფექტურობასა და ბრძანებათა შესაძლო რაოდენობას.

მიმართულების სალტე ყოველთვის ორმხრივმიმართულია. რადგან ინფორმაცია ორივე მიმართულებით შეიძლება გადაიცეს. ამ სალტის ხაზების გამოსასვლელ კასკადად ხშირად გამოიყენება **3-მდგომარეობიანი (3S ტიპის) გამოსასვლელი კასკადი** (იხ. §1.4.2).

მონაცემების სალტეს ჩვეულებრივ აქვს **8, 16, 32** ან **64** თანრიგი. მათი საშუალებით ინფორმაციის გაცვლის ერთი ციკლის განმავლობაში შესაბამისად გადაიცემა **1, 2, 4** და **8** ბიტის ტოლი ინფორმაცია. მონაცემების სალტის თანრიგიანობა ემთხვევა მთელი მაგისტრალის თანრიგიანობასაც. მაგალითად, **32**-თანრიგიან სისტემურ სალტეზე საუბრისას იგულისხმება, რომ მისამართების სალტეც **32-თანრიგიანია**.

მისამართის სალტე – მნიშვნელობით მეორეა, რომელიც განსაზღვრავს მიკროპროცესორული სისტემის მოსალოდნელ სირთულეს ანუ მეხსიერების დასაშვებ მოცულობას; სწორედ ამ უკანასკნელზეა დამოკიდებულია პროგრამის შესაძლო სიდიდე და მონაცემების ის მოცულობა, რომლის დამახსოვრებაცაა შესაძლებელი. მისამართის N თანრიგიანმა სალტემ შეიძლება 2^N რაოდენობის ობიექტი დაამისამართოს. მაგალითად, მისამართის **16**-თანრიგიანი სალტის შემთხვევაში გვაქვს **65536** მისამართი. მისამართის სალტის თანრიგიანობა ჩვეულებრივ **4**-ის ჯერადია და შეიძლება მიაღწიოს **32**-ს ან **64**-ს.

მისამართის სალტე შეიძლება იყოს ერთმხრივ მიმართული (მხოლოდ პროცესორით მაგისტრალის მართვის დროს) ან ორმხრივმიმართული (სხვა მოწყობილობისათვის, მაგალითად, მეხსიერებასთან პირდაპირ დაშვების კონტროლერისათვის, მაგისტრალის დროებით მართვის გადაცემის შესაძლებლობის დროს). ამ სალტის ხაზების გამოსასვლელ კასკადად ხშირად გამოიყენება **3-მდგომარეობიანი (3S ტიპის) გამოსასვლელი კასკადი**, ან ჩვეულებრივი **ტტლ (2-მდგომარეობიანი, 2S ტიპის) კასკადი** (იხ. §1.4.2).



ნახ. 7.1. მისამართისა და მონაცემების სალტეთა მულტიპლექსირება

მაგისტრალის კავშირების არხთა საერთო რაოდენობის შესამცირებლად ხშირად ახდენენ მისამართისა და მონაცემების სალტეების **მულტიპლექსირებას**, რომლის დროსაც მისამართებიცა და მონაცემებიც კავშირის ერთი და იმავე არხით, ოღონდ დროის სხვადასხვა მომენტებში გადაიცემა (ციკლის დასაწყისში გადაიცემა მისამართი, ბოლოში კი – მონაცემები). ამ მომენტების ფიქსირებისათვის (ანუ, როგორც ამბობენ, **სტრობირებისათვის**) მართვის სალტით გადაიცემა სპეციალური სიგნალი. ნათელია, რომ მულტიპლექსირებული სალტის გამოყენებისას მცირდება ინფორმაციის გაცვლის სიჩქარე და იზრდება გაცვლის ციკლის ხანგრძლივობა (ნახ. 7.1). მისამართისა და მონაცემების სალტეების ტიპებზე დამოკიდებულებით არსებობს მულტიპლექსირებული და არამულტიპლექსირებული მაგისტრალები.

ზოგიერთ მულტიპლექსირებულ მაგისტრალში მისამართის ერთი კოდის შემდეგ მონაცემების რამდენიმე კოდის (ან მონაცემების მასივის) მისამართი გადაიცემა. ეს მნიშვნელოვნად ამაღლებს მაგისტრალის სწრაფმოქმედებას. ზოგჯერ მაგისტრალში გამოიყენება ნაწილობ-

რივი მულტიპლექსირება ანუ მონაცემების თანრიგთა ერთი ნაწილი გადაიცემა მისამართების არამულტიპლექსური, მეორე ნაწილი კი – მულტიპლექსური ხაზებით.

მართვის სალტე. დამხმარე სალტეა, რომელშიც ცირკულირებს მიმდინარე ციკლის ტიპის განმსაზღვრელი და ციკლის ურთიერთ-ტოლი ნაწილების დროითი მომენტების მაფიქსირებელი მმართველი სიგნალები. გარდა ამისა, მმართველი სიგნალები მეხსიერების ან შეტანა/გამოტანის (შემსრულებელი) მოწყობილობების (*slave*-ს) მუშაობასთან ათანხმებს პროცესორის (ან მაგისტრალის სხვა მფლობელის, მაგალების, *master*-ის) მუშაობას.

მართვის სიგნალები იშვიათად გადაიცემა დადებითი, ხოლო უმეტესწილად – უარყოფითი ლოგიკის გამოყენებით. სალტის ხაზები შეიძლება იყოს როგორც ერთ- ასევე ორმხრივმიმართული. მათთვის გამოიყენება სხვადასხვა ტიპის გამოსასვლელი კასკადები; კერძოდ, **2S ტიპის კასკადი** გამოიყენება ერთმიმართული ხაზებისათვის, ხოლო **3S ტიპის კასკადი** – ორმხრივმიმართული ხაზებისათვის; ამ უკანასაგნელებისათვის შეიძლება **ღია კოლექტორიანი** (OC-ტიპის) **გამოსასვლელი კასკადის** გამოყენებაც (იხ. §1.4.2).

უმთავრესი მმართველი სიგნალებია გაცვლის **სტრობები**, რომლებიც წარმოადგენს პროცესორის მიერ ფორმირებულ და დროის იმ მომენტების განმსაზღვრელ სიგნალებს, რომელთა დროსაც მონაცემების სალტეში გადაიგზავნება და გაიცვლება მონაცემები. უმეტესწილად მაგისტრალში გაცვლის შემდეგი ორი სახის სტრობი გამოიყენება:

- 1) ჩაწერის (გამოტანის) სტრობი;** იგი დროის იმ მომენტს განსაზღვრავს, როდესაც შემსრულებელ მოწყობილობას შეუძლია პროცესორის მიერ მონაცემების სალტეზე გამოტანილი მონაცემების მიღება;
- 2) წაკითხვის (შეტანის) სტრობი;** იგი დროის იმ მომენტს განსაზღვრავს, როდესაც შემსრულებელმა მოწყობილობამ მონაცემების სალტეზე უნდა გამოიტანოს პროცესორის მიერ წასაკითხი მონაცემების კოდი.

ამავე დროს დიდი მნიშვნელობა აქვს ციკლის ფარგლებში პროცესორი თუ როგორ ამთავრებს გაცვლას, რომელ მომენტში მიიღებს იგი გაცვლის სტრობს. შესაძლებელია ამის გადაწყვეტის ორი შემდეგი გზა (ნახ. 7.2): **1) სინქრონული გაცვლის** გზა; ამ დროს პროცესორი მონაცემების გაცვლას ამთავრებს **დაყოვნების** ერთხელ

და სამუდამოდ დადგენილი **ტდაყ**-ს ტოლი ინტერვალის შემდეგ, ე. ი. შემსრულებელი მოწყობილობის ინტერესის გაუთვალისწინებლად; **2) ასინქრონული გაცვლის** გზა; ამ დროს პროცესორი გაცვლას ამოთავრებს მხოლოდ შემსრულებელი მოწყობილობის მიერ გამოგზავნილი ოპერაციის დამთავრების მაუწყებელი სპეციალური სიგნალის მიღების შემდეგ. ამას ეწოდება «ხელის ჩამორთმევის» ანუ **«hands-hake»**-ს რეჟიმი.



ნახ. 7.2. ინფორმაციის სინქრონული და ასინქრონული გაცვლა

სინქრონული გაცვლის ღირსება გაცვლის უფრო მარტივი პროტოკოლი, მცირე რაოდენობის მმართველი სიგნალების არსებობა. **ნაკლია** შემსრულებლის მიერ ოპერაციის დასრულების გარანტიის არარსებობა, აგრეთვე ის, რომ შემსრულებელს უნდა ჰქონდეს მაღალი სწრაფმოქმედება.

ასინქრონული გაცვლის ღირსება მონაცემების გადაგზავნის უფრო მაღალი საიმედოობა, სხვადასხვა სწრაფმოქმედების შემსრულებლებთან მუშაობის შესაძლებლობა. **ნაკლია** თითოეული მომხმარებლის მიერ დადასტურების სიგნალის ფორმირების აუცილებლობა, რაც წარმოშობს დამატებით აპარატურული ხარჯების საჭიროებას.

გაცვლის აღნიშნული სახეების სწრაფმოქმედების ცალსახად შეფასება შეუძლებელია. **ინფორმაციის ასინქრონული გაცვლის** დროს საჭიროა დამატებითი დრო სიგნალის გამომუშავება-გადაცემისა და პროცესორის მიერ მისი დამუშავებისათვის. **სინქრონული გაცვლის დროს** ხელოვნურად უნდა გავზარდოთ **გაცვლის სტრობის** ხანგრძლივობა იმისათვის, რომ დიდი რაოდენობის შემსრულებელმა მოწყობილობებმა პროცესორის ტემპში მოასწროს ინფორმაციის გაცვლა. აღნიშნულის გამო ზოგჯერ მაგისტრალში გათვალისწინებულია როგორც სინქრონული, ისე ასინქრონული გაცვლის შესაძლებლობა. ამ დროს სინქრონული გაცვლა არის ძირითადი და საკმაოდ

სწრაფი, ხოლო ასინქრონული გაცვლა მხოლოდ ნელმოქმედი შემსრულებლებისათვის გამოიყენება.

გაცვლის გამოყენებულ სახეზე დამოკიდებულებით განასხვავებენ მიკროპროცესორული სისტემების სინქრონულ და ასინქრონულ მაგისტრალებს.

7.3. ინფორმაციის გაცვლის ციკლები

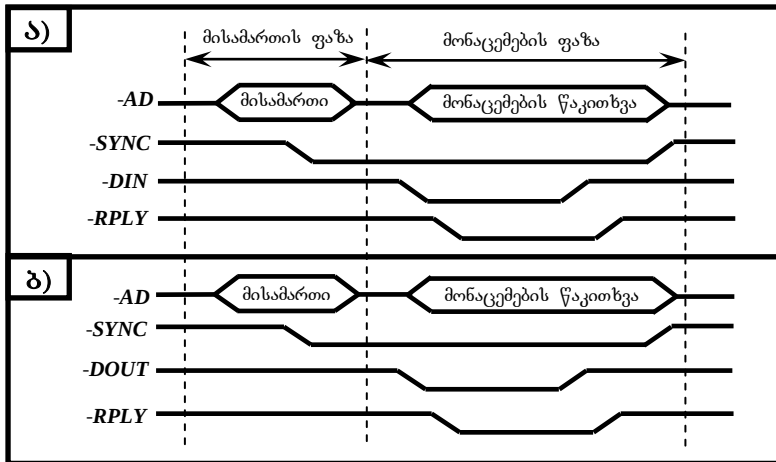
7.3.1. ინფორმაციის პროგრამული გაცვლა

ინფორმაციის პროგრამული გაცვლის პროცესი სიმარტივისათვის კერძო ორი ტიპური მაგალითის ფორმით განვიხილოთ. პირველ მაგალითში გაცვლისათვის გამოიყენებთ ფირმა **DEC**-ის (**D**igital **E**quipm-**e**nt **C**orporation) მიერ დამუშეებულ **Q**-სალტეს, ხოლო მეორე მაგალითში - ფირმა **IBM**-ის მიერ შემოთავაზებულ სინქრონულ არამულტიპლექსირებულ **ISA** (**I**ndustrial **S**tandard **A**rchitecture) სალტეს. აღვნიშნავთ, რომ **Q**-სალტე ფართოდ გამოიყენება როგორც მიკროკომპიუტერებში, ისე სამრეწველო კონტროლერებში, ხოლო **ISA**-სალტე - პერსონალურ კომპიუტერებში. ორივე მაგალითში სიგნალის სახელწოდების წინ «**მინუსი**» **ნიშნის** არსებობა ნიშნავს რომ აქტიურ სიგნალს აქვს დაბალი, ხოლო პასიურ სიგნალს – მაღალი დონე; «**მინუსი**» **ნიშნის არარსებობისას** აქტიურ სიგნალს აქვს მაღალი, ხოლო პასიურ სიგნალს – დაბალი დონე.

■ **I მახაღიტი.** პროგრამული გაცვლა **Q**-სალტის გამოყენებით. **Q**-სალტით ინფორმაციის გაცვლის პროცესში არსებული წაკითხვისა (შეტანისა) და ჩაწერის (გამოტანის) ციკლების გამარტივებული დროითი დიაგრამები **7.3** ნახაზზეა მოყვანილი.

ინფორმაციის გაცვლის ციკლის დასაწყისში (**მისამართის ფაზაში**) პროცესორი მისამართი/მონაცემების (**AD**) სალტეზე გამოიტანს მისამართის კოდს. ამ სალტეზე გამოიყენება **უარყოფითი ლოგიკა**. **AD** სალტეზე სიგნალების საშუალო დონე იმას აღნიშნავს, რომ დროის მოცემულ ინტერვალებში არსებული სიგნალების მდგომარეობა არაა მნიშვნელოვანი. მისამართის **სტრობირებისათვის** გამოიყენება ასევე პროცესორის მიერ გამოტანილი უარყოფითი **-SYNC** სიგნალი. მისი წინა (უარყოფითი) ფრონტი გვიჩვენებს, რომ **AD** სალტეზე გამოტა-

ნილია საჭირო (მოქმედი) მისამართი. მისამართის ფაზა ერთნაირია ჩაწერისა და წაკითხვის ციკლებში.



ნახ. 7.3. Q- სალტით წაკითხვის (ა) და ჩაწერის (ბ) ციკლი

საკუთარ კოდის მიღების (ამოცნობის) შემდეგ შეტანა/გამოტანის მოწყობილობა ან მეხსიერება (შემსრულებელი) დაიწყებს მზადებას ინფორმაციის გასაცვლელად. სტრობირების **-SYNC** სიგნალის დაწყებიდან (მისი უარყოფითი ფრონტიდან) გარკვეული დროის გავლის შემდეგ პროცესორი მოხსნის მისამართს და დაიწყებს **მონაცემების ფაზას**.

წაკითხვის ციკლის მონაცემების ფაზაში (ნახ. 7.3,ა) პროცესორი გამოიტანს მონაცემების წაკითხვის სტრობის **-DIN** სიგნალს, რომლის საპასუხოდ იმ მოწყობილობამ, რომელსაც მიმართავს პროცესორი (შემსრულებელი) უნდა გამოიტანოს მონაცემების (წასაკითხი მონაცემების) კუთვნილი კოდი. იმავდროულად ამ მოწყობილობამ გაცვლის დასამოწმებელი **-RPLY** სიგნალით უნდა დაადასტუროს ოპერაციის შესრულება.

შემსრულებელ მოწყობილობებს შორის რომ არ წარმოიშვას კონფლიქტები, **-RPLY** სიგნალისათვის გამოსასვლელ კასკადად გამოიყენება ღია კოლექტორიანი (**OC ტიპის**, იხ. §1.4.2) კასკადი. პროცესორი **-RPLY** სიგნალის მიღების შემდეგ ამთავრებს მუშაობას. ამისათვის იგი მოხსნის **-DIN** და **-SYNC** სიგნალებს. შემსრულებელ-

ლმა მოწყობილობამ **-DIN** სიგნალის მოხსნის საპასუხოდ **AD** სალტედან უნდა მოხსნას მონაცემების კოდი და დაასრულოს დადასტურების **-RPLY** სიგნალი.

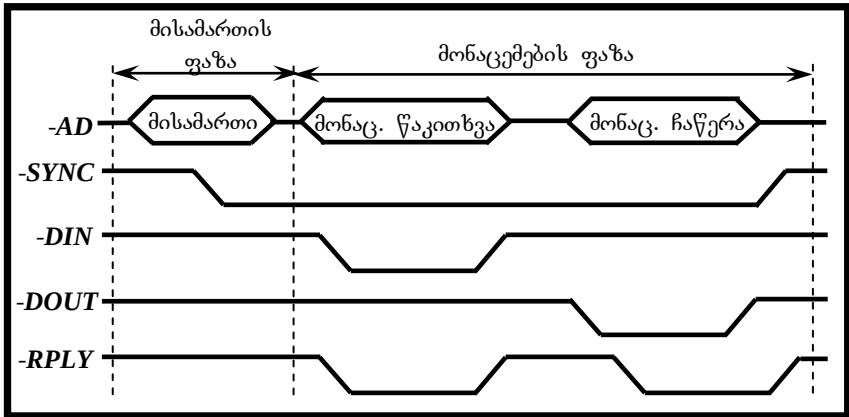
ჩაწერის ციკლის მონაცემების ფაზაში (ნახ.7.3,ბ) პროცესორი **AD** სალტეზე გამოიტანს ჩასაწერი მონაცემების კოდს, რომელსაც თან ახლავს მონაცემების ჩაწერის სტრობის უარყოფით **-DOUT** სიგნალი. შემსრულებელმა მოწყობილობამ ამ სიგნალის მიხედვით პროცესორიდან უნდა მიიღოს მონაცემები და წარმოშვას ინფორმაციის გაცვლის დამადასტურებელ **-RPLY** სიგნალი. სიგნალ **-RPLY**-ის მიღების შემდეგ პროცესორი ამთავრებს ინფორმაციის გაცვლის ციკლს. ამისათვის იგი **AD** სალტიდან მოხსნის მონაცემების კოდსა და **-DOUT** სიგნალს. ამ უკანასკნელის მოხსნის საპასუხოდ შემსრულებელმა მოწყობილობამ უნდა დაამთავროს მადასტურებელი **-RPLY** სიგნალი; და ბოლოს, პროცესორი მოხსნის **-SYNC** სიგნალს.

ზემოთ აღნიშნულის თანახმად, განხილული სალტით მისამართი გადაიცემა სინქრონულად (მომხმარებლის მიერ მისი მიღების დაუდასტურებლად), ხოლო მონაცემები – ასინქრონულად, ე. ი. შემსრულებელმა მოწყობილობამ აუცილებლად უნდა დაადასტუროს რომ მან გასცა ან მიიღო მონაცემები. დადგენილი დროის განმავლობაში დადასტურების **-RPLY** სიგნალის არარსებობას პროცესორი ავარიულ სიტუაციად აღიქვამს. პრინციპულად შესაძლებელია მისამართის ასინქრონულად გადაცემაც. ამით გაიზრდება გაცვლის საიმედოობა, მაგრამ შეიძლება შემცირდეს გაცვლის სიჩქარე.

Q-bus მაგისტრალზე წაკითხვისა და ჩაწერის ციკლების გარდა გამოიყენება «**შეტანა-პაუზა -გამოტანის** » («**მოდიფიცირება-ჩაწერა**») ტიპის ციკლი. მისი გამარტივებული დიაგრამა **7.4** ნახაზზეა წარმოდგენილი.

ამ ციკლში **სამისამართო ფაზა** ზუსტად ისევე სრულდება, როგორც წაკითხვისა (შეტანის) და ჩაწერის (გამოტანის) ციკლებში. **მონაცემების ფაზაში** კი პროცესორი ჯერ წაკითხავს სამისამართო ფაზაში მითითებულ მისამართზე არსებულ მონაცემს, დაამუშავებს მას და შემდეგ მას იმავე მისამართზე ჩაწერს. წაკითხვისათვის გამოიყენება წაკითხვის **-DIN** სტრობი, ხოლო ჩაწერისათვის – ჩაწერის **-DOUT** სტრობი. შემსრულებელი მოწყობილობა **-DIN** სიგნალის საპასუხოდ საკუთარ მონაცემებს გაიტანს **AD** სალტეზე, ხოლო

-DOUT სიგნალის საპასუხოდ იგი მიიღებს მონაცემებს **AD** სალტედან. წაკითხვისა და ჩაწერის ციკლების ანალოგურად შემსრულებელი მოწყობილობა მის მიერ თითოეული ოპერაციის შესრულებას ადასტურებს **-RPLY** სიგნალით. «შეტანა-პაუზა-გამოტანის» ციკლის სიდიდე აღემატება წაკითხვისა და ჩაწერის ცალ-ცალკე აღებული ციკლების სიდიდეებს, მაგრამ ჩამოუვარდება ამ ციკლების ჯამურ სიდიდეს (რადგან მისთვის მხოლოდ ერთი სამისამართო ფაზაა საკმარისი). პროცესორი «შეტანა-პაუზა-გამოტანის» ციკლის დასაწყისში გამოიძეშავებს **-SYNC** სიგნალს და მას შეინახავს მთელი ციკლის დამთავრებამდე.

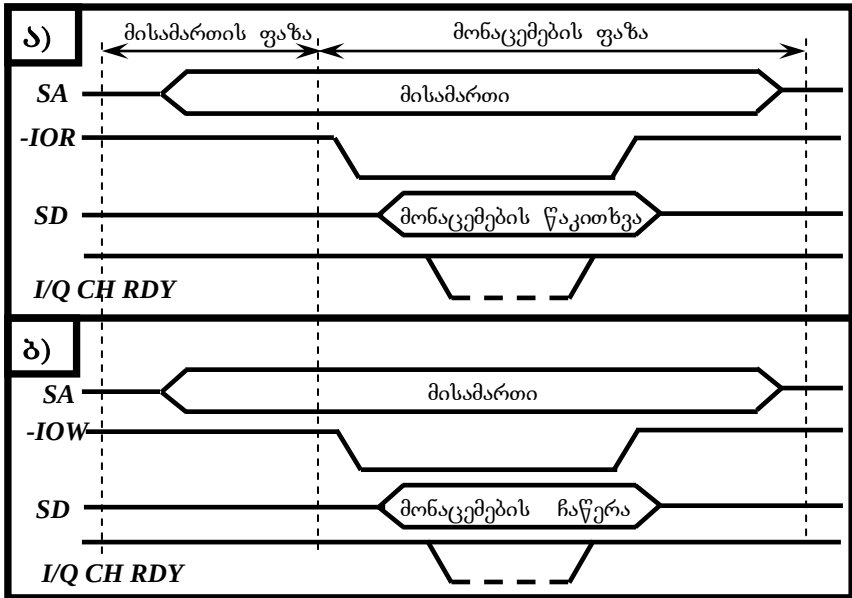


ნახ. 7.4. ციკლი «შეტანა-პაუზა-გამოტანა» Q-სალტით

II მახასიათებელი. პროგრამული გაცვლა **ISA** სალტის გამოყენებით. **ISA** სალტით შეტანა/გამოტანის მოწყობილობაში ჩაწერისა და მოწყობილობიდან წაკითხვის გამართივებული ციკლები **7.5** ნახაზზეა მოყვანილი.

ორივე ციკლი იწყება პროცესორის (მაგალბლის) მიერ მისამართის **SA** სალტზე მისამართის კოდის გამოტანით (ამ სალტზე ლოგიკა დადებითია). მისამართი **SA** სალტზე რჩება ციკლის დამთავრებამდე. ორივე ციკლისათვის ერთნაირი **მისამართის ფაზა** მთავრდება მონაცემების გაცვლის **-IOR** ან **-IOW** სტრობის დაწყებისას. მისამართის ფაზის განმავლობაში შემსრულებელმა მოწყობილობამ უნდა მიიღოს მისამართის კოდი და ამოიცნოს ან ვერ ამოიცნოს იგი. ამო-

ცნობის შემთხვევაში შემსრულებელი მოწყობილობა დაიწყებს ინფორმაციის გაცვლისათვის მზადებას.



ნახ. 7.5. ISA –ს საღვთო შეტანა/გამოტანის მოწყობილობიდან წაკითხვის (ა) და მასში ჩაწერის (ბ) ციკლი

წაკითხვის ციკლის მონაცემების ფაზაში (ნახ. 7.5,ა) პროცესორი გამოიტანს შეტანა/გამოტანის მოწყობილობიდან მონაცემების წაკითხვის **-IOR** სიგნალს. ამის საპასუხოდ შემსრულებელმა მოწყობილობამ მონაცემის **SD** საღვთზე უნდა გასცეს მონაცემების საკუთარი კოდი (წასაკითხი მონაცემები). მონაცემების საღვთზე ლოგიკა დადებითია. დადებითი დროის გავლის შემდეგ პროცესორი მოხსნის გაცვლის **-IOR** სტრობს, რომლის შემდეგ **SA** საღვთიდანაც მოიხსნება მისამართის კოდი. ციკლი მთავრდება შემსრულებლის სწრაფმოქმედების გაუთვალისწინებლად.

ზემოთ აღწერილი პროცესი მიმდინარეობს **ინფორმაციის სინქრონული გაცვლის დროს**, მაგრამ **ISA** მაგისტრალზე ინფორმაციის ასინქრონული გაცვლა გათვალისწინებულია. ამისათვის გამოიყენება არხის (მაგისტრალის) მზადყოფნობის **I/Q CH RDY** სიგნალი. შემ-

სრულეულ მოწყობილობებს შორის კონფლიქტების წარმოშობის თავიდან ასაცილებლად აღნიშნული სიგნალის გამოსასვლელ კასკადად გამოიყენება **OC-ტიპის კასკადი** (იხ. §1.4.2). სინქრონული გაცვლის დროს **I/Q CH RDY** სიგნალი ყოველთვის დადებითია, მაგრამ ნელ-მოქმედ შემსრულებელ მოწყობილობას, რომელიც პროცესორის ტემპით ვერ მუშაობს, შეუძლია ეს სიგნალი მოხსნას, ე. ი. იგი ნულოვანი გახადოს ინფორმაციის გაცვლის სტრობის დაწყებისთანავე. ასეთი სიტუაციის დროს პროცესორი გაახანგრძლივებს გაცვლის სტრობს და **I/Q CH RDY** სიგნალის ხელახლა დადებითად გახდომამდე გადაავადებს ციკლის დამთავრებას. სიმარტივისათვის შეიძლება ჩავთვალოთ, რომ შემსრულებელი მოწყობილობა მოცემულ შემთხვევაში წარმოქმნის გაცვლის დამთავრებისათვის მოუშზადებლობის მაჩვენებელ უარყოფით სიგნალს. ამ სიგნალის არსებობის განმავლობაში ჩერდება მაგისტრალზე გაცვლის პროცესი.

Q-bus მაგისტრალზე ასინქრონული გაცვლისაგან **ISA** მაგისტრალზე იგივე გაცვლა შემდეგი ნიშნით განსხვავდება. **Q-bus**-ის დროს დადასტურების სიგნალი აუცილებელია, ხოლო **ISA**-ს შემთხვევაში მოუშზადებლობის შესახებ ნიშანი შემსრულებელი არ წარმოქმნის თუ იგი შეძლებს პროცესორის ტემპით მუშაობას. სამაგიეროდ ციკლის ყოველი დასრულების მომენტში პროცესორი **Q-bus**-ის შემთხვევაში ყოველთვის დარწმუნებულია, რომ შემსრულებელმა მოწყობილობამ მოასწრო მოთხოვნილი ოპერაციის შესრულება, ხოლო **ISA**-ს შემთხვევაში არა.

ჩაწერის ციკლის მონაცემების ფაზაში (ნახ. 7.5,ბ) პროცესორი შეტანა/გამოტანის მოწყობილობაში ჩაწერის **-IOW** სტრობის თანხლებით მონაცემის **SD** სალტზე გამოიტანს ჩასაწერი მონაცემების კოდს. ამ სიგნალის მიღების შემდეგ შემსრულებელმა მოწყობილობამ **SD** სალტედან უნდა შეიტანოს ჩასაწერი მონაცემების კოდი. ეს თუ პროცესორი მუშაობის ტემპით ვერ განახორციელა, მაშინ აღნიშნულ მოწყობილობას შეუძლია **-IOW** სიგნალის წინა ფრონტის მიღების შემდეგ საჭირო დროით მოხსნას **I/Q CH RDY** სიგნალი, რის შედეგადაც პროცესორი გადაავადებს ჩაწერის ციკლის დამთავრებას.

განხილული მაგალითები ვერ ამოწურავს ნახსენები მაგისტრალებით ინფორმაციის გაცვლის ყველა დეტალს. მათი საშუალებით მხოლოდ გაცვლის ძირითადი პრინციპებია ილუსტრირებული.

7.3.2. შეწყვეტით ინფორმაციის გაცვლა

შეწყვეტის რეჟიმში ინფორმაცია იმავე პრინციპებით გაიცვლება როგორც პროგრამული გაცვლის დროს, მაგრამ მას ახასიათებს მთელი რიგი სპეციფიკური თავისებურება.

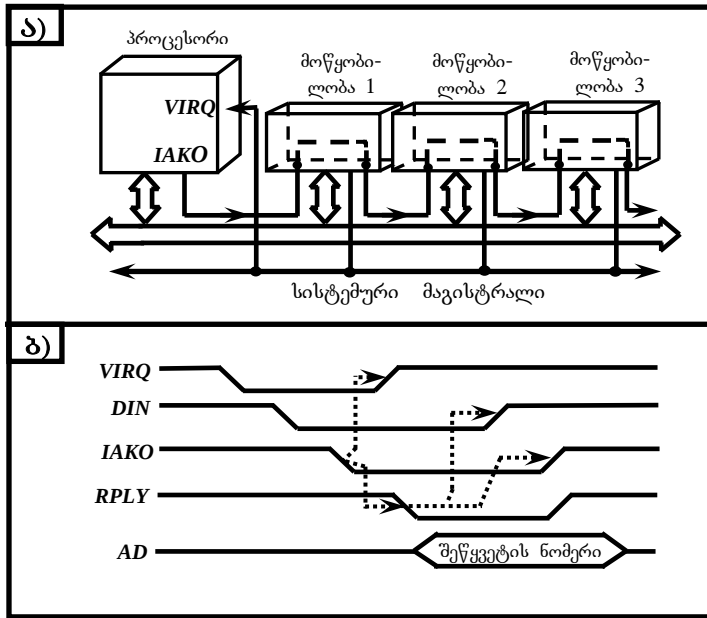
მიკროპროცესორულ სისტემებში ძირითადად არსებობს შემდეგი ორი სახის შეწყვეტები: **1) ვექტორული შეწყვეტა**, რომელის დროსაც აუცილებელია მაგისტრალით წაკითხვის ციკლის ორგანიზება; **2) რადიალური შეწყვეტა**, რომელთა დროსაც მაგისტრალით რაიმე ციკლის ორგანიზება საჭირო არ არის.

ზოგადად, მიკროპროცესორულ სისტემებში ხშირია შეწყვეტა, ამიტომ პროცესორს სჭირდება ჰქონდეს ინფორმაცია კონკრეტული შეწყვეტის **ნომრის** (ანუ, როგორც ხშირად ამბობენ, **ვექტორის მისამართის**) შესახებ.

ვექტორული შეწყვეტის დროს შეწყვეტის ნომრის კოდი პროცესორს შეწყვეტის გამომთხოვი შეტანა/გამოტანის მოწყობილობისაგან გადაეცემა. ამისათვის პროცესორი ჩაატარებს მაგისტრალით წაკითხვის პროცესს და მონაცემების სალტით იღებს შეწყვეტის ნომრის კოდს. შეწყვეტის გამომთხოვმა მოწყობილობამ ვინაიდან არ იცის, მიაქცევს თუ არა მას ყურადღებას პროცესორი, ამიტომ მოცემულ ციკლში არ გამოიყენება მისამართის სალტე. ამ შემთხვევაში შეტანა/გამოტანის ყველა მოწყობილობისათვის საკმარისია მაგისტრალში შეწყვეტის მხოლოდ ერთი გამომთხოვა არებობდეს. ასეა, მაგალითად, **Q-bus** მაგისტრალში,

შეწყვეტებში მონაწილე სიგნალების **Q-bus** მაგისტრალში გავრცელების სქემა **7.6,ა** ნახაზზე, ხოლო შეწყვეტის ციკლის მოთხოვნისა და მიწოდების გამართივებული დროითი დიაგრამა **7.6,ბ** ნახაზზეა მოყვანილი.

შეწყვეტა გამოითხოვება უარყოფითი **-VIRQ** სიგნალით, რომლის ფორმირება შეუძლია შეწყვეტის მსურველ ნებისმიერ მოწყობილობას. მათ შორის კონფლიქტის წარმოშობის თავიდან ასაცილებლად **-VIRQ** სიგნალისათვის გამოსასვლელ კასკადად გამოიყენება **ღია კოლექტორიანი გამოსასვლელი OC კასკადი**. სიგნალ **-VIRQ**-ს მიღების შემდეგ პროცესორი მიმდინარე ბრძანების შესრულების დამთავრების შემდეგ მოწყობილობას მისცემს შეწყვეტის ნებას; ამი-



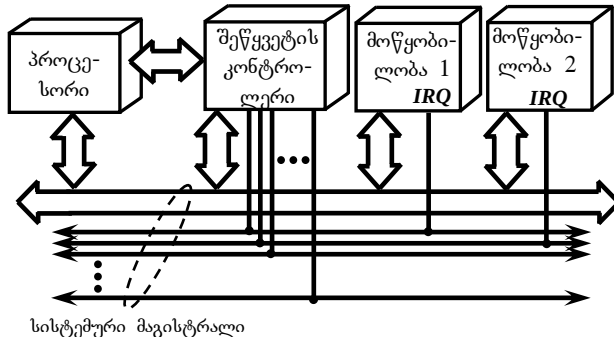
ნახ. 7.6. ვექტორულ შეწვევებში მონაწილე სიგნალების Q-bus მაგისტრალში გავრცელების სქემა (ა) და აღნიშნული შეწვევების მოთხოვნა/მიწოდების ციკლის გამარტივებული დროითი დიაგრამა (ბ)

სათვის ის გამოიტანს მონაცემების წაკითხვის $-DIN$ და შეწვევის ნებადართვის $-IAKO$ სიგნალს. უკანასკნელი სიგნალი შეეცდება მიმდევრობით გაიაროს პოტენციალურად შეწვევების გამომთხოვი ყველა მოწყობილობა, მაგრამ მას გზას გადაუკეტავს შეწვევების რეალურად გამომთხოვი მოწყობილობა. ამის შედეგად აღმოჩნდება, რომ თუ შეწვევა ერთდროულად გამოითხოვა რამდენიმე მოწყობილობამ, სიგნალს მიიღებს პროცესორთან ახლო მდგომი მხოლოდ ერთი მათგანი. კონფლიქტების გადაწყვეტის ასეთ მექანიზმს ზოგჯერ **გეოგრაფიულ პრიორიტეტს** (ან **მწკვივობრივ პრიორიტეტს**, **Daisy Chain**-ს) უწოდებენ. შეწვევების გამომთხოვმა მოწყობილობამ $-IAKO$ სიგნალის მიღების შემდეგ უნდა მოხსნას საკუთარი $-VIRQ$ სიგნალი.

აღნიშნულის შემდეგ პროცესორი შეასრულებს შეწვევების ნომრის წაკითხვის **უმისამართოდ წაკითხვის ციკლს**. მოწყობილობამ, რომელსაც გამოეყო შეწვევა, $-DIN$ და $-IAKO$ სიგნალების მიღების

შემდეგ მისამართი/მონაცემების **AD** სალტზე უნდა გასცეს შეწყვეტის ნომერი (შეწყვეტის მისამართის კოდი) და გაიტანოს დადასტურების **-RPLY** სიგნალი. პროცესორი წაიკითხავს ამ კოდს და **-DIN**, **-IAKO** სიგნალების მოხსნის გზით დაასრულებს უმისამართოდ წაკითხვის ციკლს.

რადიალური შეწყვეტის დროს მაგისტრალში შეწყვეტის მოთხოვნის ზაზების რაოდენობა შესაძლო სხვადასხვა შეწყვეტის რაოდენობის ტოლია. მამასადამე, შეწყვეტის სარგებლობის მსურველი შეტანა/გამოტანი თითოეული მოწყობილობა საკუთარი განცალკევებული არხით აგზავნის შეწყვეტის გამოთხოვის სიგნალს. პროცესორი შეწყვეტის ნომერს ამოიცნობს იმ ზაზის ნომრის მიხედვით, რომლიდანაც იგი იღებს შეწყვეტის სიგნალს. ამ დროს არ არსებობს მაგისტრალით ინფორმაციის გაცვლის არავითარი ციკლი. რადიალური შეწყვეტის დროს სისტემაში ჩვეულებრივ ჩაირთვება შეწყვეტის მოთხოვნის სიგნალების დამამუშავებელი კონტროლერი. სწორედ ასეა ორგანიზებული შეწყვეტები, მაგალითად, **ISA** მაგისტრალში.



ნახ.7.7. მაგისტრალზე რადიალური შეწყვეტების ორგანიზებისათვის საჭირო შეწყვეტების სტრუქტურა

მაგისტრალის დროს შეწყვეტით ინფორმაციის გაცვლაში მონაწილე მოწყობილობებს შორის არსებული კავშირების გამარტივებული სქემა **7.7** ნახაზზეა მოყვანილი. პროცესორი კონტროლერთან ურთიერთობას ამყარებს როგორც მაგისტრალით (მუშაობის რეჟიმის დასასახად), ისე უმაგისტრალოდ (შეწყვეტათა მოთხოვნების დამუშავების დროს). შეწყვეტათა გამოთხოვათა **IRQ** სიგნალები მაგისტრალის ყველა მოწყობილობას შორის ნაწილდება. **IRQ**-ის თითო-

ეულ ხაზზე მოდის ერთი მოწყობილობა. რადგან ამ ხაზებში კონფლიქტური სიტუაციები არ წარმოიქმნება, ამიტომ მათთვის გამოიყენება **2S ტიპის გამოსასვლელი კასკადი** (იხ. §1.4.2) შეწყვეტის მოთხოვნას წარმოადგენს **IRQ** სიგნალის წინა, დადებითი ფრონტი. რამდენიმე მოწყობილობიდან შეწყვეტის მოსვლის შემთხვევაში მათი შესრულების რიგითობას განსაზღვრავს კონტროლერი.

ორივე სახის შეწყვეტას აქვს როგორც დადებითი, ისე უარყოფითი მხარეები. კერძოდ, **ვექტორული შეწყვეტა** სისტემას აძლევს უფრო მეტ მოქნილობას, მაგრამ ამ დროს უმისამართო წაკითხვის ციკლების მომსახურებისათვის შეწყვეტის მომთხოვნ თითოეულ მოწყობილობაში საჭიროა დამატებითი აპარატურული კვანძების არსებობა. **რადიალური შეწყვეტის** რაოდენობა სისტემაში ძალიან ბევრი არ არის (მათი რაოდენობა **1**-დან **16**-მდე მერყეობს). ასეთი სახის შეწყვეტის დროს სისტემაში აუცილებლად უნდა არსებობდეს შეწყვეტის კონტროლერი. თითოეული რადიალური შეწყვეტა სისტემური მაგისტრალის მართვის სალტეში დამატებითი ხაზის არსებობას მოითხოვს, სამაგიეროდ რადიალურ შეწყვეტასთან მუშაობა ადვილია, რადგან ყველაფერი დაიყვანება ერთადერთი **IRQ** სიგნალის გამომუშავებაზე და ინფორმაციის გაცვლის არავითარი ციკლი მაგისტრალში საჭირო არ არის.

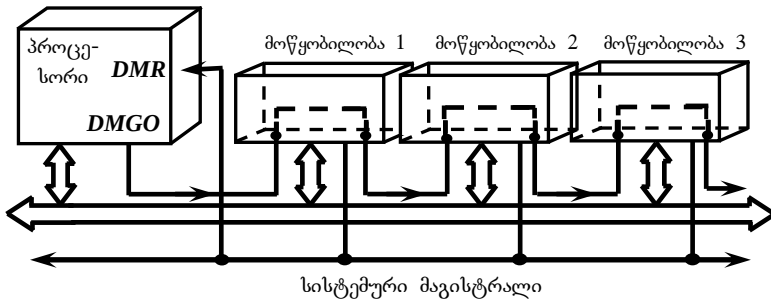
7.3.3. მესხიერებასთან ინფორმაციის უშუალოდ გაცვლა

მესხიერებასთან ინფორმაციის უშუალოდ გაცვლის (**DMA**) რეჟიმის ციკლები იმავე წესებით სრულდება, რა წესებითაც სრულდება პროგრამული გაცვლისა და შეწყვეტების მიწოდების ციკლები.

DMA-რეჟიმში გაცვლის დაწყებამდე მოწყობილობამ, რომელსაც **DMA** სჭირდება, უნდა მოითხოვოს და მიიღოს იგი. **DMA**-ს მოთხოვნისა და მიღების პროცედურა ძალიან ჰგავს შეწყვეტის მოთხოვნისა და მიღების პროცედურას. ორივე შემთხვევაში მომსახურების მომთხოვნმა მოწყობილობამ მოთხოვნის სიგნალი უნდა გაუგზავნოს პროცესორს; ოღონდ **DMA**-ს შემთხვევაში პროცესორმა მომთხოვნ მოწყობილობას იგი სპეციალური სიგნალების დახმარებით უნდა მიაწოდოს, რადგან უშუალოდ გაცვლის განმავლობაში პროცესორი მა-

გისტრალისაგან გამორთულია. **რადიალურ შეწყვეტის** დროს პროცესორს არ მოეთხოვება მისი მიწოდება.

Q-bus მაგისტრალის შემთხვევაში **DMA**-ს მოთხოვნა და მიწოდება შეწყვეტების მოთხოვნისა და მიწოდების მსგავსად ორგანიზდება. **DMA**-ში მონაწილე მოწყობილობათა კავშირების გამარტივებული სტრუქტურა **7.8** ნახაზზეა ნაჩვენები. **DMA**-ს გამოთხოვა/მიწოდების დროითი დიაგრამა ძალიან ჰგავს შეწყვეტების გამოთხოვა/მიწოდების დროით დიაგრამას (იხ. ნახ. **7.6,ბ**).

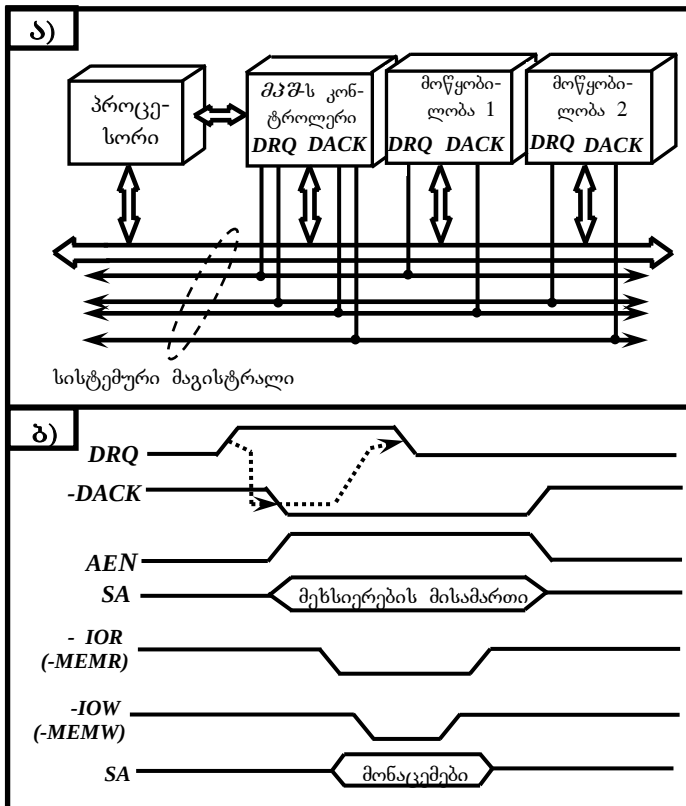


ნახ.7.8. **Q-bus** მაგისტრალის დროს **მპშ**-ს გამოთხოვა/მიწოდების-პროცესში მონაწილე მოწყობილობათა კავშირების სტრუქტურა

DMA-ს მოთხოვნის **DMR** სიგნალი საერთო ხაზით გადაეცემა ყველა მოწყობილობას, რომელსაც სჭირდება **DMA**. ამ ხაზზე გამოიყენება **OC ტიპის გამოსასვლელი კასკადი** (იხ. §1.4.2). პროცესორი **-DMR** სიგნალის მიღების შემდეგ გასცემს **DMA**-ს მიწოდების **DMGO** სიგნალს, რომელიც **IAKO** სიგნალის (იხ. ნახ. **7.6,ა**) ანალოგურია. ეს სიგნალიც ცდილობს, მიმდევრობით გაიაროს ყველა მოწყობილობაში, მაგრამ მას გზას გადაუკეტავს და დაისაკუთრებს პროცესორთან ახლოს მდებარე მოწყობილობა (**გეოგრაფიული პრიორიტეტი**). ამის შემდეგ **DMA**-ს მიმღები მოწყობილობა პროგრამული გაცვლის ციკლების ანალოგურად ჩაატარებს მაგისტრალით გაცვლის ციკლებს. **DMA**-ს ციკლებში ინფორმაცია წაიკითხება მეხსიერებიდან და ჩაიწერება შეტანა/გამოტანის მოწყობილობაში ან პირიქით – წაიკითხება შეტანა/გამოტანის მოწყობილობიდან და გადაიცემა მეხსიერებაში.

ISA მაგისტრალის შემთხვევაში **DMA**-ს მოთხოვნა/მიწოდება ძალიან ჰგავს **რადიალურ შეწყვეტების** რეალიზაციას (ნახ. **7.9,ა**).

სისტემაში ზუსტად ისევე არსებობს **DMA**-ს კონტროლერი. მასში თავს იყრის **DMA**-ს გამოთხოვის **-DRQ** სიგნალები და მისგან გამოდის **DMA**-ს მიწოდების **-DACK** სიგნალები. **DMA**-ს თითოეულ არხთან (და სიგნალების წყვილთან) მიერთებულია **DMA**-ს გამოთხოვი მხოლოდ ერთი მოწყობილობა. არხისათვის (სიგნალებისათვის) გამოიყენება **2S** გამოსასვლელი კასკადი (იხ. §1.4.2). მოწყობილობა, რომელმაც ინფორმაცია მეხსიერებასთან უშუალოდ უნდა გაცვალოს, აგზავნის მოთხოვნის **-DRQ** სიგნალს და საპასუხოდ იღებს მიწოდების **-DACK** სიგნალს. ამის შემდეგ **DMA**-ს კონტროლერი ასრულებს შეტანა/გამოტანის მოწყობილობასა და მეხსიერებას შორის ინფორმაციის გაცვლის ციკლს.



ნახ. 7.9. მაგისტრალის დროს **DMA**-ს მოთხოვნა/მიწოდების კავშირების სტრუქტურა (ა) და **DMA**-ს ციკლი (ბ)

ISA მაგისტრალის შემთხვევაში **DMA**-ს ციკლების გამარტივებული დროითი დიაგრამა **7.9,ბ** ნახაზზეა ნაჩვენები.

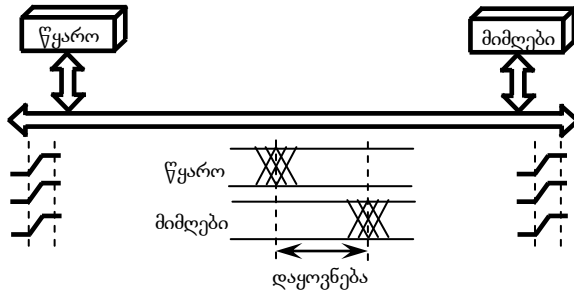
ISA მაგისტრალის შემთხვევაში მენსიერებაში ჩაწერისათვის გამოიყენება **(-MEMW)** სტრობი, ხოლო შეტანა/გამოტანის მაგისტრალში ჩასაწერად - **(-IOW)** სტრობი.; ასევე, მენსიერებიდან წასაკითხად გამოიყენება **(-MER)** სტრობი, ხოლო შეტანა/გამოტანის მოწყობილობიდან წასაკითხად - **(-IOR)** სტრობი. ეს საშუალებას იძლევა მენსიერებასთან ინფორმაციის უშუალოდ გაცვლის ერთ ციკლის განმავლობაში შევასრულოთ ინფორმაციის მენსიერებიდან წაკითხვისა და შეტანა/გამოტანის მოწყობილობაში მისი ჩაწერის, ან შეტანა/გამოტანის მოწყობილობიდან ინფორმაციის წაითხვისა და მენსიერებაში მისი ჩაწერის ოპერაციები. ამ დროს მისამართის სალტზე გამოიტანება მენსიერების მისამართი, ხოლო შეტანა/გამოტანის მისამართი შეიცვლება ერთადერთი **AEN** სიგნალით. ბუნებრივია, რომ მენსიერებასთან ინფორმაციის უშუალოდ გაცვლის რეჟიმში შეტანა/გამოტანის მხოლოდ ის მოწყობილობა მონაწილეობს, რომელიც წინასწარ მოითხოვა და ამის საფუძველზე მიიღო **DMA**. ასეთი გამარტივებული დამისამართების გამო შეტანა/გამოტანის მოწყობილობებს შორის არავითარი კონფლიქტი არ წარმოიშობა.

7.4. მაგისტრალში სიგნალების გავრცელების პროცესი

მაგისტრალსა და სალტებში ინფორმაციის გაცვლის ორგანიზების დროს უნდა გავითვალისწინოთ როგორც სალტებში სიგნალების გავრცელებასთან, ისე თავად სალტების ბუნებასთან დაკავშირებული რამდენიმე უმნიშვნელოვანესი მომენტი. საწინააღმდეგო შემთხვევაში სისტემაში შემაჯალი ციფრული მოწყობილობების მთელი ლოგიკის უშეცდომოდ დაპროექტების მიუხედავად მიკროპროცესორული სისტემა ან უბრალოდ არ იმუშავებს, ან იმუშავებს არამდგრადად.

მიკროპროცესორული სისტემის სალტე (მაგისტრალი) მიკროსქემაში თუ არ არის ჩაშენებული და გარედანაა გაყვანილი, მაშინ საჭიროა გავითვალისწინოთ გრძელ ხაზებში სიგნალების გავლის თავისებურებები. მიუხედავად იმისა, რომ მაგისტრალი ძალიან გრძელი არ არის (მისი სიგრძე ორ ათეულ სანტიმეტრს არ აღწარბებს), ზემოთ აღნიშნული თავისებურებების გათვალისწინება მაინც აუცილებელია

გაცვლის სინქრონიზებისათვის. მაგისტრალში სიგნალების გავრცელებაზე ზემოქმედებს შემდეგი ფაქტორები:



ნახ. 7.10. სალტეში სიგნალების გავრცელების პროცესი

1) მაგისტრალის ხაზებში სიგნალების გავრცელების დაყოვნებათა ჯამური სიდიდე; 2) სალტის სხვადასხვა ხაზში სიგნალების ურთიერთგანსხვავებული დაყოვნებით გავრცელება; 3) კავშირის ხაზებზე სიგნალების არაერთდროული გამოტანა; 4) მაგისტრალში გამავალ სიგნალთა ფრონტების დამახინჯება; 5) კავშირის ხაზების ბოლოებიდან სიგნალების არეკვლა (ნახ. 7.10).

ყველა ამ ფაქტორის გასათვალისწინებლად გაცვლის სტანდარტული მაგისტრალებისა და პროტოკოლების შემქმნელები ყოველთვის ითვალისწინებენ ინფორმაციის გაცვლაში მონაწილე სიგნალებს შორის აუცილებელ დაყოვნებებს. ამასთანავე ამ დაყოვნებებს ისე ირჩევენ, რომ სიგნალის მიმღებ მოწყობილობას რჩებოდეს ამ სიგნალის დასამუშავებლად საკმარისი დრო. ყოველი ახალი მაგისტრალის დამუშავებისას ზემოთ აღნიშნულის გათვალისწინება სავალდებულოა.

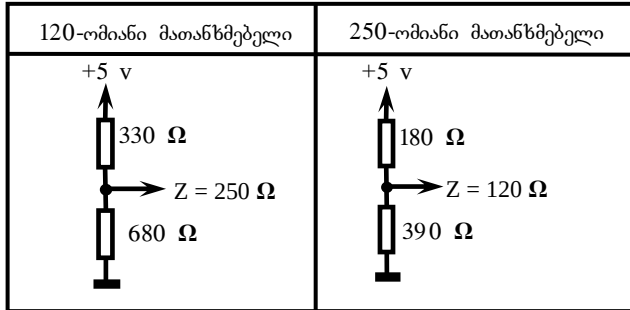
აღნიშნულიდან ნათელია, რომ დაყოვნებების შემცირების გზით რომელიმე სტანდარტული პროტოკოლის «მოდერნიზება» ძალიან სასიფათოა. ზუსტად ასევე სასიფათოა პროტოკოლის შეუცვლელად მაგისტრალის დაგრძელების მცდელობა, რომლის დროსაც იზრდება ხაზებსა და სალტებში სიგნალის გავრცელების დაყოვნება. ამგვარი «მოდერნიზაციისადმი» განსაკუთრებით მგრძნობიარეა სინქრონული მაგისტრალები, რომლებშიც სავალდებულო არ არის თითოეული ოპერაციის შესრულების დადასტურება.

მაგალითად, **გაცვლის ციკლში მისამართის ფაზის ხანგრძლივობა** შემდეგნაირად ამოირჩევა. სამისამართო ფაზის განმავლობაში მისა-

მართის კოდის ყველა თანრიგის ყველა, თუნდაც პროცესორის მიერ არა ერთდროულად ფორმირებული, სიგნალი სალტის საკუთარი სადენებით უნდა მივიღეს შემსრულებელ მოწყობილობამდე; ხოლო ამ უკანასკნელმა უნდა მიიღოს და დაამუშაოს მისამართის ეს კოდი (ე.ი. უცხო მისამართისაგან უნდა განასხვავოს საკუთარი მისამართი). პროცესის გარანტირებულად შესრულებისათვის სამისამართო ფაზის რეალური ხანგრძლივობა რამდენადმე უნდა აღემატებოდეს მინიმალურად აუცილებელ ხანგრძლივობას.

ზუსტად ასევე, **წაკითხვის ციკლში მონაცემების ფაზის ხანგრძლივობა** ისე უნდა შეირჩეს, რომ მის განმავლობაში: **1)** შემსრულებელმა მოწყობილობამ მოასწროს წაკითხვის სტრობის მიღება და მონაცემების სალტზე წაკითხული მონაცემების გატანა; **2)** აღნიშნული კოდი მივიღეს პროცესორამდე; **3)** პროცესორმა მოასწროს მისი წაკითხვა.

ამის შემდეგ პროცესორი მოხსნის წაკითხვის სტრობს, სიგნალის ეს უკანა ფრონტი დაყოვნებით მივა შემსრულებელ მოწყობილობამდე, რომელიც ასევე დაყოვნებით მოხსნის მონაცემების საკუთარ კოდს. ანალოგიური პროცესი მიმდინარეობს **ჩაწერის ციკლშიც**.



ნახ. 7.11. Q-bus მაგისტრალის ბოლო მათანხმებულები

მაგისტრალში გავრცელებული სიგნალების ფორმის გასაუმჯობესებლად ზოგჯერ მაგისტრალის ხაზის ბოლოებში გამოიყენება ბოლო მათანხმებულები (ტერმინატორები). მათი გამოყენება მაშინაა განსაკუთრებით მნიშვნელოვანი, როდესაც მაგისტრალის დასაშვები სიგრძე რამდენიმე მეტრს აღემატება. მაგალითად, **Q-bus** მაგისტრალის შემთხვევაში გამოიყენება **120-ომიანი** და **220-ომიანი** მათანხმებულები (ნახ.7.11).

მათანხმებლების ჩართვის დროს იცვლება მაგისტრალის ხაზებზე მომუშავე გადამცემების სადატვირთო უნარი. **ISA** მაგისტრალში მსგავსი მათანხმებები არ გამოიყენება, თუმცა ზოგიერთ ხაზებზე მიერთებულია რეზისტორები, რომელთა მეორე ბოლოები მიერთებულია კვების სალტესთან (ასეთებია ხაზები, რომელთა გამოსასვლელ კასკადებად გამოიყენება **OC ტიპის კასკადები**, იხ.**§1.4.2**).

მაგისტრალს შეიძლება მიუერთდეს გამოსასვლელი დენის მომხმარებელი რამდენიმე მოწყობილობა, ამიტომ მაგისტრალის ხაზებზე მომუშავე გადამცემთა გამოსასვლელმა კასკადებმა უნდა უზრუნველყოს მაღალი გამოსასვლელი დენები. მაგისტრალური გადამწოდების მიერ მოთხოვნილი **გამოსასვლელი დენების** ტიპური სიდიდეები იცვლება **20-დან 30 მილიამპერამდე** ფარგლებში. იმავდროულად გადამცემების გადატვირთვის გამოსარიცხად საჭიროა მცირე იყოს მაგისტრალურ მიმღებებთა შესასვლელი დენები. მაგისტრალური მიმღებების **შესასვლელი დენები 0,2-დან 0,8 მილიამპერამდე** ფარგლებში უნდა იცვლებოდეს.

VIII ტავი მაგისტრალის მოწყობილობათა ფუნქციები

მიკროპროცესორული სისტემის მაგისტრალთან მიერთებული ძირითადი მოწყობილობებია პროცესორი, მეხსიერება და შეტანა/გამოტანის მოწყობილობები. მოკლედ განვიხილოთ თითოეული მათგანის ფუნქციები, აგრეთვე ავებისა და მაგისტრალთან მიერთების პრინციპები.

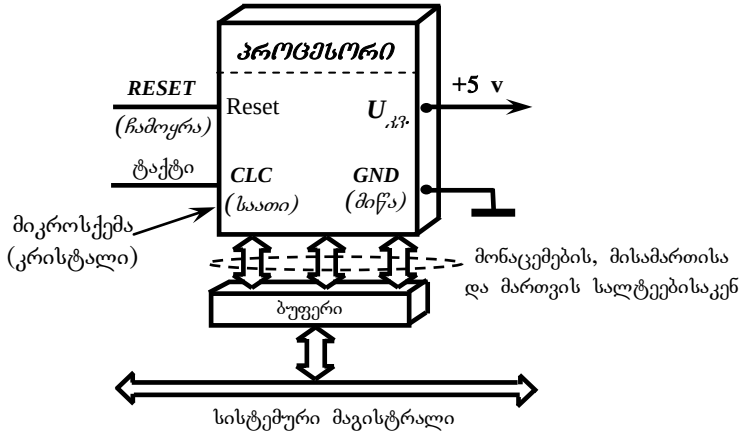
8.1. მიკროპროცესორი და მისი ფუნქციები

მიკროპროცესორს (ნახ.8.1), რომლის რაობასაც ზემოთ გავეცანით, ადრეულ წლებში რამდენიმე მიკროსქემისაგან წარმოქმნილი კომპლექტის სახე ჰქონდა, მაგრამ დღეისათვის ამ სახით მას პრაქტიკულად არ ავებენ. თანამედროვე მიკროპროცესორი წარმოადგენს მისამართის, მონაცემებისა და მართვის სალტებთან დაკავშირებული სამი, აგრეთვე სხვა დამხმარე ფუნქციების შესასრულებლად აუცილებელი სხვადასხვა დამატებითი გამომყვანის მქონე ერთ მიკროსქემას. გამომყვანთა რაოდენობის შესამცირებლად ზოგჯერ ახდენენ სიგნალებისა და სალტების მულტიპლექსირებას.

პროცესორის უმნიშვნელოვანესი პარამეტრებია მისი მონაცემებისა და მისამართის სალტეთა თანრიგიანობა და მართვის სალტეში არსებული მმართველი სიგნალების რაოდენობა. მონაცემების სალტის თანრიგიანობა განსაზღვრავს სისტემის *მუშაობის სიჩქარეს*, მისამართის სალტის თანრიგიანობა – სისტემის *დასაშვებ სირთულეს*, ხოლო მართვის ხაზების რაოდენობა – სისტემის სხვა მოწყობილობებთან პროცესორის მიერ *ინფორმაციის გაცვლის რეჟიმების მრავალფეროვნებასა და ეფექტურობას*.

პროცესორი ტაქტირებადი მოწყობილობაა და ამიტომ სამი ძირითადი სალტისათვის განკუთვნილი გამომყვანების გარდა მას ყოველთვის აქვს გარე *ტაქტური სიგნალის* ანუ კვარცული (*CLK*) რეზონატორის მისაერთებლად განკუთვნილი ერთი ან ორი გამომყვანიც.

რაც უფრო დიდია პროცესორის ტაქტური სიჩქარე, მით უფრო სწრაფად მუშაობს იგი, ე. ი. მით უფრო სწრაფად ასრულებს ბრძანე-



ნახ. 8.1. პროცესორის ჩართვის ბლოკური სქემა

ბებს. აღსანიშნავია რომ პროცესორის სისწრაფეს არა მარტო ტაქტური სიხშირე, არამედ მისი სტრუქტურის თავისებურებებიც განსაზღვრავს. თანამედროვე პროცესორები ბრძანებათა დიდ უმრავლესობას ერთი ტაქტის განმავლობაში ასრულებს და მათ აქვს რამდენიმე ბრძანების პარალელურად შესრულებისათვის საჭირო საშუალებებიც. პროცესორის ტაქტური სიხშირე პირდაპირ და ხისტად არ განსაზღვრავს მაგისტრალში ინფორმაციის გაცვლის სიჩქარეს, რადგან ამ უკანასკნელს ზღუდავს მაგისტრალში სიგნალის დაყოვნებით გავრცელება და ამ დროს წარმოშობილი დამახინჯებები. მაშასადამე, ტაქტური სიხშირე განსაზღვრავს პროცესორის არა გარეგან, არამედ შინაგან სიჩქარეს. ზოგჯერ ტაქტურ სიხშირეს აქვს კვედა და ზედა ზღვრები. ზედა საზღვარზე გადამეტებამ შეიძლება გადაახუროს პროცესორი და წარმოშვას (რეგულარულადაც, რაც ყველაზე უფრო არასასურველია) ამოვარდნები. ამიტომ ამ სიხშირის ცვლილებას ძალიან ფრთხილად უნდა მოვეყიდოთ.

პროცესორში არსებული კიდევ ერთი მნიშვნელოვანი სიგნალია საწყისი **ჩამოყრის** (ჩამოგდების) **RESET სიგნალი**. კვების ჩართვის, ავარიული სიტუაციის, ან პროცესორის «ჩაკიდების» დროს ამ სიგნა-

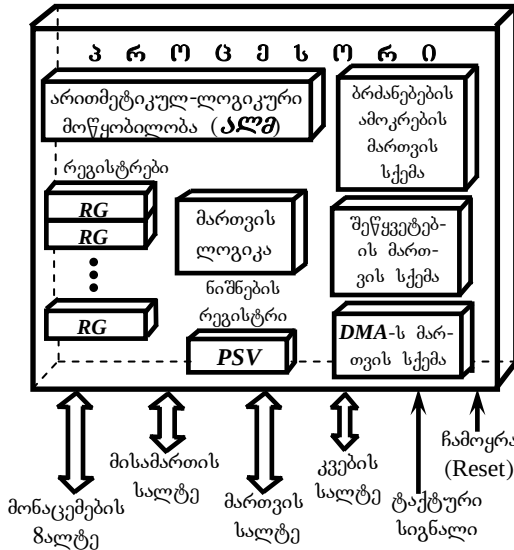
ის მიწოდება იწვევს პროცესორის ინიციალიზაციას (ვარგის მდგომარეობაში მოყვანას), აიძულებს მას შეუდგეს საწყისი აბუშავების პროგრამის შესრულებას. ავარიული სიტუაცია შეიძლება გამოიწვიოს კვების წრედებსა და «მიწაში» არსებულმა დაბრკოლებებმა, მეხსიერებაში მომხდარმა ამოვარდნებმა, გარე მაიონიზებელმა გამოსხივებამ და მრავალმა სხვა მიზეზმა. ამის შედეგად პროცესორმა შეიძლება დაკარგოს პროგრამის შესრულებაზე კონტროლი და რომელიმე მისამართთან გაჩერდეს. სწორედ ამ მდგომარეობიდან გამოსაყვანად გამოიყენება საწყისი ჩამოყრის **RESET** სიგნალი. საწყისი ჩამოყრის ამ შესასვლელით შეიძლება პროცესორს ვაცნობოთ დადგენილ ზომაზე უფრო მეტად კვების ძაბვის შემცირების ფაქტი. ასეთ შემთხვევაში პროცესორი დაიწყებს მნიშვნელოვანი მონაცემების შემანარჩუნებელი პროგრამის შესრულებას. თავისი არსით ეს შესასვლელი რადიალური შეწყვეტის ნაირსა-ხეობად შეიძლება მივიჩნიოთ.

ზოგჯერ მიკროპროცესორის მიკროსქემას განსაკუთრებული სიტუაციების დასამუშავებლად (მაგალითად, გარე ტაიმერიდან შეწყვეტისათვის) შეიძლება ჰქონდეს რადიალური შეწყვეტების კიდევ ერთი-ორი შესასვლელიც.

თანამედროვე პროცესორის კვების სალტეს ჩვეულებრივ აქვს კვების ერთი (+5 ან +3 ვოლტის ტოლი) ძაბვა და საერთო სადენი («მიწა»). ადრეულ პროცესორებს არც თუ ისე იშვიათად კვების რამდენიმე ძაბვა სჭირდებოდა. ზოგიერთ პროცესორებში გათვალისწინებულია დაბალი ენერგომოხმარების რეჟიმი. პროცესორების თანამედროვე, განსაკუთრებით მაღალი ტაქტური სიხშირის მქონე, მიკროსქემები ჩვეულებრივ საკმაოდ დიდ სიმძლავრეს მოიხმარს. ამიტომ კორპუსის ნორმალური საბუთო ტემპერატურის შესანარჩუნებლად მათზე ხშირად რადიატორები, ვენტილატორები, ხოლო ზოგჯერ – სპეციალური მიკრომააცივებიცაა დაყენებული.

მაგისტრალს პროცესორი უერთდება საჭიროებისამებრ დემულტიპლექსირებისა და მაგისტრალის სიგნალების ელექტრული ბუფერირების უზრუნველყოფი *ბუფერული მიკროსქემებით*. ზოგჯერ სისტემური მაგისტრალში მიღებული ინფორმაციის გაცვლის პროტოკოლი არ ემთხვევა პროცესორის სალტეებში გაცვლისათვის გამოყენებულ პროტოკოლს; ამ დროს ბუფერული მიკროსქემები ერთმანეთთან ათანხმებს აღნიშნულ პროტოკოლებს. ზოგჯერ მიკროპროცე-

სორულ სისტემაში გამოიყენება რამდენიმე (სისტემური და ლოკალური) მაგისტრალი. ასეთ შემთხვევაში თითოეული მაგისტრალისათვის გამოიყენება საკუთარი ბუფერული კვანძი. ასეთი სტრუქტურა, მაგალითად, დამახასიათებელია *პერსონალური კომპიუტერებისათვის*.



ნახ. 8.2. მიკროპროცესორის შინაგანი სტრუქტურის გამარტივებული სქემა

კვების ჩართვის შემდეგ პროცესორს მიეწოდება *საწყისი აბუშავების პროგრამის* პირველი ბრძანება და იგი შეუდგება მუდმივ (ენერგოდამოუკიდებელ) მეხსიერებაში წინასწარ ჩაწერილი ამ პროგრამის შესრულებას. მისი დამთავრების შემდეგ პროცესორი გადავა მუდმივ ან ოპერატიულ მეხსიერებაში არსებული ძირითადი პროგრამის შესასრულებლად, რისთვისაც იგი პირველი ბრძანებიდან დაწყებული რეგისტრების დაცვით ამ პროგრამის ყველა ბრძანებას ასრულებს. ძირითადი პროგრამის შესრულების პროცესს იგი შეიძლება დროდადრო მოაციდნოს გარე შეწყვეტებმა **DMA**-ს (იხ. **§6.2**) მოთხოვნებმა.

მეხსიერებიდან ბრძანებებს პროცესორი ამოკრებს მაგისტრალის მიხედვით წაკითხვების ციკლების დახმარებით. აუცილებლობის შემთხვევაში პროცესორი: *1)* ჩაწერის ციკლებით მონაცემებს ჩაწერს

მეხსიერებაში ან შეტანა/გამოტანის მოწყობილობებში; 2) წაკითხვის ციკლებით ამოიკითხავს მონაცემებს მეხსიერებიდან ან შეტანა/გამოტანის მოწყობილობებიდან.

ამგვარად ნებისმიერი პროცესორის ძირითადი ფუნქციებია: 1) შესასრულებელი ბრძანებების ამორჩევა (წაკითხვა); 2) მეხსიერებიდან ან შეტანა/გამოტანის მოწყობილობიდან მონაცემების შეტანა (წაკითხვა); 3) მეხსიერებაში ან შეტანა/გამოტანის მოწყობილობაში მონაცემების გატანა (ჩაწერა); 4) მონაცემების (ოპერანდების) დამუშავება, მათ შორის მათზე არითმეტიკულ-ლოგიკური ოპერაციების შესრულება; 5) მეხსიერების დამისამართება, ე. ი. მეხსიერების იმ მისამართის გაცემა, რომელთანაც უნდა გაიცვალოს ინფორმაცია; 6) შეწყვეტებისა და **DMA**-ს რეჟიმის დამუშავება.

8.2 ნახაზზე მოცემულია მიკროპროცესორის გამარტივებული სტრუქტურული სქემა. გავეცნოთ მასში მოყვანილი კვანძების ძირითად ფუნქციებს.

■ **ბრძანებების ამოკრების მართვის სქემა** განკუთვნილია მეხსიერებიდან ბრძანებების წასაკითხად და მათი გაშიფვრისათვის. ადრეულ მიკროპროცესორებში უკვე ამოღებული ბრძანების შესრულებისა და იმავდროულად მომდევნო ბრძანების ამოღების ოპერაციები ურთიერთშეუთავსებადები იყო და ამიტომ ისინი ერთდროულად ვერ სრულდებოდა. მოგვიანებით **16**-თანრივიან პროცესორებში გამოჩნდა წინა ბრძანების შესრულების პერიოდში რამდენიმე მომდევნო ბრძანების ამორჩევის შესაძლებლობის უზრუნველმყოფი ე.წ. **ბრძანებათა კონვეიერი**. ამ დროს ორი პროცესი სრულდება პარალელურად, რაც ამაღლებს პროცესორის სწრაფმოქმედებას. **კონვეიერი** პროცესორის მომცრო შინაგანი მეხსიერებაა, რომელშიც პირველი შესაძლებლობისთანავე (გარე სალტის განთავისუფლებისთანავე) ჩაიწერება მოცემული ბრძანების მომდევნოდ შესასრულებელი რამდენიმე ბრძანება. მათ მიკროპროცესორი ისეთივე თანამიმდევრობით წაიკითხავს, რა თანამიმდევრობითაც ისინი არის ჩაწერილი კონვეიერში. ამის გამო კონვეიერი წარმოადგენს **FIFO** («**F**irst **I**n – **F**irst **O**ut», ანუ «პირველი შევიდა – პირველი გამოვიდა») ტიპის მეხსიერებას.

მოცემული ბრძანების შესრულების შემდეგ პროცესორი თუ გადადის არა მომდევნო, არამედ დაშორებით მდგარ ბრძანებაზე, მაშინ

კონვეიერი არ გამოგვადგება, მასში წინასწარ ჩაწერილი ბრძანებები გამოუყენებელი რჩება და ისინი უნდა ჩამოიყაროს. საბედნიეროდ ასეთი შემთხვევების რაოდენობა დიდი არ არის.

კონვეიერის იდეის განვითარების შედეგად დამუშავდა **პროცესორის შინაგანი კემშენსიერება**, რომელიც იმ პერიოდში, როდესაც პროცესორი გარკვეული ბრძანებების დამუშავებითაა დაკავებული, ივსება მომავალში შესასრულებელი ბრძანებებით. რაც უფრო დიდია კემ-მენსიერება, მით უფრო ნაკლებია იმის ალბათობა, რომ შეიძლება გადასვლის ბრძანების გამოჩენის დროს საჭირო გახდეს მისი შიგთავსის ჩამოყრა. ცხადია, რომ შინაგან მენსიერებაში არსებულ ბრძანებებს პროცესორი გარე მენსიერებაში არსებულ ბრძანებებზე უფრო სწრაფად ასრულებს. **კემშენსიერებაში** მოცემულ მომენტში დასამუშავებელი მონაცემებიც შეიძლება იქნეს შენახული, რაც აგრეთვე აჩქარებს მუშაობას. მაღალი სწრაფმოქმედების უზრუნველსაყოფად თანამედროვე პროცესორებში გამოიყენება: 1) ბრძანებების ამოკრებისა და მათი გაშიფვრის ურთიერთშეთავსება; 2) რამდენიმე ბრძანების ერთდროულად გაშიფვრა; 3) ბრძანებათა რამდენიმე პარალელური კონვეიერი; 4) გადასვლათა ბრძანებების წინასწარმეტყველება და ზოგიერთი სხვა მეთოდი.

■ **არითმეტიკურ-ლოგიკური მოწყობილობა (ალმ, ALU)** განკუთვნილია პროცესორის მიერ მიღებული ბრძანების შესაბამისად ინფორმაციის დასამუშავებლად. დამუშავების მიზანი შეიძლება იყოს სხვადასხვა ლოგიკური ან არითმეტიკული ოპერაციების შესრულება. ამ დროს რეალიზებადი ბრძანებით განისაზღვრება, თუ რომელ კოდებზე უნდა შესრულდეს ოპერაციები და სად უნდა მოთავსდეს მიღებული შედეგები. ბრძანებით თუ მოითხოვება მონაცემების დაუმუშავებლად გადაგზავნა, მაშინ მის შესრულებაში **ალმ** არ მონაწილეობს.

ალმ-ის სწრაფმოქმედება მნიშვნელოვანწილად განსაზღვრავს პროცესორის მწარმოებლურობას. ამასთანავე, მნიშვნელოვანია არა მარტო იმ ტაქტური სიგნალის სიხშირე, რომლითაც ხდება **ალმ**-ის ტაქტირება, არამედ ამა თუ იმ ბრძანების შესასრულებლად საჭირო ტაქტების რაოდენობაც. მწარმოებლურობის ასამაღლებლად კონსტრუქტორი ცდილობს უზრუნველყოს ერთი ტაქტის განმავლობაში ბრძანების შესრულება და მაქსიმალურად გაზრდოს ტაქტური სიხში-

რე. მწარმოებლურობის ამაღლების *ერთ-ერთი გზა* **ალმ** მიერ შესასრულებელი ბრძანებების რაოდენობის შემცირება, რაც რეალიზებულია ბრძანებების შემცირებულ ნაკრებზე მომუშავე (ე.წ. **RISC** ანუ “**Reduced Instruction Set Computer**”) პროცესორებში. პროცესორის მწარმოებლურობის მიღწევის *მეორე გზა* მასში პარალელურად მომუშავე რამდენიმე **ალმ**-ს გამოყენება.

რაც შეეხება მცურავ წერტილიან რიცხვებზე შესასრულებელ, აგრეთვე სხვა სპეციალურ რთულ ოპერაციებს, ადრეულ პროცესორებში მათი რეალიზება ხდებოდა უფრო მარტივი ბრძანებითა მიმდევრობის, სპეციალური ვებროგრამების გამოყენებით; შემდეგ დაამუშავდა სპეციალური გამომთვლელები – მათემატიკური თანაპროცესორები, რომლებიც ასეთ ოპერაციების შესრულებისას ცვლიდა ძირითად პროცესორს. თანამედროვე მიკროპროცესორებში მათემატიკური თანაპროცესორები შემადგენელ ნაწილს წარმოადგენს.

■ **პროცესორის RG რეგისტრები** ფაქტობრივად სხვადასხვა კოდების (მონაცემების, მისამართების, ბრძანებების) დროებით შესანახად განკუთვნილი მეხსიერების ძალიან სწრაფი უჯრედებია. ვინაიდან მათზე ოპერაციები მაქსიმალურად სწრაფად სრულდება, ამიტომ სასურველია მიკროპროცესორში რაც შეიძლება ბევრი რეგისტრის განთავსება. პროცესორის სწრაფმოქმედებაზე ძალიან დიდ გავლენას ახდენს რეგისტრთა თანრიგიანობა. რეგისტრებისა და **ალმ**-ის თანრიგიანობას ეწოდება **პროცესორის შინაგანი თანრიგიანობა**, რომელიც შეიძლება არ დაემთხვეს მის **გარეგან თანრიგიანობას**.

შინაგანი რეგისტრების დანიშნულების განსასაზღვრავად არსებობს ორი მიდგომა. კომპანია **Intel**-ის მიერ მხარდაჭერილი **პირველი მიდგომის** დროს თითოეული რეგისტრისათვის განისაზღვრება მკაცრად განსაზღვრული ფუნქცია. ასეთი მიდგომა, ერთი მხრივ, ამარტივებს პროცესორის ორგანიზებას და ამცირებს ბრძანების შესრულების დროს, მაგრამ, მეორე მხრივ, ამცირებს მოქნილობას, ხოლო ზოგჯერ პროგრამის შესრულების პროცესსაც ანელებს. მაგალითად, ზოგიერთ არითმეტიკული ოპერაციებს ასრულებს და შეტანა/გამოტანის მოწყობილობებთან ინფორმაციის ცვლის **აკუმულატორად** წოდებული ერთადერთი რეგისტრი, რის გამოც ზოგიერთი პროცედურების ჩასატარებ-

ლად ზოგჯერ საჭირო ხდება რეგისტრებს შორის რამდენიმე დამატებითი გადაგზავნის პროცედურის შესრულება.

მეორე მიღვომის დროს ყველა (ან თითქმის ყველა) რეგისტრი თანაბარუფლებიანია. ასეთი მიღვომა გამოყენებულია, მაგალითად, ფირმა **DEC**-ის მიერ გამოშვებულ **16**-თანრიგიან **T-11** პროცესორში. ამ დროს მიიღწევა მაქსიმალური მოქნილობა, მაგრამ რამდენადმე რთულდება პროცესორის სტრუქტურა.

არსებობს საშუალო მიღვომაც, კერძოდ, ფირმა **Motorola**-ს მიერ შემოთავაზებულ **MS68000** პროცესორში რეგისტრების ერთი ნახევარი გამოიყენება მონაცემებისათვის და ისინი ურთიერთშენაცვლებადებია, ხოლო ასევე ურთიერთშენაცვლებადი მეორე ნახევარი მისამართებისთვისაა გამოყენებული.

■ **ნიშნების PSW რეგისტრი (მღვომარეობის რეგისტრი)** ზემოთ განხილული სხვა რეგისტრებისაგან განსხვავებით განკუთვნილია არა რაიმე მონაცემის ან მისამართის, არამედ **პროცესორის მღვომარეობის მაჩვენებელი სიტყვის** შესანახად, რომლის ინგლისური აბრევიატურაა **PSW (P**rocessor **S**tatus **W**ord). ამ სიტყვის თითოეულ ბიტს ალამი ეწოდება და იგი შეიცავს ინფორმაციას წინა ბრძანების შესრულების შესახებ; მაგალითად, არსებობს ე.წ. **«ნულოვანი შედეგის ბიტი (ალამი)»**, რომელიც მაშინ დამყარდება («გამოიფინება»), როდესაც წინა ბრძანების შესრულების შედეგად ნული იქნება მიღებული და გაიწმინდება («ჩამოიხსნება») მაშინ, როდესაც ბრძანების შედეგად მიღებული იქნება ნულისაგან განსხვავებული შედეგი. ამ ბიტებს (ალმებს) იყენებს პირობითი გადასვლის ბრძანებები, მაგალითად **«ნულოვანი შედეგის შემთხვევაში გადასვლის ბრძანება»**. აღნიშნული რეგისტრი შეიძლება შეიცავდეს ე. წ. **«მართვის ალმებსაც»**, რომელთა დანიშნულებიდან განსაზღვროს. გარკვეული ბრძანებების შესრულების რეჟიმები.

■ **შეწყვეტების მართვის სქემის** დანიშნულებაა: **1)** დაამუშაოს პროცესორთან მოსული შეწყვეტის მოთხოვნა; **2)** განსაზღვროს შეწყვეტის დაამუშავების პროგრამის სათავეს მისამართი (შეწყვეტის ვექტორის მისამართი); **3)** მიმდინარე ბრძანების დამთავრების შემდეგ მესხიერებაში (სტეკში) შეინახოს პროცესორის რეგისტრთა მიმდინარე

რე შიგთავსები; **4)** უზრუნველყოს შეწყვეტის დამუშავების პროგრამ-
მაზე გადასვლა;

შეწყვეტის დამუშავების პროგრამის დამთავრების შემდეგ მეხსი-
ერებიდან (სტეკიდან) აღდგება შინაგანი რეგისტრების მნიშვნელობები
და პროცესორი უბრუნდება შეწყვეტილ ძირითად პროგრამას. სტეკის
შესახებ დაწვრილებით ვისაუბრებთ შემდეგ განყოფილებაში.

■ **მეხსიერებასთან ინფორმაციის უშუალოდ გაცვლის მმართველი
სქემა** განკუთვნილია გარე სალტებიდან პროცესორის დროებით გა-
მოსართველად და მისი მუშაობის მანამდე შესაჩერებლად, სანამ
DMA-ს მომთხოვნი მოწყობილობა მეხსიერებასთან უშუალოდ ინფო-
რმაციის გაცვლის უფლებით სარგებლობს..

■ **მართვის ლოგიკის** მიერ სრულდება: **1)** პროცესორის კვანძების
ურთიერთზემოქმედებები; **2)** მონაცემების გადაგზავნები; **3)** გარე სი-
გნალებთან პროცესორის სინქრონიზება; **3)** ინფორმაციის შეტანისა
და გამოტანის პროცედურები.

პროცესორის მუშაობის პერიოდში ბრძანებების ამოკრების სქემა
მეხსიერებიდან მიმდევრობით ამოირჩევს შესასრულებელ ბრძანებებს;
მონაცემების დამუშავების საჭიროების წარმოშობაში ერთეობა **ალმ**.
ამ უკანასკნელის შესასვლელებს დასამუშავებელი მონაცემები შეიძლ-
ება მიეწოდოს მეხსიერებიდან ან შინაგანი რეგისტრებიდან. შინაგან
რეგისტრებში ინახება მეხსიერებაში განთავსებული დასამუშავებელი
მონაცემების მისამართებიც. **ალმ**-ში მონაცემების დამუშავების შე-
დეგები ცვლის ნიშნების რეგისტრის მდგომარეობას და ჩაიწერება
შინაგან მეხსიერებაში ან მეხსიერებაში (მონაცემების წყაროცა და
მიმღებიც ბრძანების კოდშია მითითებული). აუცილებლობის შემთხვე-
ვაში ინფორმაცია შეიძლება გადაიწეროს მეხსიერებიდან (ან შეტა-
ნა/გამოტანის მოწყობილობიდან) შინაგან რეგისტრში ან პირიქით,
შინაგანი რეგისტრიდან - მეხსიერებაში (ან შეტანა/გამოტანის მო-
წყობილობაში).

ნებისმიერი მიკროპროცესორის შინაგანი რეგისტრი ასრულებს შე-
მდეგ ორ სამომსახურო ფუნქციას: **1)** განსაზღვრავს მეხსიერების იმ
უჯრედის მისამართს, რომელშიც მოთავსებულია მოცემულ მომენტში
შესასრულებელი ბრძანება (ესაა **ბრძანებათა მთვლელის** ანუ **ბრძანებ-**

ათა მაჩვენებლის ფუნქცია); 2) განსაზღვრავს სტეკის მიმდინარე მისამართს (ესაა *სტეკის მაჩვენებლის ფუნქცია*).

სხვადასხვა მიკროპროცესორში თითოეული ამ ფუნქციის შესასრულებლად შეიძლება გამოიყოს ერთი ან ორი შინაგანი რეგისტრი. ზემოთ აღნიშნული ორი (ბრძანებებისა და სტეკის) მაჩვენებლები ერთმანეთისაგან განსხვავდება არა მარტო საკუთარი სპეციფიკური, სამომსახურო, სისტემური დანიშნულებით, არამედ შიგთავსის შეცვლის განსაკუთრებული ხერხებითაც. პროგრამებს მათი შიგთავსების შეცვლა მხოლოდ უკიდურესი საჭიროების დროს შეუძლია, რადგან ამ დროს დაშვებულმა შეცდომამ შეიძლება დაარღვიოს კომპიუტერის მუშაობა, გამოიწვიოს მისი «დაკიდება» («გაჭედვა») და გააფუჭოს მეხსიერების შიგთავსი.

ბრძანებების მაჩვენებლის (მთვლელის) შიგთავსი შემდეგნაირად იცვლება. სისტემის მუშაობის დასაწყისში (კვების ჩართვისას) მასში ერთხელ და სამუდამოდ შეიტანება დადგენილი მნიშვნელობა. ესაა საწყისი ამუშავების პროგრამის პირველი მისამართი. მეხსიერებიდან თითოეული მორიგი ბრძანების ამოღების შემდეგ ბრძანების ფორმატსა და მიკროპროცესორის ტიპზე დამოკიდებულებით ერთი ან ორი ერთეულით ავტომატურად იზრდება (ინკრემენტირდება) ბრძანებების მაჩვენებლის მნიშვნელობა; ე. ი. მომდევნო ბრძანება ამორჩეული იქნება მეხსიერების რიგით მომდევნო მისამართიდან. მეხსიერების მისამართების მიმდევრობით გადარჩევის დამრღვევი *გადასვლის ბრძანების* შესრულებისას ბრძანებების მაჩვენებელში იძულებით ჩაიწერება ახალი მნიშვნელობა – მეხსიერების ახალი მისამართი, რომლიდანაც დაწყებული ბრძანებათა მისამართები მიმდევრობის დაცვით ამოირჩევა. ქვეპროგრამის გამოძახებისა და ქვეპროგრამიდან დაბრუნების დროს ან შეწყვეტის დაშვების დაწყებისა და მისი დამთავრების დროს ბრძანებათა მაჩვენებლის შიგთავსები ანალოგურად შეიცვლება.

ზოგადად სტეკზე და, კერძოდ, სტეკის მაჩვენებელზე ქვემოთ ვილაპარაკებთ..

8.2. მესხიერების ფუნქციები

მიკროპროცესორული სისტემის მესხიერება დროებით ან მუდმივად შეინახავს მონაცემებისა და ბრძანებების ორობით კოდებს. მესხიერების მოცულობით განისაზღვრება არა მარტო ის, თუ რამდენად რთული ალგორითმების რეალიზებას შეძლებს სისტემა, არამედ გარკვეულწილად მთლიანად სისტემის სწრაფმოქმედებაც. **მესხიერების მოცულობა** შედგება ოპერატიული ან მუდმივი მესხიერების მიკროსქემებისაგან. ბოლო წლებში მიკროპროცესორული სისტემებში ხშირად გამოიყენება ე. წ. **ფლეშმესხიერება (flesh memory)**, რომელიც წარმოადგენს შიგთავსის მრავალჯერადად ჩაწერის უნარის მქონე ენერგოდამოუკიდებელ მესხიერებას.

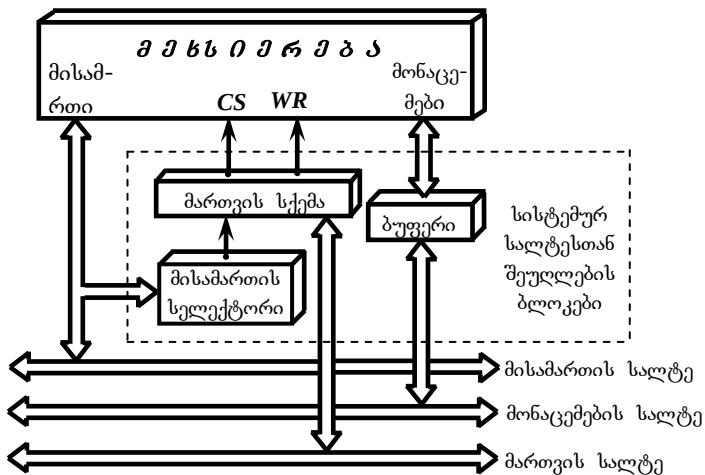
ორობითი კოდების სახით წარმოდგენილი ინფორმაცია უშუალოდ შეინახება მესხიერების უჯრედებში, რომელთა რაოდენობა 2-ის ჯერადია. მისამართების N თანრგიანი სალტის გამოყენებისას მესხიერების უჯრედების მაქსიმალური რაოდენობა 2^N -ის ტოლია. **მესხიერების მოცულობას** ყველაზე ხშირად მისი უჯრედების თანრიგთანობაზე დამოუკიდებლად ბაიტებით ზომავენ. ზოგადად **ტერმინ ბაიტით** აღინიშნება ინფორმაციის ერთი სიმბოლოს კოდირებისათვის გამოყენებული ორობითი რიცხვის ბიტების რაოდენობა. იყო დრო, როდესაც ამისთვის გამოიყენებოდა 5-ბიტური ორობითი რიცხვები და მაშინ ბაიტად ითვლებოდა 5 ბიტი; დღეისათვის აღნიშნული მიზნისათვის 8-ბიტურ ორობითი რიცხვები გამოიყენება და ამიტომ ბაიტი ეწოდება 8-ს. გამოიყენება მესხიერების მოცულობის უფრო მსხვილი ერთეულებიც; მაგალითად, **კილობაიტი (კბ)**, რომელიც უდრის $2^{10} = 1024$ ბაიტს; **მეგაბაიტი (მბ)**, რომელიც უდრის $2^{20} = 1048576$ ბაიტს (დაახლოებით 10^6 მილიონ ბაიტს); **გიგაბაიტი (გბ)**, რომელიც უდრის $2^{30} = 1073741824$ ბაიტს (დაახლოებით უდრის მილიარდ ბაიტს); **ტერაბაიტი (ტბ)**, რომელიც უდრის $2^{40} = 1099511627776$ ბაიტს (დაახლოებით ტრილიონ ბაიტს); **პეტაბაიტი (პბ)**, რომელიც უდრის $2^{50} = 1024$ ტერაბაიტს (დაახლოებით კვადრილიონ ბაიტს) და ა.შ.

მესხიერებაში თუ **65536** უჯრედი, რომელთაგანაც თითოეული **16** თანრიგანია, მაშინ ამბობენ, რომ მესხიერების მოცულობა **128**

კილობაიტის ტოლია. მიკროპროცესორული სისტემის მეხსიერების უჯრედების ერთობლიობას სისტემის **მეხსიერების სივრცე** ეწოდება.

სისტემურ მაგისტრალთან მეხსიერების მოდულის მისაერთებლად გამოიყენება **შეუღლების ბლოკები**, რომელთა შემადგენლობაში შედის მისამართის დეშიფრატორი (სელექტორი), მაგისტრალის მმართველი სიგნალების დამამუშავებელი სქემა და მონაცემების ბუფერები (ნახ. 8.3)

მიკროპროცესორული სისტემის მუშაობის პროცესში პერმანენტულად მყარდება კავშირი სისტემულ სალტესა და მეხსიერებას შორის. **ოპერატიული მეხსიერების** შემთხვევაში ეს კავშირები მყარდება წაკითხვისა და ჩაწერის, ხოლო **მუდმივი მეხსიერების** შემთხვევაში - მხოლოდ წაკითხვის ციკლებში. სისტემის სტრუქტურა შეიცავს მეხსიერების რამდენიმე მოდულს, რომელთაგანაც თითოეულისათვის მეხსიერებაში გამოყოფილია ფიქსირებული რაოდენობის უჯრედებისაგან წარმოქმნილი გარკვეული **მიღამო**. ამ მიღამოს განსაზღვრავს მოდულში არსებული **მისამართის სელექტორი** (იხ.ნახ.8.3). საჭირო მომენტებში მეხსიერების მუშაობის ნებადართვის **CS** და მეხსიერებაში ჩაწერის ნებადართვის **WR** სიგნალებს გამოიმუშავებს მართვის სქემა. მონაცემების ბუფერები მონაცემებს გადასცემს მეხსიერებიდან მაგისტრალში ან პირიქით – მაგისტრალიდან მეხსიერებაში.

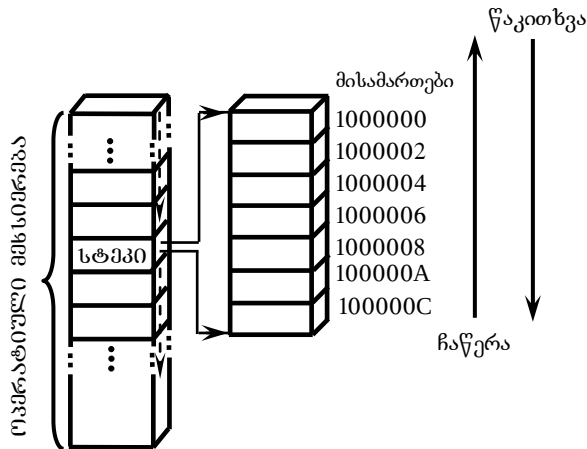


ნახ. 8.3. მეხსიერების მოდულის გამარტივებული სტრუქტურა

მიკროპროცესორული სისტემის მეხსიერების სივრცეში ჩვეულებრივ გამოყოფილია სპეციალური ფუნქციების შემსრულებელი რამდენიმე განსაკუთრებული მიდამო.

საწყისი აზუშავების პროგრამის მეხსიერების მიდამო ყოველთვის მუდმივ დამხსომებელ მოწყობილობაში ან ფლემშეხსიერებაშია ორგანიზებული. კვების წყაროს ჩართვის ან **RESET** სიგნალის დახმარებით ჩამოყრის შემდეგ პროცესორი სწორედ ამ მიდამოდან იწყებს მუშაობას.

სტეკის მეხსიერების მიდამო ანუ უბრალოდ **სტეკი** ოპერატიული მეხსიერების ნაწილია, რომელიც განკუთვნილია **LIFO** ("**L**ast **I**n – **F**irst **O**ut") ე. ი. "შევიდა ბოლო, გამოვიდა პირველი") რეჟიმში მონაცემების დროებით შესანახად. სხვა ოპერატიული მეხსიერებისაგან განსხვავებით სტეკის დამისამართების ხერხი უცვლელია. სტეკში ნებისმიერი რიცხვის (კოდის) ჩაწერისას აღნიშნული რიცხვი ჩაიწერება მისამართზე, რომელიც მიიღება სტეკის მაჩვენებლის რეგისტრის შიგთავსის ერთი (ან ორი) ერთეულით წინასწარ შემცირების (**დეკრემენტირების**) შედეგად. ამის გამო აღმოჩნდება, რომ უკანასკნელად ჩაწერილი რიცხვი თავდაპირველად, ხოლო პირველად ჩაწერილი რიცხვი – ბოლოში იქნება წაკითხული. ასეთ მეხსიერებას ეწოდება ანუ **სავაზნის ტიპის მეხსიერება** (ავტომატის სავაზნიდან თავდაპირველად ამოიღება



ნახ. 8.4 სტეკის მუშაობის პრინციპის ილუსტრირება

მასში უკანასკნელად ჩადებული ვაზნა). სტეკის მოქმედების პრინციპი **8.4** ნახაზზეა მოყვანილი (მეხსიერების უჯრედების მისამართები პირობითადაა შერჩეული).

დავუშვათ, რომ სტეკის მიმდინარე მდგომარეობაა **1000008** და მასში უნდა ჩაწეროთ ორი რიცხვი (სიტყვა). პირველი სიტყვის ჩაწერება **1000006** (ჩაწერის წინ სტეკის მაჩვენებელი ორით მცირება), ხოლო მეორე – **1000004** მისამართიან უჯრედში. ამის შემდეგ თუ ამ ორ სიტყვას წავიკითხავთ, პირველად წავიკითხება **1000004** მისამართიან უჯრედში ჩაწერილი სიტყვა, რომლის შემდეგ სტეკის მაჩვენებელი გახდება **1000006**. შემდეგ წავიკითხება **1000006** უჯრედში არსებული სიტყვა და სტეკის მაჩვენებელი **1000008**-ს ტოლი გახდება. ყველაფერი დაბრუნდა საწყის მდგომარეობაში. პირველად წაკითხული იქნა მეორედ ჩაწერილი, ხოლო შემდეგ - პირველად ჩაწერილი სიტყვა.

ასეთი დამისამართება აუცილებელია *მრავალჯერადად ჩალაგებული პროგრამების* შემთხვევაში. დავუშვათ, რომ სრულდება ძირითადი პროგრამა, რომლიდანაც საჭიროა გამოძახებული იქნეს **1**-ლი ქვეპროგრამა. ამ ქვეპროგრამის რეალიზების დაწყებამდე შესაწყვეტი ძირითადი პროგრამის მონაცემები და მისი მომსახურე შიგა რეგისტრების შიგთავსები შეინახება (გადაიწერება) სტეკში და იქ იქნება შენახული მანამ, სანამ ბოლომდე არ შესრულდება გამოძახებული ქვეპროგრამა. ამის შემდეგ იგი დაბრუნდება (წავიკითხება, ამოიღება) სტეკიდან. საჭირო თუ გახდა **1**-ლი ქვეპროგრამიდან მე-**2** ქვეპროგრამის გამოძახება, მაშინ იგივე ოპერაცია ჩატარდება **1**-ლი ქვეპროგრამის მონაცემებისა და შინაგანი რეგისტრების შიგთავსებისთვისაც. ნათელია, რომ მე-**2** ქვეპროგრამის შიგნით სტეკის ნაპირთან (საიდანაც იწყება წაკითხვა) იქნება **1**-ლი ქვეპროგრამის მონაცემები, ხოლო უფრო ღრმად იქნება ძირითადი პროგრამის მონაცემები. ამ დროს სტეკიდან წაკითხვისას ავტომატურად იქნება დაცული ინფორმაციის წაკითხვის საჭირო თანამიმდევრობა. იგივე იქნება მაშინაც, როდესაც გაცილებით მაღალი იქნება ასეთი ჩაღებების დონე. აქედან ნათლად ჩანს, რომ სასურველია მონაცემები, რაც შეიძლება ღრმად შევიწახოთ, რათა ისინი სწრაფად არ ამოვიდეს ზედაპირზე.

სტეკთან ინფორმაციის გაცვლისათვის ნებისმიერი პროცესორის ბრძანებათა სისტემაში გათვალისწინებულია სტეკში ჩაწერის **PUSH**

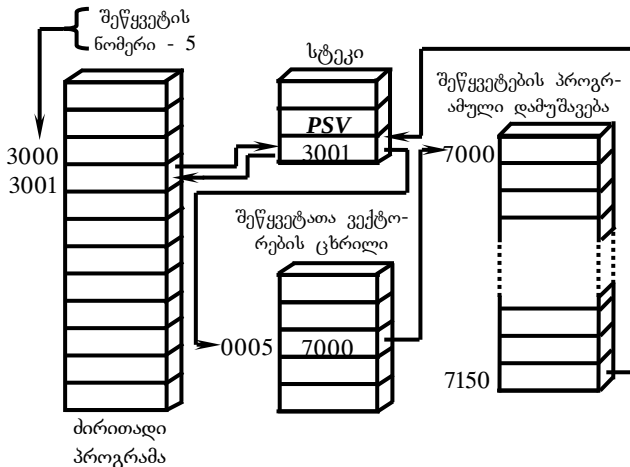
და სტეკიდან წაკითხვის **POP** ბრძანებები. სტეკში შეიძლება გადავ-
მალოთ არა მარტო პროცესორების ყველა შინაგანი რეგისტრის,
არამედ **ნიშნების რეგისტრის** შიგთავსიც (პროცესორის მდგომარეობ-
ის **PSW** სიტყვაც) შევინახოთ. ეს საშუალებას მოგვცემს, მაგალი-
თად, ქვეპროგრამიდან დაბრუნებისას გავაკონტროლოთ ამ ქვეპრო-
გრამის უშუალოდ გამოძახების დროს შესასრულებელი უკანასკნელი
ბრძანების შესრულების შედეგი. პროგრამებსა და ქვეპროგრამებს შო-
რის მონაცემების მოხერხებულად ურთიერთგაცვლისათვის სტეკში
შეიძლება მონაცემებიც შევინახოთ. ზოგადად, მეხსიერებიდან სტეკს
რაც უფრო დიდი მიდამო დაეთმობა, მით უფრო გაუადვილდება მუშ-
შაობა დამპროგრამებელს და მით უფრო რთული პროგრამების შე-
სრულებას შეძლებს მიკროპროცესორული სისტემა.

მეხსიერების შემდეგი სპეციალური მიდამოა **შეწყვეტების ვექტორ-
თა ცხრილი**.

შეწყვეტის ცნება ზოგადად საკმაოდ მრავალმნიშვნელოვანია. **შე-
წყვეტად ითვლება** არა მარტო გარე მოწყობილობის მოთხოვნის მო-
მსახურება, არამედ პროცესორის მუშაობის თანამიმდევრობის ნების-
მიერი დარღვევაც. მაგალითად, შეწყვეტა შეიძლება ისეთი არითმეტი-
კული ოპერაციის არაკორექტული შესრულებისათვის იყოს გათვალი-
სწინებული, როგორიცაა ნულზე გაყოფა. არსებობს აგრეთვე **პრო-
გრამული შეწყვეტაც**, რომლის დროსაც ძირითად პროგრამაში წინა-
სწარაა გათვალისწინებული გარკვეულ ქვეპროგრამაზე გადასვლის
ბრძანება და მისი შესრულების შემდეგ ხდება ძირითად პროგრამაზე
დაბრუნება. პროგრამულ და ნამდვილ შეწყვეტებს ის აქვს საერთო,
რომ ორივე შემთხვევაში ერთნაირად ხდება ძირითადი პროგრამიდან
ქვეპროგრამაზე და პირიქით გადასვლის პროცესები.

ნებისმიერი შეწყვეტა მუშავდება შეწყვეტათა ვექტორების (მაჩვენ-
ებულებების) ცხრილის მეშვეობით. უმარტივეს შემთხვევაში ამ
ცხრილში არსებობს შეწყვეტების დაბრუნების პროგრამების დასა-
წყისთა მისამართები, რომლებსაც **ვექტორები ეწოდება**. ცხრილი შე-
იძლება საკმაოდ გრძელი იყოს (რამდენიმე ასეულ ელემენტს შეიცავ-
დეს). ჩვეულებრივად შეწყვეტების ვექტორთა მიდამო მეხსიერების
სივრცის დასაწყისში (მეხსიერების დაბალი მისამართებიდან უჯრედებ-
ში) განთავსდება. თითოეული ვექტორის (ანუ თითოეული ვექტორის
საწყისი ელემენტის) მისამართი წარმოადგენს შეწყვეტის ნომერს.

აპარატურული შეწყვეტების დროს შეწყვეტის ნომერი განისაზღვრება შეწყვეტის მომთხოვნი მოწყობილობით (*ვექტორული შეწყვეტის დროს*) ან შეწყვეტის მომთხოვნი ხაზის ნომრით (*რადიალური შეწყვეტის დროს*). აპარატურული შეწყვეტის მიმღები მოწყობილობა დაასრულებს მიმდინარე ბრძანების შესრულებას და მიმართავს მეხსიერებაში არსებული შეწყვეტების ვექტორთა ცხრილის იმ სტრიქონს, რომელიც განისაზღვრება მოთხოვნილი შეწყვეტის ნომრით. პროცესორი წაიკითხავს ამ სტრიქონის შიგთავსს (შეწყვეტის ვექტორის კოდს) და გადავა მეხსიერების ამ ვექტორით მოცემულ მისამართზე. ამ მისამართიდან დაწყებული მეხსიერებაში განთავსებული უნდა იყოს მოცემული ნომრიანი შეწყვეტის დამუშავების პროგრამა. შეწყვეტის დამუშავების პროგრამის ბოლოში აუცილებლად უნდა იყოს განთავსებული შეწყვეტიდან გამოსვლის ბრძანება, რომლის შესრულების შემდეგ პროცესორი დაუბრუნდება შეწყვეტილ ძირითად პროგრამას და გააგრძელებს მის შესრულებას. შეწყვეტების დამუშავების პროგრამის შესრულების პერიოდში პროცესორის პარამეტრები სტეკში უნდა იყოს შენახული.



ნახ.8.5. შეწყვეტის დამუშავების გამარტივებული ალგორითმი

დავუშვათ, რომ პროცესორი ასრულებდა ძირითადი პროგრამის იმ ბრძანებას, რომლის ნომერი მეხსიერებაში ვთქვათ იყო **3000** (ნახ. 8.5). ამ მომენტში მან მიიღო მოთხოვნა შეწყვეტიდან, რომლის ნომ-

მერი იყო **5**. პროცესორი დაამთავრებს იმ ბრძანების შესრულებას, რომლის მისამართი მეხსიერებაში იყო **3000**. შემდეგ სტეკში შეინახავს ბრძანებების მთვლელის მიმდინარე ნომერს (**3001**-ს) და **PSW**-ს მიმდინარე მნიშვნელობას. ამის შემდეგ მეხსიერების ნომერ **5**-დან წაიკითხავს შეწყვეტის ვექტორის კოდს. დაუშვავთ, ეს კოდი იყოს **7000**-ის ტოლი. პროცესორი მეხსიერებაში **7000** მისამართზე გადავა და ამ მისამართიდან დაიწყებს შეწყვეტის პროგრამის დამუშავებას. შეიძლება, რომ ეს პროგრამა მთავრდებოდეს მისამართ **7150**-ზე. ამ მისამართზე მისვლის შემდეგ პროცესორი უბრუნდება შეწყვეტილი პროგრამის შესრულებას. ამისათვის მას სტეკიდან ამოაქვს მისამართის მნიშვნელობა (ჩვენს შემთხვევაში **3001**), რომელზედაც შეწყდა ძველი პროგრამა და იმ მომენტისათვის არსებული **PSW**. პროცესორი წაიკითხავს ბრძანებას მისამართ **3001**-დან

ავარიულ სიტუაციაში წარმოშობილი შეწყვეტა ზუსტად ასევე დამუშავდება, ოღონდ ამ შემთხვევაში შეწყვეტის ვექტორის მისამართი (ვექტორების ცხრილში სტრიქონის ნომერი) ხისტად იქნება მიბმული ავარიული სიტუაციის მოცემულ ტიპთან.

შეწყვეტების ორგანიზების ასეთი, პირველი შეხედვით საკმაოდ რთული ორგანიზაცია დამპროგრამებელს საშუალებას აძლევს ადვილად შეცვალოს შეწყვეტების დამუშავების პროგრამები, ისინი მეხსიერების ნებისმიერ სფეროში განათავსოს და ნებისმიერი ზომისა და სირთულის გახადოს.

შეწყვეტის დამუშავების პროგრამის შესრულების პერიოდში შეიძლება მოვიდეს შეწყვეტაზე ახალი მოთხოვნა. ამ შემთხვევაში იგი დამუშავდება ზუსტად ისევე, როგორც ეს ზემოთ აღვწერეთ, ოღონდ ძირითად პროგრამად ჩათვლება წინა შეწყვეტის დამუშავების პროგრამა. ამას ეწოდება *შეწყვეტების მრავალჯერადი ჩალაგება*. სტეკის მექანიზმი ასეთი მრავალჯერადი ჩალაგების უპრობლემოდ მომსახურების საშუალებას იძლევა, რადგან სტეკიდან პირველად ამოიღება უკანასკნელად შენახული კოდი, ე.ი. მოცემული შეწყვეტის დამუშავებიდან გადასვლა ხდება წინა შეწყვეტაზე.

შევნიშნავთ, რომ უფრო რთული შემთხვევების დროს შეწყვეტების ვექტორთა ცხრილში შეიძლება განთავსებული იყოს არა შეწყვეტების დამუშავების პროგრამების დასაწყისის მისამართები, არამედ შეწყვეტების ე. წ. *დესკრიპტორები* (აღმწერები). მიუხედავად ასეთი

სახეცვლილებებისა, ამ დესკრიპტორის დამუშავების შედეგად საბოლოოდ მაინც შეწყვეტის დამუშავების პროგრამის დასაწყისის მისამართი მიიღება.

მიკროპროცესორული სისტემის მეხსიერების კიდევ ერთი სპეციალური მიდამოში ორგანიზდება **სისტემურ სალტესთან მიერთებული მოწყობილობების მეხსიერება**. მეხსიერების ასეთი უბანი არც თუ ისე ხშირად გვხვდება, მაგრამ ზოგჯერ მისი არსებობა მეტად მოსახერხებელია. ე. ი. პროცესორი იღებს შეტანა/გამოტანის ან სისტემურ სალტესთან მიერთებული რომელიმე სხვა მოწყობილობის მეხსიერებასთან იმგვარი ურთიერთობის დამყარების საშუალებას, როგორი ურთიერთობაც აქვს მას დამყარებული საკუთარ სისტემურ მეხსიერებასთან. ჩვეულებრივ ამისათვის მეხსიერების სივრცეში გამოყოფილი სარკმელი არცთუ ისე დიდია.

მეხსიერების სივრცის ყველა დანარჩენ ნაწილის დანიშნულება უნივერსალურია. მათში განთავსდება როგორც მონაცემები, ასევე პროგრამები (რა თქმა უნდა, ერთსაღებური, ანუ ფონ ნეიმანისეული არქიტექტურის შემთხვევაში). ზოგჯერ მეხსიერების ეს სივრცე გამოიყენება ყოველგვარი საზღვრებისაგან თავისუფალი ერთიანი სივრცის სახით. სხვა შემთხვევებში კი მეხსიერების სივრცე შეიძლება დაყოფილი იყოს **სეგმენტებად** და ჰქონდეს სეგმენტის დასაწყისის მისამართისა და სეგმენტის დადგენილი ზომის პროგრამულად შეცვლის შესაძლებლობა.

ზემოთ აღნიშნულ **ორივე მიდგომას** აქვს როგორც დადებითი, ისე უარყოფითი მხარეები. მაგალითად **სეგმენტების გამოყენება** პროგრამების ან მონაცემების მიდამოს დაცვის საშუალებას იძლევა, მაგრამ სეგმენტების საზღვრებმა შეიძლება გაართულოს დიდი პროგრამებისა და მონაცემთა მასივების განთავსება.

დასასრულს შევჩერდებით მეხსიერების მისამართებისა და შეტანა/გამოტანის მოწყობილობების მისამართების გამიჯვნის პრობლემაზე. არსებობს ამ პრობლემის გადაწყვეტისადმი შემდეგი ორი ძირითადი მიდგომა: **1)** საერთო სამისამართო სივრცეში შეტანა/გამოტანის მოწყობილობების მისამართებისათვის სპეციალური მიდამოს გამოყოფა; **2)** მეხსიერების სამისამართო სივრცისაგან შეტანა/გამოტანის მოწყობილობების სამისამართო სივრცის სრული გამიჯვნა.

პირველი მიდგომა იმითაა კარგი, რომ შეტანა/გამოტანის მოწყობილობებთან მიმართებისას პროცესორმა შეიძლება გამოიყენოს მეხსიერებასთან საურთიერებლო ბრძანებები, მაგრამ ამ დროს შეტანა/გამოტანის მოწყობილობების სამისამართო სივრცის ტოლი სიდიდით მცირდება მეხსიერების სამისამართო სივრცე. მაგალითად, **16**-თა-ნრივიანი სამისამართო სალტის დროს შეიძლება მხოლოდ **64** კილობაიტის რაოდენობის მისამართების არსებობა. ამათგან **54** კილობაიტის რაოდენობის მისამართი გამოიყოფა მეხსიერების სამისამართო სივრცისათვის, ხოლო **8** კილობაიტი სივრცე – შეტანა/გამოტანის მოწყობილობების სამისამართო სივრცისათვის.

მეორე მიდგომის ღირსება ის არის, რომ მეხსიერება იკავებს მიკროპროცესორული სისტემის მთელ სამისამართო სივრცეს. შეტანა/გამოტანის მოწყობილობებთან ურთიერთობისათვის გამოიყენება სპეციალური ბრძანებები და მაგისტრალზე ინფორმაციის გაცვლის სპეციალური სტრობები. სწორედ ასე გაკეთებული, მაგალითად, **პერსონალურ კომპიუტერებში**; მაგრამ მოცემულ შემთხვევაში შეტანა/გამოტანის მოწყობილობებთან ურთიერთობის შესაძლებლობები საერთო მეხსიერების დროს ურთიერთობის შესაძლებლობასთან შედარებით მნიშვნელოვნად შეზღუდულია.

8.3. პირთუალური მმსიერების კონცეფცია და მმსიერების გვერდობრივი ორგანიზაციის პრინციპი

მიკროპროცესორული სისტემის მეხსიერება, რომელსაც **ჩარღზ ბეტიჯმ** საწყობი (Store) უწოდა, პროგრამებისა და მონაცემების სახით წარმოდგენილი ინფორმაციის შესანახად («დასაწყობებისათვის») შექმნილი საშუალებაა. ზოგადად არსებობს მისი შემდეგი ორი სახე:

▲ ოპერატიული მიზნებისათვის განკუთვნილი მცირე მოცულობის ინფორმაციის შესანახად გამოიყენება **ძირითადი მეხსიერება**, რომელიც რეალიზებულია ოპერატიული დამხსომებელი მოწყობილობებისა და **მუდმივი დამხსომებელი მოწყობილობების** სახით;

▲ დიდი მოცულობის ხანგრძლივად შესანახი დისკური, ლენტური და სხვა სახის დამგროვებლები.

ადრეულ მიკროპროცესორულ სისტემებში მეხსიერების ერთი ნაწილი განთავსდებოდა მიკროპროცესორულ ბლოკში, მეორე ნაწილი კი აღნიშნული ბლოკის გარეთ; ამიტომ პირველ მათგანს უწოდებდნენ *შიგა*, ხოლო მეორე მათგანს – *გარე მეხსიერებას*. ამ დროს შიგა მეხსიერება წარმოადგენდა ელექტრონულ და მაგნიტურ (ფერიტულ გულარებიან) მოწყობილობებს, გარე მეხსიერება კი მაგნიტური დოლების გამოყენებით დამზარებულ მოძრავ მზიდებიან განცალკევებულ მოწყობილობებს. დღეისათვის მეხსიერების მოწყობილობების უმრავლესობა (პერსონალური კომპიუტერების შემთხვევაში კი მთლიანად) *სისტემურ ბლოკშია* მოთავსებული. მიუხედავად ამისა, შენარჩუნებული იქნა შიგა და გარე მოწყობილობებად მეხსიერების დაყოფის ტრადიცია, ამასთანავე:

▲ *შიგა (ოპერატიული და მუდმივი) მეხსიერება* ეწოდება მუშაობის დროს მიკროპროცესორის მიერ უშუალოდ მოხამრებადი ინფორმაციის შემნახველ მეხსიერებას, რომელიც მიკროსქემების სახით მზადდება. მას ხშირად *ძირითად მეხსიერებასაც* უწოდებენ.

▲ *გარე (ჩვეულებრივ, დისკური) მეხსიერება*, რომელში არსებულ ინფორმაციის გამოყენებისათვის მიკროპროცესორს სჭირდება «შუამავალი», რომელიც ამ ინფორმაციას გადმოაკოპირებს ოპერატიულ (შიგა) მეხსიერებაში, ე. ი. პროცესორი ამ ინფორმაციას უშუალოდ ვერ მოიხმარს. შუამავლის როლს თამაშობს სპეციალური პროგრამების (*დრაივერების*) მეშვეობით ფუნქციონირებადი *კონტროლერები*.

შიგა (ძირითად) მეხსიერებას მიეკუთვნება ოპერატიული და მუდმივი მეხსიერება. *ოპერატიულ მეხსიერებაში* შეინახება მოცემულ მომენტში მიკროპროცესორის მიერ რეალიზებადი სამომხმარებლო პროგრამები და მონაცემები. მუდმივ მეხსიერება გამოიყენებს შეტანა-გამოტანის ბაზურ სისტემაში (ე. წ. **BIOS**-ში) შემავალი დამხმარე ქვეპროგრამები და იმ დაფებისათვის (მაგალითად, ვიდეოადაპტერისათვის) განკუთვნილი დრაივერები, რომლებიც აქტიურდება ამუშავების საწყის ეტაპზე. არსებობს მუდმივი მეხსიერების მრავალი სახესხვაობა (**ROM, PROM, EPROM, EEPROM, Flash Memory, FRAM**), რომლებიც ერთმანეთისაგან აგებულებისა და გამოყენების სფეროების მიხედვით განსხვავდება.

§2.4-ში განხილული გვაქვს მეხსიერების კლასიფიცირებასთან დაკავშირებული ზოგიერთი ძირითადი საკითხი და მათ ახლა არ შევე-

ხებით, აქ ყურადღებას გავამახვილებთ მხოლოდ მეხსიერების ლოგიკური ორგანიზაციის ისეთ სპეციფიკურ საკითხებზე, როგორებიცაა ვირტუალური მეხსიერების კონცეფცია და მეხსიერების გვერდობრივი ორგანიზაციის პრინციპი.

მეხსიერების უჯრედების დამისამართებისათვის გამოიყენება მისამართების **16**-თანრიგიანი სალტე (იხ.ნახ.5.3). მისი საშუალებით შეიძლება დამისამართდეს მეხსიერების $2^{16}=65536$ უჯრედი. მაშასადამე, მას შეესაბამება **შესადლო სამისამართო სივრცე** ამ უკანასკნელს წარმოქმნის მისამართები, რომელთა ათობითი ეკვივალენტების **0,1,2,...,65535**.

ძირითადი მეხსიერება შეიცავს **4096** უჯრედს. ამ უჯრედების მისამართები, რომელთა ათობითი ეკვივალენტებია **0,1,2,...,4095**, წარმოქმნის **ფიზიკურ სამისამართო სივრცეს**.

ადრეულ წლებში ფიზიკურ სამისამართო სივრცის და შესადლო სამისამართო სივრცი მოცულობები ერთმანეთის ტოლი იყო, ე.ი. არსებობდა ურთიერთცალსახა შესაბამისობა შესადლო და ფიზიკურ მისამართებს შორის. როგორც ვხედავთ, შესადლო სამისამართო სივრცის მოცულობამ მნიშვნელოვნად ჩამოიჭოვა უკან ფიზიკური სამისამართო სივრცე და დაირღვა ზემოთ აღნიშნული ურთიერთშესაბამისობა. შესადლო სამისამართო სივრცეს, რომლის მოცულობა აღემატება ფიზიკურ სამისამართო სივრცეს, **ვირტუალური სამისამართო სივრცე** ეწოდა. წარმოქმნილი შეუსაბამობისაგან თავის დასაღწევად ვირტუალური (შესადლო) სამისამართო სივრცე დაიყო **სასარგებლო (0-დან 4095-მდე)** და **უსარგებლო მისამართებად (4096-დან 65535-მდე)**. დროის ნებისმიერ მომენტში შეიძლება კავშირი დამყარებულიყო მეხსიერების მხოლოდ პირველ **4096 (0-დან 4095-მდე მისამართის მქონე)** უჯრედთან. უსარგებლო მისამართებთან შეცდომით მიმართვისას პროცესორი შეცდომის წარმოშობას აფიქსირებდა, კერძოდ, გამოიმუშავებდა არარსებულ მეხსიერებასთან მიმართვის სიგნალს.

ვიტუალური მეხსიერების კონცეფცია წარმოადგენს რეალური მეხსიერების მისამართების სივრცეში ვირტუალური სამისამართო სივრცის მისამართების (რომლისთვისაც შეეძლო მიემართა პროცესორს) ასახვას (ნახ.8.6). ამ დროს იგულისხმება, რომ:

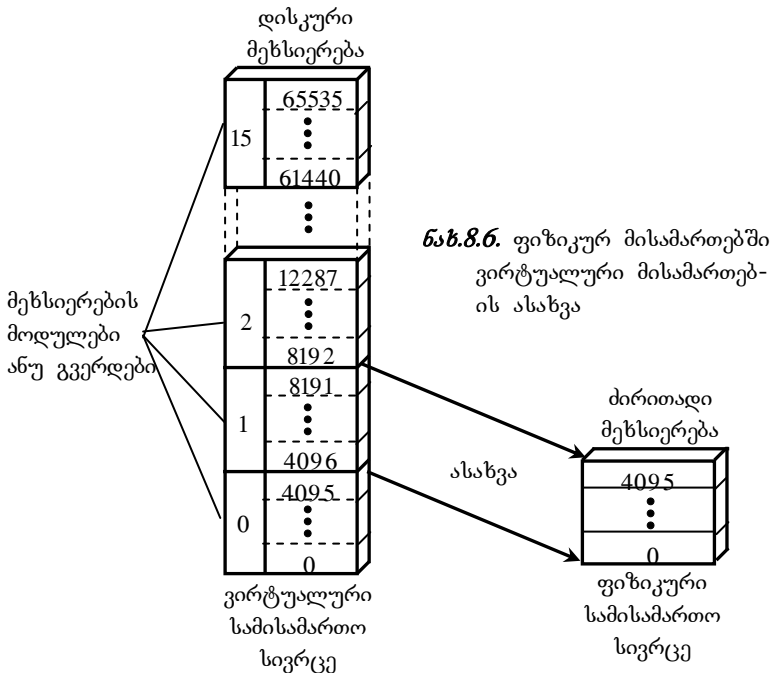
▲ გარდა ძირითადი მეხსიერებისა, მიკროპროცესორულ სისტემაში არის გარე (დისკური) მეხსიერება, რომელშიც შენახულია პროგრამა;

▲ სისტემას აქვს ასახვის განმახორციელებელი საშუალებები.

ვირტუალური მეხსიერების მოქმედების მექანიზმი ასეთია:

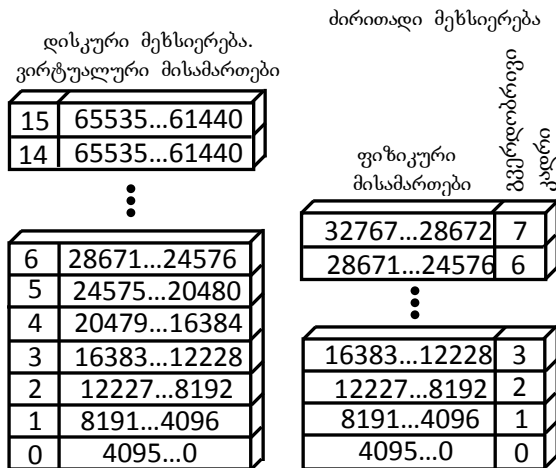
▲ 0-დან 4095-მდე მისამართებიანი მოდული 1 გადაკოპირდება ძირითად მეხსიერებაში და მოხდება მისი რეალიზება;

▲ მოდულ 1-მა თუ არ განიცადა ცვლილებები, ძირითად მეხსიერებაში გადაკოპირდება 4096-დან 8191-მდე მისამართებიანი მოდული 2 და შესრულდება; საწინააღმდეგო შემთხვევაში საჭიროა დასაწყისში დისკზე გადაიგზავნოს (დაბრუნდეს) მოდული 1.



ვირტუალური მეხსიერების ზემოთ განხილული მოდულური სტრუქტურა განეკუთვნება ე. წ. ერთგანზომილებიან მეხსიერებას. **ერთგანზომილებიანი მეხსიერება** ეწოდება ისეთ მეხსიერებას, რომლის სამისამართო სივრცე შედგება 0-დან გარკვეულ მაქსიმალურ

მნიშვნელობამდე წრფივად (მიმდევრობითად) მზარდი მისამართები-საგან. ასეთ სტრუქტურას ეწოდება **მეხსიერების გვერდობრივად ორგანიზებული სტრუქტურა**, ხოლო მეხსიერებაში შემაჯავლ მოდულებს – **მეხსიერების გვერდები**. რამდენიმე ერთგანზომილებიანი სამისამართო სივრცეთა ერთობლიობა წარმოქმნის მრავალგანზომილებიან სამისამართო სივრცეს. მრავალგანზომილებიანი სამისამართო სივრცის გამოყენებით ვირტუალური მეხსიერება გვაძლევს მეხსიერების ორგანიზების სპეციფიკურ სახეს, რომელსაც უწოდებენ **მეხსიერების სეგმენტურ სტრუქტურას**, ხოლო ამ სტრუქტურის მიღების პროცესს – **მეხსიერების სეგმენტირებას**. სეგმენტური სტრუქტურის ერთეულს წარმოადგენს **სეგმენტი**, რომელიც თავისი არსით ერთგანზომილებიანი მეხსიერებაა. გვერდებისაგან განსხვავებით სეგმენტებს შეიძლება ჰქონდეს განსხვავებული ზომის სამისამართო ზომები.



ნახ. 8.7. მეხსიერების გვერდობრივი ორგანიზაციის ილუსტრაცია

მეხსიერების სეგმენტირების საკითხს მეტნაკლებად სრულად §9.2.2.-ში შევეხებით, ხოლო აქ მხოლოდ **მეხსიერების გვერდობრივი ორგანიზების პრინციპს** განვიხილავთ. ამ პრინციპის თანახმად ვირტუალური სამისამართო სივრცე თანაბარი ზომის გვერდებისაგან შედგება. ფიზიკური სამისამართო სივრცეც იყოფა გვერდის ტოლ ცალკეულ ნაწილებად. თითოეულ ასეთ ნაწილს ეწოდება **გვერდო-**

ბრივი კადრი. 8.3 ნახაზზე მოყვანილი ძირითადი მეხსიერება მხოლოდ ერთ გვერდობრივ კადრს შეიცავს. რამდენიმე, კერძოდ, რვა გვერდობრივი კადრის მაგალითი **8.7** ნახაზზეა მოყვანილი, რომლის თანახმადაც:

▲ ვირტუალური სამისამართო სივრცის ზომაა **64** კილობაიტი და იგი დაყოფილია **16** გვერდად; თითოეულის გვერდის ზომაა **4** კილობაიტი;

▲ ძირითადი მეხსიერების ფიზიკური სამისამართო სივრცის ზომაა **32** კილობაიტი და იგი შეიცავს **8** გვერდობრივ კადრს, რომელთაგანაც თითოეულის ზომაა **4** კილობაიტი.

მეხსიერების გვერდობრივი ორგანიზების დროს **16**-თანრიგიანი ვირტუალური მისამართი აისახება ძირითადი მეხსიერების **15**-თანრიგიან ფიზიკურ მისამართში. მეხსიერების *სეგმენტირების საკითხს* მეტნაკლებად დაწვრილებით **§ 9.2.2**-ში შევხებით.

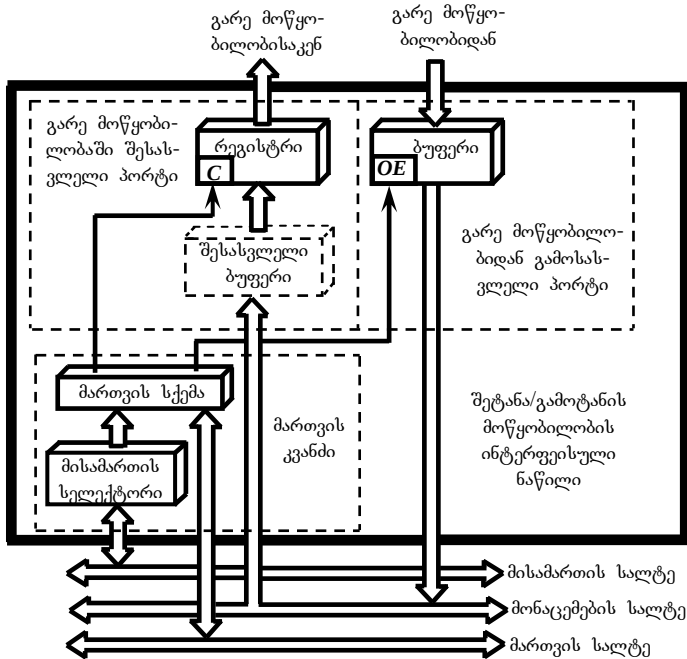
8.4. შეტანა/გამოტანის მოწყობილობათა ფუნქციები

შეტანა/გამოტანის მოწყობილობები მაგისტრალთან თითქმის იგივე პრინციპებით ცვლის ინფორმაციას, როგორც მეხსიერება. ინფორმაციის გაცვლის თვალსაზრისით ყველაზე მნიშვნელოვანი განსხვავებაა ის, რომ მეხსიერების მოდულს სისტემის სამისამართო სივრცეში გააჩნია ბევრი (რამდენიმე ათეულ მილიონამდე) მისამართი, ხოლო შეტანა/გამოტანის მოწყობილობას ჩვეულებრივ მცირე რაოდენობის (ათამდე), ხოლო ზოგჯერ მხოლოდ ერთადერთი მისამართი.

მეხსიერების მოდულები ინფორმაციას ცვლის მხოლოდ მაგისტრალთან და პროცესორთან, ხოლო შეტანა/გამოტანის მოწყობილობები დამატებით ურთიერთზემოქმედებს ციფრული ან ანალოგური სახის გარე მოწყობილობებთანაც. ამიტომ მეხსიერების მოდულებთან შედარებით გაცილებით მრავალფეროვანია შეტანა/გამოტანის მოწყობილობები. ხშირად მათ ისეთი განსხვავებული სახელებითაც მოიხსენიებენ, როგორიცაა: შეუღლების მოწყობილობები, კონტროლერები, გაფართოების ბარათები, ინტერფეისული მოდულები და ა.შ.

შეტანა/გამოტანის მოწყობილობები მაგისტრალთან ერთნაირი პრინციპით ცვლის; ამიტომ მაგისტრალთან შეუღლების კვანძებიც ერთნაირი პრინციპების გამოყენებითაა რეალიზებული. შეტანა/გამოტანის

მოწყობილობის, უფრო ზუსტად, მისი საინტერფეისო ნაწილის გამარტივებული სტრუქტურა **8.8** ნახაზზეა ნაჩვენები. მეხსიერების მოდულის მსგავსად იგიც აუცილებლად შეიცავს მისამართის სელექტორის, მონაცემების სტრობების დამუშავების მართვის სქემებსა და მონაცემთა ბუფერებს.



ნახ. 8.8. შეტანა/გამოტანის უმარტივესი მოწყობილობის სტრუქტურა

შეტანა/გამოტანის უმარტივესი მოწყობილობები გარე მოწყობილობებისათვის მონაცემების კოდს პარალელური ფორმატით გაიტანს და მათგან ამავე ფორმატით მიიღებს მას. შეტანა/გამოტანის ასეთ მოწყობილობებს ზშირად **შეტანა/გამოტანის პარალელურ პორტებსაც** უწოდებენ. ისინი ყველაზე უნივერსალურია, ე. ი. აკმაყოფილებს დიდი რაოდენობის გარე მოწყობილობებთან შეუძლების მოთხოვნებს; ამიტომ მათ ზშირად მიკროპროცესორული სისტემის სტრუქტურაში სტანდარტულ მოწყობილობებად გამოიყენებენ. ჩვეულებრივ პარალელურ პორტები შედის მიკროკონტროლერების შემადგენლობაში. მიკ-

როკონტროლერი სწორედ პარალელური პორტებით უკავშირდება გარე სამყაროს.

უმარტივეს შემთხვევაში **შესასვლელ პორტს (შეტანის პორტს)** წარმოადგენს პარალელური რეგისტრი, რომელშიც პროცესორს შეუძლია ჩაწეროს ინფორმაცია. **გამოსასვლელ პორტად (გამოტანის პორტად)** ჩვეულებრივ გამოიყენება ერთმხივ მიმართული ბუფერი, რომლის მეშვეობითაც პროცესორს შეუძლია გარე მოწყობილობიდან წაიკითხოს ინფორმაცია. სწორედ ასეთი პორტებია ნაჩვენები **8.8** ნახაზზე მოყვანილ სქემაზე. პორტი შეიძლება ორმხრივმიმართულიც იყოს, ე. ი. შეასრულოს როგორც შესასვლელი, ისე გამოსასვლელი პორტის ფუნქცია. ასეთ შემთხვევაში პროცესორი იმ მისამართიდან წაიკითხავს ინფორმაციას, რომელ მისამართზედაც ახდენს ინფორმაციის ჩაწერას. ეს გარემოება გარე მოწყობილობასთან დამაკავშირებელი შესასვლელი და გამოსასვლელი ხაზების გაერთიანებისა და ორმხრივმიმართული ხაზის ფორმირების საშუალებას გვაძლევს.

მაგისტრალის მხრიდან მიმართვის შემთხვევაში **მისამართის სელექტორი** ამოიცნობს შეტანა/გამოტანის მოცემული მოწყობილობისათვის მინიჭებულ მისამართს. **მართვის სქემა** ინფორმაციის გაცვლის მაგისტრალური სტრობების საპასუხოდ გასცემს გაცვლის შინაგან სტრობებს. მონაცემების შესასვლელი **ბუფერი** შეტანა/გამოტანის ამ მოწყობილობასთან ელექტრულად შეათანხმებს მონაცემების სალტეს (შესაძლებელია ბუფერი არც არსებობდეს). რეგისტრში მონაცემების სალტიდან მოსული მონაცემები **C** სიგნალით ჩაიწერება და გაიტანება გარე მოწყობილობაში (იხ. **ნახ.8.8**). პორტიდან წაიკითხვის ციკლში მონაცემების გამოსასვლელი **ბუფერი** მონაცემებს გარე მოწყობილობიდან გადასცემს მაგისტრალის მონაცემების სალტეზე.

შეტანა/გამოტანის უფრო რთული მოწყობილობების (შეუღლების მოწყობილობების) შემადგენლობაში შედის შინაგანი **ბუფერული ოპერატიული მეხსიერება** და, უფრო მეტიც, მათ შეიძლება საკუთარი **მიკროკონტროლერიც** ჰქონდეს.

შეტანა/გამოტანის თვითოეულ მოწყობილობას მიკროპროცესორული სისტემის სამისამართო სივრცეში გამოეყოფა საკუთარი მისამართი. გამორიცხული უნდა იყოს მისამართების დუბლირება, რასაც თვალი უნდა ადევნოს მიკროპროცესორული სისტემის დამმუშავებელმა და მომხმარებელმაც.

შეტანა/გამოტანის მოწყობილობებმა შეიძლება ინფორმაცია არა მარტო პროგრამულად, არამედ შეწყვეტების შემწვობითაც გაცვალოს. ასეთ შემთხვევაში ისინი გარე მოწყობილობიდან შემოსულ შეწყვეტის მომთხოვნ სიგნალს გარდაქმნის მოცემული მაგისტრალისათვის აუცილებელ შეწყვეტის მოთხოვნის სიგნალად (ან სიგნალების მიმდევრობად *ვექტორული შეწყვეტის დროს*). მეხსიერებასთან ინფორმაციის უშუალოდ გასაცვლელად შეტანა/გამოტანის მოწყობილობამ მაგისტრალზე უნდა გასცეს **DMA**-ს მოთხოვნა და იმუშაოს მოცემული მაგისტრალისთვის მიღებულ ციკლებში.

მიკროპროცესორულ სისტემებში, როგორც წესი, გამოჰოფენ შეტანა/გამოტანის მოწყობილობების შემდეგ სამ ჯგუფს: **1)** მომხმარებლის ინტერფეისის მოწყობილობებს (რომელიც განკუთვნილია მომხმარებლის მიერ ინფორმაციის შესატანად და მომხმარებლისათვის ინფორმაციის გამოსატანად); **2)** ინფორმაციის ხანგრძლივად შენახვისათვის განკუთვნილ მოწყობილობებს; **3)** ტაიმერულ მოწყობილობებს.

მომხმარებლის ინტერფეისისათვის განკუთვნილი *შეტანის მოწყობილობებს* მიეკუთვნება კლავიატურის, ტუმბლერების, ცალკეული ღილაკების, მაუსის, ტრეკბოლის, ჯოისტიკისა და ა. შ. კონტროლერები. მომხმარებლის ინტერფეისისათვის განკუთვნილი *გამოტანის მოწყობილობებს* მიეკუთვნება შუქდიოდური ინდიკატორების, ტაბლოს, სხვადასხვა სახის ეკრანის და ა.შ. კონტროლერები. უმარტივესი მმართველი კონტროლერების ან მიკროკონტროლერების შემთხვევაში ეს საშუალებები შეიძლება არ არსებობდეს, ხოლო რთულ მიკროპროცესორულ სისტემებში ისინი აუცილებლად გამოიყენება. მოცეცემულ შემთხვევაში გარე მოწყობილობის როლს ასრულებს ადა-მიანი.

ინფორმაციის ხანგრძლივად შენახვისთვის განკუთვნილი შეტანა/გამოტანის მოწყობილობები უზრუნველყოფს მიკროპროცესორული სისტემის შეუღლებას კომპაქტური ან მაგნიტური დისკების დისკოსატარებთან, აგრეთვე მაგნიტურ ლენტზე დამგროვებლებთან.

ტაიმერული სისტემები შეტანა/გამოტანის სხვა მოწყობილობებისაგან იმით განსხვავდება, რომ მათ შეიძლება არ ჰქონდეს გარე მოწყობილობებთან მისაერთებელი გამომყვანები. ისინი იმისათვისაა განკუთვნილი, რომ მიკროპროცესორულმა სისტემამ შეიძლოს: დაიცვას

დასახული დროითი ინტერვალების, თვალყური ადევნოს რეალურ დროს, აითვალის იმპულსები და ა. შ. ნებისმიერი ტაიმერი ეფუძნება ურთიერთამუშავეების უნარის მქონე კვარცულ ტაქტურ გენერატორსა და მრავალთანრიგა ორობით მთვლელებს. პროცესორს შეუძლია ტაიმერში ჩაწეროს ტაქტური სიხშირის გაყოფის კოეფიციენტები და დასათვლელი იმპულსების რაოდენობა, დასახოს ტაიმერის მთვლელების მუშაობის რეჟიმი; რაც შეეხება წაკითხვას, იგი კითხულობს მთვლელების გამოსასვლელ კოდებს. შესაძლებელია ტაიმერის ყველა ფუნქცია პროგრამულადაც შესრულდეს, ამიტომ შეიძლება ზოგიერთ სისტემებში ისინი არც არსებობდეს; მაგრამ სისტემაში ტაიმერის ჩართვა უფრო რთული ამოცანების გადაწყვეტისა და უფრო ეფექტური ალგორითმების აგების საშუალებას იძლევა.

IX თავი პროცესორის ფუნქციონირების საფუძვლები

9.1. ზოგადი საკითხები

პროცესორის ანუ *ჩარღზ ბებიჯისეული* წისქვილის (*mill*-ის), ძირითადი ფუნქციაა შეასრულოს ორობითი კოდების სახით წარმოდგენილ მონაცემებზე არითმეტიკული და ლოგიკური ოპერაციების ჩასატარებლად საჭირო ბრძანებები. აღნიშნული *ბრძანებების სისტემა* ჩამოგავს ლოგიკური ელემენტების *ჭეშმარიტობის ცხრილს* (ლოგიკური მიკროსქემების *მუშაობის რეჟიმების ცხრილს*); კერძოდ, ისინი განსაზღვრავს პროცესორის რეაქციას მის შესასვლელელებზე მოქმედი სიტყვებზე, ე. ი. პროცესორის მუშაობის ლოგიკას.

მიკროპროცესორული სისტემის დამუშავების პროცესში პროგრამების შედგენა უმნიშვნელოვანესი და ხშირად მეტად შრომატევადი ეტაპია. *ეფექტური პროგრამების შესადგენად* აუცილებელია, თუნდაც ზოგადი წარმოდგენა მაინც გვქონდეს პროცესორის მიერ გამოყენებულ *ბრძანებათა სისტემაზე*. კომპაქტური და სწრაფი პროგრამებისა და ქვეპროგრამების შედგენა *ასემბლერის ენაზეა* შესაძლებელი. მისი გამოყენებისათვის პროცესორის ბრძანებათა სისტემის ცოდნა საჭირო; ეს იმითაა განპირობებული, რომ ასემბლერი წარმოადგენს ადამიანის მიერ ადვილად აღსაქამელი (სიმბოლური) ფორმით ბრძანებათა კოდების ჩაწერის ფორმატს.

პროგრამული უზრუნველყოფის დამუშავებისათვის არსებობს სხვადასხვა პროგრამული საშუალებაც, კერძოდ მაღალი დონის და პროგრამების ენები (პასკალი, სი და ა. შ.); მათ გამოსაყენებლად პროცესორის ბრძანებების ცოდნა საჭირო არ არის, მაგრამ ბრძანებათა სისტემისა და ასემბლერის ენის ცოდნა ნებისმიერი მიკროპროცესორული სისტემის პროგრამული უზრუნველყოფის ზოგიერთი უმნიშვნელოვანესი ნაწილების ეფექტურობის რამდენჯერმე გაზრდის საშუალებას იძლევა. ამიტომ მოცემულ თავში განვიხილავთ პროცე-

სორების უმრავლესობაში გამოყენებული ძირითადი ტიპის ბრძანებებსა და მათი გამოყენების თავისებურებებს.

პროცესორის მექანიზმიდან ამოსარჩევი (წასაკითხი) თითოეული ბრძანება უახლოესი რამდენიმე ტაქტის განმავლობაში განსაზღვრავს პროცესორის ქცევის ალგორითმს. **ბრძანების კოდი** პროცესორს განუსაზღვრავს: **1) რომელ ოპერანდებზე** (ე.ი. მონაცემებზე) რა ოპერაცია უნდა შეასრულოს; **2) საიდან უნდა აიღოს** ბრძანების შესასრულებლად საჭირო ინფორმაცია; **3) მიღებული შედეგი** (თუ ეს საჭიროა) სად უნდა მოათავსოს.

ბრძანების კოდ შეიძლება ერთი ან რამდენიმე ბაიტისაგან შედგებოდეს; პროცესორისთვის ბრძანების კოდის პირველივე ბაიტის ან სიტყვის წაითხისთანავე ხდება ნათელი, აღნიშნული კოდის თუ რამდენი ბაიტი უნდა წაიკითხოს მან. ბრძანების კოდი პროცესორში გაიშიფრება და გარდაიქმნება პროცესორის ცალკეული კვანძების მიერ შესასრულებელი **მიკროოპერაციების ნაკრებად**. მისი ცოდნა მიკროპროცესორული სისტემის შემქმნელისათვის ძალიან მნიშვნელოვანი არ არის. მისთვის მხოლოდ ამა თუ იმ ბრძანების შედეგის ცოდნაა მნიშვნელოვანი.

9.2. ოპერანდების დამისამართება

პროცესორის ბრძანებათა უდიდესი ნაწილის ფუნქციონირება მონაცემების კოდებთან (ოპერანდებთან) არის დაკავშირებული. ზოგიერთი მათგანი გადაამუშავებს **შესასვლელ** (ერთ ან ორ) **ოპერანდს**, სხვები კი გამოიმუშავებს (უმეტესწილად, ერთადერთ) **გამოსასვლელ ოპერანდს**. შესასვლელ ოპერანდებს **წყარო ოპერანდები**, ხოლო გამოსასვლელ ოპერანდებს – **მიმღები ოპერანდები** ეწოდება. შესასვლელი და გამოსასვლელი ოპერანდების ყველა ეს კოდი სადღაც უნდა იყოს განთავსებული. ისინი შეიძლება განთავსდეს პროცესორის შიგა რეგისტრებში (ყველაზე მოსახერხებელი და სწრაფი ვარიანტი), სისტემურ მექანიზმებში (ყველაზე გავრცელებული ვარიანტი), ან შეტანა/გამოტანის მოწყობილობაში (ყველაზე იშვიათი შემთხვევა). ოპერანდების ადგილმდებარეობას განსაზღვრავს ბრძანების კოდი. ამასთანავე არსებობს სხვადასხვა მეთოდი იმისა, თუ საიდან უნდა იქნეს აღებული **შესასვლელი ოპერანდი**, და სად უნდა მოთავსდეს **გა-**

მოსასვლელი ოპერანდი. ამ მეთოდებს ეწოდება *დამისამართების მეთოდები*. დამისამართების ამორჩეული მეთოდის ეფექტურობა მნიშვნელოვანწილად განსაზღვრავს მთლიანად მიკროპროცესორის მუშაობის ეფექტურობას.

9.2.1. დამისამართების მეთოდები

სხვადასხვა პროცესორებში დამისამართების მეთოდების რაოდენობა **4-დან 16-მდე** იცვლება. განვიხილოთ დღეისათვის მიკროპროცესორების უმრავლესობაში გამოყენებული დამისამართების მეთოდების რამდენიმე ტიპი.

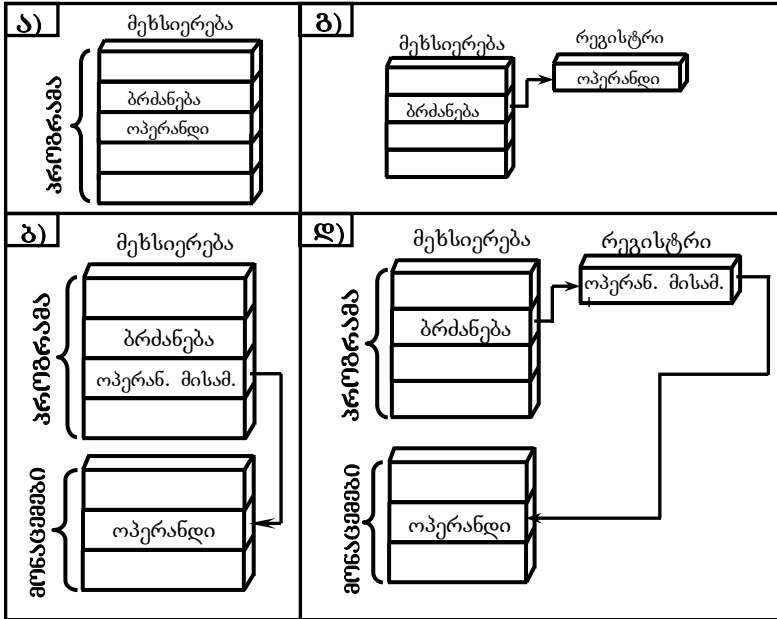
უშუალო დამისამართების დროს (ნახ. **9.1,ა**) შესასვლელი ოპერანდი მეხსიერებაში უშუალოდ ბრძანების კოდის შემდეგ არის განთავსებული. ოპერანდს ჩვეულებრივ წარმოადგენს კონსტანტა, რომელიც სადღაც უნდა გადაიგზავნოს, ან რომელიმე შიგა რეგისტრის შიგთავსს მიემატოს და ა. შ. მაგალითად, შეიძლება არსებობდეს პროცესორის რომელიმე შინაგანი რეგისტრის შიგთავსისასათვის რიცხვ **8-ის** მიმატების ბრძანება. ეს რიცხვი **8** მეხსიერებაში განთავსდება პროგრამაში არსებული შეკრების ბრძანების შემდეგ არსებულ მისამართზე.

პირდაპირი (ანუ აბსოლუტური) დამისამართების დროს (ნახ. **9.1,ბ**) მეხსიერებაში განთავსებულ ბრძანების კოდს უშუალოდ მოსდევს არა ოპერანდი, არამედ ამ ოპერანდის ადგილმდებარეობის განმსაზღვრელი მისამართი. მაგალითად, განვიხილოთ მეხსიერების იმ უჯრედის გაწმენდის (შიგთავსის განულების) ბრძანება, რომლის მისამართია **1000000**, ეს მისამართი განთავსდება უშუალოდ აღნიშნული ბრძანების კოდის შემდეგ.

რეგისტრული დამისამართების დროს (ნახ. **9.1,გ**) ოპერანდი თავსდება პროცესორის შიგა რეგისტრში. ასეთი შეიძლება იყოს, მაგალითად, ერთი რეგისტრიდან მეორეში რიცხვის გადაგზავნის ბრძანება, რომლითაც რიცხვი გადაიცემა რეგისტრ **1-დან** რეგისტრი **2-ში**. ორივე რეგისტრის ნომერი (**1** და **2**) განისაზღვრება გადაგზავნის ბრძანების კოდით.

ირიბულ-რეგისტრული (ანუ ირიბული) დამისამართების დროს პროცესორის შიგა რეგისტრში თავსდება არა თავად ოპერანდი, არა-

მედ მეხსიერებაში ამ ოპერანდის მისამართი (ნახ. 9.1დ). მაგალითად, ასეთია მეხსიერების იმ უჯრედის გაწმენდის ბრძანება, რომლის მისამართი მოთავსებულია ნულოვან რეგისტრში. ამ რეგისტრის ნომერი (0) განისაზღვრება გაწმენდის ბრძანების კოდით.



ნახ. 9.1. უშუალო დამისამართება (ა), პირდაპირი დამისამართება (ბ), რეგისტრული დამისამართება (გ), ირიბი დამისამართება (დ)

იშვიათად გვხვდება დამისამართების შემდეგი ორი მეთოდი:

1. **ავტოინკრემენტალური დამისამართება** ძალიან ჰგავს ირიბ დამისამართებას და მისგან მხოლოდ იმით განსხვავდება, რომ ბრძანების შესრულების შემდეგ გამოყენებული შიგთავსი ერთი ან ორი ერთეულით იზრდება. დამისამართების ეს მეთოდი ძალიან მოსახერხებელია, მაგალითად, მეხსიერებაში არსებული მონაცემთა მასივში შემა-ვალი კოდების დასამუშავებლად. კონკრეტული კოდის დამუშავების შემდეგ რეგისტრში გაჩენილი ახალი მისამართი უკვე გვიჩვენებს მა-სივის მომდევნო დასამუშავებელ კოდს. მოცემულ შემთხვევაში რომ ირიბი დამისამართება გამოგვეყენებინა, მაშინ

დაგვჭირდებოდა დამტებითი ბრძანებით გაგვეზარდა ამ რეგისტრის შიგთავსი.

2. ავტოდეკრემენტალური დამისამართება ჰგავს ავტოინკრემენტალურ დამისამართებას, ოღონდ ამორჩეული რეგისტრის შიგთავსი ბრძანების შესრულების წინ ერთი ან ორი ერთეულით კი არ იზრდება, არამედ მცირდება. ეს დამისამართებაც მონაცემთა მასივების დასამუშავებლადაა მოსახერხებელი. ავტოინკრემენტალური და ავტოდეკრემენტალური დამისამართებები სტეკური ტიპის მეხსიერების (იხ. **ნახ. 8.4**) მეხსიერების ორგანიზების საშუალებას იძლევა.

დამისამართების სხვა გავრცელებული მეთოდებიდან შეიძლება ვახსენოთ **ინდექსური მეთოდები**, რომელთა დროსაც ოპერანდის მისამართი გამოითვლება რეგისტრის შიგთავსისა და მოცემული კონსტანტას (ინდექსის) შეკრების გზით. ამ კონსტანტას კოდი მეხსიერებაში უშუალოდ ბრძანების კოდის შემდეგ არის განთავსებული.

დამისამართების ამა თუ იმ მეთოდის ამორჩევაზე მნიშვნელოვანწილადაა დამოკიდებული ბრძანების შესრულების ხანგრძლივობა. **ყველაზე სწრაფია რეგისტრული დამისამართება**, რადგან ამ დროს საჭირო არ არის მავისტრალში ინფორმაციის გაცვლის დამატებითი ციკლები. დამისამართება თუ მოითხოვს მეხსიერებასთან მიმართვას, მაშინ ამ მიმართვისათვის საჭირო ციკლების ხანგრძლივობათა გამო გახანგრძლივდება ბრძანების შესრულებაც. ნათელია, რომ რაც უფრო ბევრ შინაგან რეგისტრს შეიცავს პროცესორი, მით უფრო ხშირად შეგვეძლება გამოვიყენოთ რეგისტრული დამისამართება და, აქედან გამომდინარე, სისტემა მით უფრო სწრაფად იმუშავებს.

9.2.2. მემსიერების სემანტიკა

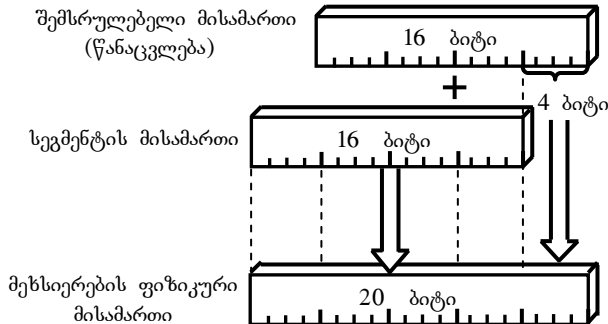
მეხსიერების სემანტიკა (იხ. **ნახ. 8.3**) პირველად განხორციელდა **1978** წელს ფირმა **Intel**-ის მიერ დამუშავებულ პირველ **16**-თანრიგიან **18086** მიკროპროცესორში. მისი დამუშავების აუცილებლობა განაპირობა იმ გარემოებამ, რომ აღნიშნული ფირმის მიერ დამუშავებული პროცესორების შინაგანი რეგისტრები **16**-თანრიგიანია, ხოლო ფიზიკური მისამართი კი **20**-თანრიგიანი. **16**-თანრიგიანი მისამართი მხოლოდ **64** კილობაიტიანი მოცულობის მეხსიერების გამოყენების საშუალებას გვაძლევს, რაც აშკარად არასაკმარისია. სწორედ ამ სი-

ტუაციიდან გამოსვლისათვის დამუშავდა მეხსიერების სეგმენტირების მეთოდი. იმ პერიოდში ფირმა **Motorola**-ს მიერ გამოშვებულ **MC68000** მიკროპროცესორს კი ჰქონდა **32**-თანრივიანი შინაგანი რეგისტრები, ამიტომ მისთვის მეხსიერების სეგმენტირების პრობლემა არ წამოჭრილა.

მოკლედ განვიხილოთ ფირმა **Intel**-ის მიერ გამოშვებულ სხვადასხვა მიკროპროცესორებში მეხსიერების სეგმენტირების პრინციპები.

■ **I8086** პროცესორში მეხსიერება ასე არის სეგმენტირებული. სისტემის მთელი მეხსიერება წარმოდგენილია არა უწყვეტი სივრცის, არამედ მოცემული ზომის (**64** კილობაიტის ტოლი) რამდენიმე ნაკვეთის სახით, რომელთა მდებარეობები მეხსიერების სივრცეში შეიძლება პროგრამული გზით შეიცვალოს.

მეხსიერების მისამართების კოდების შესანახად გამოიყენება არა ცალკეული რეგისტრები, არამედ რეგისტრთა წყვილები, რომლებიც შედგება: **1)** სეგმენტის დასაწყისის მისამართის (ე.ი. მეხსიერებაში სეგმენტის მდებარეობის) განმსაზღვრელი **სეგმენტური რეგისტრისაგან**; **2)** სეგმენტის შიგნით საბუთო მისამართის მდებარეობის განმსაზღვრელი **მაჩვენებელი რეგისტრისაგან** (**წანაცვლების რეგისტრისაგან**).

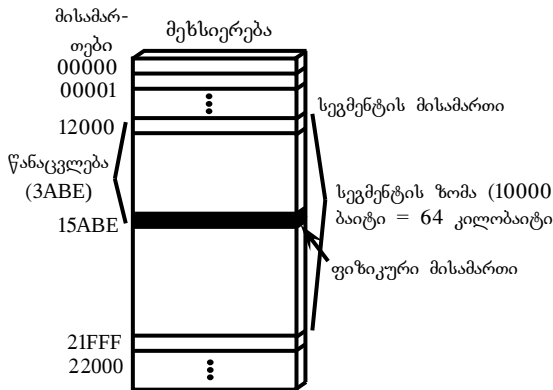


ნახ. 9.2.. სეგმენტის მისამართისა და წანაცვლებისაგან მეხსიერების ფიზიკური მისამართის ფორმირება

მისამართის გარე სალტეზე გამოსატანი მეხსიერების **20-თანრივიანი ფიზიკური მისამართი** წარმოიქმნება ისე, როგორც ეს **9.2** ნახაზზეა ნაჩვენები, ე. ი. წანაცვლებისა და სეგმენტის **4** ბიტით წანაც-

ვლებული მისამართის შეკრების გზით. ამის შედეგად მიღებული ფიზიკური მისამართის მეხსიერებაში განთავსების ადგილი **9.3** ნახაზზეა ნაჩვენები.

სეგმენტი შეიძლება დაიწყოს მეხსიერების მხოლოდ **16**-ბაიტურ საზღვარზე (რადგან სეგმენტის მისამართის არსებითად აქვს ოთხი უმცროსი ნულოვანი თანრიგი, როგორც **9.2** ნახაზიდან ჩანს), ე.ი. **16**-ის ჯერადი მისამართიდან. სეგმენტების ამ დასაშვებ საზღვრებს ეწოდება **პარაგრაფების საზღვრები**.



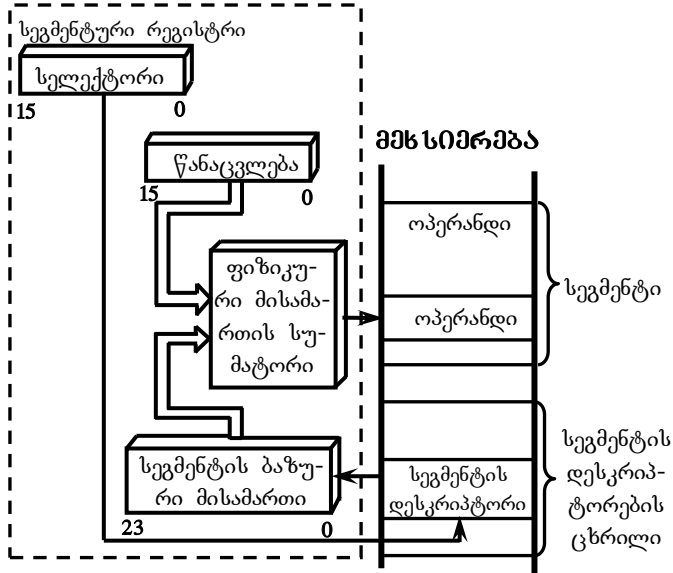
ნახ. 9.3. სეგმენტში ფიზიკური მისამართი (კოდებად გამოყენებულია **16**-თანრივიანი რიცხვები)

■ მიკროპროცესორ **Intel 80286**-ში მეხსიერების სეგმენტირების უფრო რთული მეთოდები გამოიყენება. მის ე. წ. დაცულ რეჟიმში მეხსიერების მისამართი გამოითვლება **9.4** ნახაზზე მოყვანილი სქემის შესაბამისად.

მოცემული შემთხვევის დროს სეგმენტურ რეგისტრში შეინახება არა სეგმენტების ბაზისური (საწყისი) მისამართი, არამედ მეხსიერებაში იმ მისამართების განმსაზღვრელი სელექტორების კოდები, რომლებშიცაა შენახული სეგმენტების დესკრიპტორები (ე. ი. აღმწერები). მეხსიერების დესკრიპტორიან სფეროს ეწოდება **დესკრიპტორების ცხრილი**. სეგმენტის თითოეული დესკრიპტორი შეიცავს სეგმენტის ბაზისურ მისამართს, სეგმენტის ზომას (რომელიც იცვლება **1**-დან **64** კილობაიტამდე) და მის ატრიბუტებს. სეგმენტის ბაზისური

მისამართი **24**-ბიტიანია, რაც ფიზიკური მეხსიერების **16** მეგაბაიტის დამისამართებას უზრუნველყოფს.

პ რ ო ც ე ს ო რ ი



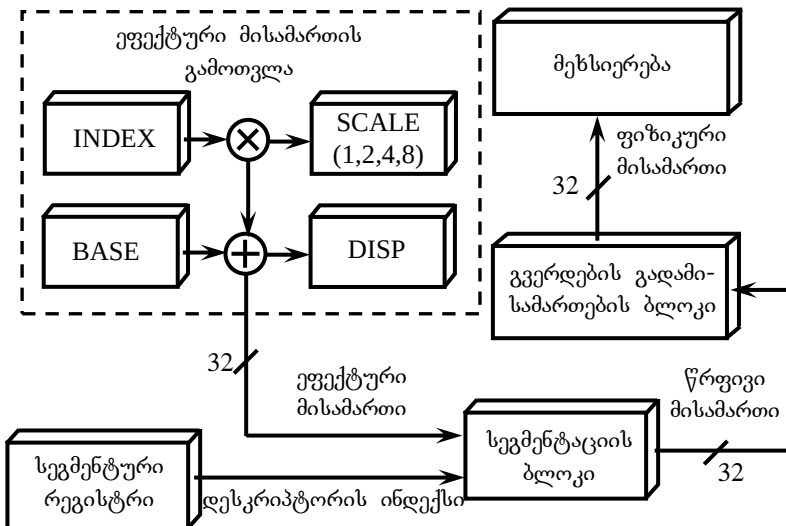
ნახ.9.4. პროცესორ **Intel 80286** –ის მეხსიერების დამისამართება დაცულ რეჟიმში

ამგვარად, მეხსიერების ფიზიკური მისამართის გამომთვლელ სუმატორს მიეწოდება არა სეგმენტური რეგისტრის შიგთავსი, როგორც ეს ხდებოდა წინა შემთხვევაში, არამედ დესკრიპტორების ცხრილიდან **სეგმენტის ბაზისური მისამართი**.

■ სეგმენტირების კიდევ უფრო რთული მეთოდი გამოიყენება და **Intel**-ის მიერ გამოშვებულ **I80386** და მომდევნო მოდელის პროცესორებში. ეს მოდელი **9.5** ნახაზზეა ილუსტრირებული.

მეხსიერების მისამართი (ფიზიკური მისამართი) სამ ეტაპად გამოითვლება. დასაწყისში **სამი კომპონენტის**, კერძოდ, ბაზის (**Base**), ინდექსისა (**Index**) და წანაცვლების (**Displacement**) შეკრებით გამოითვლება **32**-თანრიგის ე. წ. **ფექტური მისამართი**. ამ დროს შესაძლებელია მასშტაბზე (**Scale**) ინდექსის გამრავლება.

გავეცნოთ ამ კომპონენტებს. **1) წანაცვლება** წარმოადგენს ბრძანებაში ჩართულ **8-, 16- ან 32-თანრიგიან რიცხვს**; **2) ბაზა (Base)** პროცესორის **ბაზისური რეგისტრის** შიგთავსია. ჩვეულებრივ იგი გამოიყენება გარკვეული მასივის დასაწყისის მისათითებლად; **3) ინდექსი (Index)** პროცესორის ინდექსური რეგისტრის შიგთავსია. ჩვეულებრივ იგი გამოიყენება მასივის ერთ-ერთი ელემენტის ამოსარჩევად; **4) მასშტაბი (Scale)** იმ ბრძანების კოდში მითითებული **1-ის, 2-ის, 4-ის ან 8-ის** ტოლი მამრავლი, რომელზეც მრავლდება ინდექსი სხვა კომპონენტებთან მის შეკრებამდე.



ნახ.9.5. პროცესორ **Intel 80386** –ის ფიზიკური მისამართის ფორმირება დაცულ რეჟიმში

ამის შემდეგ სეგმენტაციის სპეციალური ბლოკი გამოითვლის **32-თანრიგიან წრფივ მისამართს**, რომელიც მიიღება სეგმენტური რეგისტრიდან აღებული ბაზისური მისამართისა და ეფექტური მისამართის შეკრებით. და ბოლოს, სეგმენტური გადამისამართების ბლოკის მიერ წრფივი მისამართის გარდაქმნით წარმოიქმნება **32-ბიტური ფიზიკური მისამართი**; კერძოდ, წრფივ მისამართს იგი გადართავს მისი ოთხ-ოთხ კილობატიან **ფიზიკურ გვერდად**.

ნებისმიერ შემთხვევაში სეგმენტირება მეხსიერებაში ერთ ან რამდენიმე სეგმენტს გამოყოფს მონაცემებისათვის და ამდენივე სეგმენტს

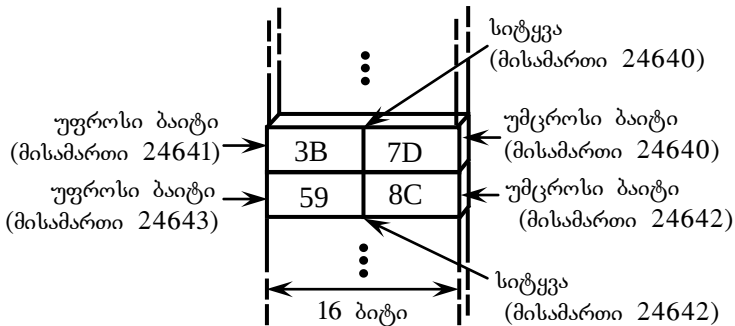
– პროგრამებისათვის. ერთი სეგმენტიდან მეორეზე გადასვლა სეგმენტური რეგისტრის შიგთავსის შეცვლაზე დაიყვანება. ზოგჯერ ეს ძალიან მოსახერხებელია, მაგრამ სეგმენტირებულ მეხსიერებასთან მუშაობა უწყვეტ, არასეგმენტირებულ მეხსიერებასთან მუშაობაზე უფრო რთულია, რადგან საჭიროა სეგმენტთა საზღვრებისათვის, მათ აღმწერებისათვის, გადამრთველებისათვის და ა.შ. თვალყურის დევნება.

9.2.3. ბაიტებისა და სიტყვების დამისამართება

16 ან **32** თანრიგის მქონე ბევრ პროცესორს შეუძლია მეხსიერებაში არა მარტო (**16**-თანრიგიანი ან **32**-თანრიგიანი) მთელი სიტყვის, არამედ მასში შემავალი ცალკეული ბაიტების დამისამართება, რისთვისაც თითოეული ბაიტს საკუთარი მისამართი გააჩნია.

16-თანრიგიანი პროცესორების შემთხვევაში მეხსიერებაში თითოეულ **16**-თანრიგიან სიტყვას მიკუთვნებული აქვს ლუწი მისამართი, ხოლო მასში შემავალ ბაიტებს შეიძლება ჰქონდეს როგორც ლუწი, ისე კენტი მისამართები.

მეხსიერება



ნახ. 9.6. სიტყვებისა და ბაიტების დამისამართება

მაგალითისათვის განვიხილოთ მეხსიერების **16**-თანრიგიანი უჯრედი, რომლის მისამართია **24640** და რომელშიც შენახულია სიტყვა **3B7D** (ნახ.9.6). მთლიანად ამ სიტყვაზე მიმართვისათვის პროცესორი გამოიტანს მისამართ **24640**-ს და გამოიყენებს სიტყვის დამამისამართებელ ბრძანებას; მას თუ სურს მიმართოს ამ სიტყვის უმცროს **7D** ბაიტს, მაშინ გამოიტანს იმავე **24640** მისამართს, ოღონდ გამოიყ-

ენებს არა სიტყვის, არამედ ბაიტის დამამისამართებელ ბრძანებას. სიტყვის უფროს **3B** ბაიტთან მიმართვისათვის პროცესორი უკვე გამოიტანს **24641** მისამართსა და გამოიყენებს ბაიტის დამამისამართებელ ბრძანებას. რადგან **24640** და **24641** მისამართები უკვე გამოვიყენეთ, ამიტომ **598C** შიგთავსიან მომდევნო უჯრისათვის უნდა გამოვიყენოთ მომდევნო **24642** და **24643** მისამართები.

მაგისტრალზე ბაიტებისა და სიტყვების გაცვლის ციკლების ერთმანეთისაგან განსასხვავებლად მართვის სალტეში გამოიყენება ბაიტების გაცვლის მაჩვენებელი სპეციალური სიგნალი. ბაიტებთან სამუშაოდ ბრძანებათა სისტემაში გაითვალისწინება სპეციალური ბრძანება, ან გამოიყენება დამისამართების გარკვეული მეთოდები.

9.3. პროცესორის რეგისტრები

პროცესორის *შინაგანი რეგისტრი* სამომსახურო ინფორმაციის დროებით შესანახად განკუთვნილი მცირე *ზომის ზეოპერატიული მეხსიერებაა*. სხვადასხვა პროცესორებში რეგისტრების რაოდენობა **6-8**-დან რამდენიმე ათეულამდე იცვლება. *განასხვავებენ სპეციალიზებულ და უნივერსალურ რეგისტრებს*. ძირითადად სპეციალიზებული რეგისტრებია ბრძანებების მთვლელი რეგისტრი, მდგომარეობის (**PSW**) რეგისტრი და სტეკის მაჩვენებელი რეგისტრი; დანარჩენები შეიძლება იყოს როგორც უნივერსალური, ისე სპეციალიზებული. განვიხილოთ სხვადასხვა სახის მიკროპროცესორი.

■ ფირმა **DEC**-ას **16**-თანრიგიან პროცესორ **T-11**-ში არის საერთო დანიშნულების **8** და მდგომარეობის ერაათადერთი რეგისტრი. ყველა რეგისტრი **16**-თანრიგიანია. *საერთო დანიშნულების რეგისტრებიდან (სღრ-ებიდან)* ერთი გამოიყენება *ბრძანების მთვლელად*, ხოლო მეორე – *სტეკის მაჩვენებლად*. დანარჩენი რეგისტრი სრულად ურთიერთშენაცვლებადია, ე. ი. უნივერსალური დანიშნულებისაა და შეუძლია შეინახოს როგორც მონაცემები, ისე მისამართებიც (მაჩვენებლებიც), ინდექსებიც და ა. შ. მოცემული პროცესორის მეხსიერების მაქსიმალური დასაშვები მოცულობა **64** კილობაიტია (მეხსიერების მისამართი **16**-თანრიგიანია).

■ **Motorola**-ს **16**-თანრიგიან პროცესორ **MC68000**-ში შემდეგი **19** რეგისტრია: მდგომარეობის **16**-თანრიგიანი რეგისტრი, ბრძანებე-

ბის მთვლეელი **32**-თანრიგიანი რეგისტრი, მისამართის **32**-თანრიგიანი **9** და მონაცემების ამდენივე თანრიგიანი **8** რეგისტრი. დამისამართებადი მეხსიერების მაქსიმალური დასაშვები მოცულობაა **16** მეგაბაიტი (მისამართის გარე სალტე **24**-თანრიგიანია). მონაცემების რვავე და მისამართის შვიდივე რეგისტრი ურთიერთშენაცვლებადია.

■ პროცესორ **I8086** პროცესორში არსებულ თითოეულ რეგისტრი სპეციალური დანიშნულება და შეუძლია ერთმანეთი მხოლოდ ნაწილობრივ ან საერთოდ ვერ შეცვალოს. დაწვრილებით განვიხილოთ ამ პროცესორის რამდენიმე თავისებურება.

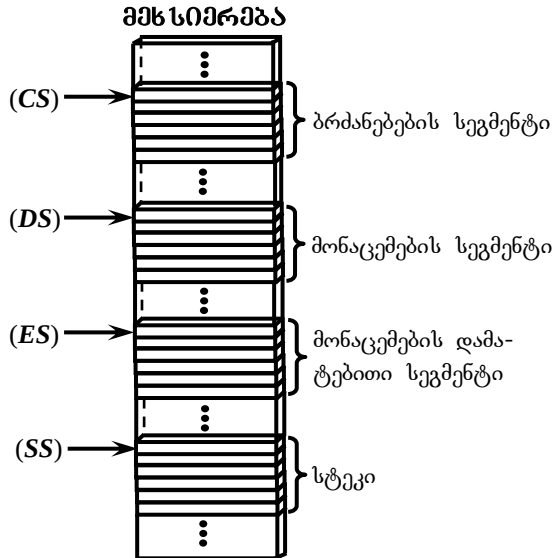
პროცესორს აქვს **16**-თანრიგიანი **14** რეგისტრი. ამათგან ოთხი (**AX, BX, CX, DX**) მონაცემებისთვისაა განკუთვნილი; თითოეულ მათგანს ოპერანდებისა და ოპერაციათა შედეგების შენახვის გარდა საკუთარი შემდეგი სპეციფიკური დანიშნულება: **1) AX**-რეგისტრი მონაწილეობს გამრავლების, გაყოფისა და შეტანა/გამოტანის მოწყობილობებთან ინფორმაციის გაცვლის პროცესებში; **2) BX**-რეგისტრი მისამართის გამოთვლებში ბაზური რეგისტრის ფუნქციას ასრულებს; **3) CX**-რეგისტრი გამოიყენება ციკლების მთვლელად; **4) DX**-რეგისტრი მონაწილეობს შეტანა/გამოტანის მისამართის განსაზღვრაში.

შესაძლებელია მონაცემების რეგისტრების ორივე ბაიტი იქნეს გამოყენებული (მაგალითად, **AX** რეგისტრში ამ ბაიტებს აქვს საკუთარი სახელწოდება: უმცროსი ბაიტის სახელია **AL**, ხოლო უფროსი ბაიტის სახელი - **AN**).

პროცესორის მომდევნო ოთხი შინაგანი რეგისტრს წარმოადგენს ე.წ. **სეგმენტური რეგისტრები**. რომელთაგანაც თითოეული მათგანი სამუშაო სეგმენტებიდან ერთ-ერთი მათგანის მდგომარეობას განსაზღვრავს (ნახ. **9.7**): **1) CS** (**C**ode **S**egment) რეგისტრი შეესაბამება იმ ბრძანებების სეგმენტს, რომლებიც სრულდება მოცემულ მომენტში; **2) DS** (**D**ata **S**egment) რეგისტრი შეესაბამება იმ მონაცემების სეგმენტს, რომელსაც მოცემულ მომენტში იყენებს პროცესორი; **3) ES** (**E**xtra **S**egment) რეგისტრი შეესაბამება მონაცემების დამატებით სეგმენტს; **4) SS** (**S**tack **S**egment) რეგისტრი შეესაბამება სტეკის სეგმენტს.

მეხსიერების სივრცის ოპტიმალური გამოყენებისათვის პრინციპულად შესაძლებელია ყველა ამ სეგმენტმა ერთმანეთი გადაფაროს. მაგალითად, თუ პროგრამა მოიცავს მხოლოდ სეგმენტის ნაწილს, მა-

შინ მონაცემების სეგმენტი შეიძლება დაიწყოს არა პროგრამის მთელი სეგმენტის დამთავრების შემდეგ, არამედ პროგრამის დამთავრებისთანავე (**16** ბაიტი სიზუსტით).

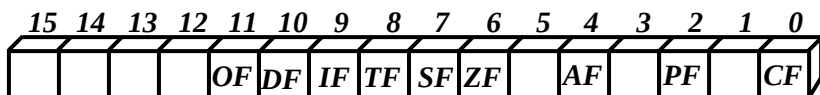


ნახ. 9.7. მეხსიერებაში ბრძანებების, მონაცემებისა და სტეკის სეგმენტები

პროცესორის შემდეგი ხუთი რეგისტრი (**SP** – Stack Pointer, **BP** – Base Pointer, **SI** – Soure Index, **DI** – Destination Index, **IP** – Instinction Pointer), გამოიყენება მაჩვენებლებად (ე.ი. სეგმენტის ფარგლებში განსაზღვრავს წანაცვლებას). მაგალითად, ბრძანებების მთელელი წარმოიშობა **CS** და **IP** რეგისტრების წყვილით, ხოლო სტეკის მაჩვენებელი – **SP** და **SS** რეგისტრების წყვილით. **SI**, **DI** რეგისტრები გამოიყენება სტრიქონულ ოპერაციებში, ე.ი. ერთი ბრძანებით მეხსიერების რამდენიმე უჯრედის მიმდევრობით დამუშავების დროს.

უკანასკნელი **FLAGS** რეგისტრი წარმოადგენს პროცესორის მდგომარეობის (**PSW**) რეგისტრს. მასში არსებული **16** თანრიგიდან გამოიყენება შემდეგი ცხრა თანრიგი (ნახ. **9.8**): **CF** – (Carry Flag) – არითმეტიკული ოპერაციების დროს **გადატანის ალამი**; **PF** – (Part Flag) – **შედეგის სიღუწის ალამი**; **AF** – (Auxiliar Flag) – **დამატებითი გადატანის**; **ZF** – (Zero Flag) – **ნულოვანი შედეგის ალამი**; **SF** – (Sign

$\underline{Flag}$ – *ნიშნის ალაბი* (ემთხვევა შედეგის უფროს ბიტს); $\underline{TF}$ – ($\underline{Trap Flag}$) – *ბიჯური რეჟიმის ალაბი* (გამოიყენება გამართვის დროს); $\underline{IF}$ – ($\underline{Interrupt-enable Flag}$) – აპარატურული შეწყვეტების ნებადართვის ალაბი; $\underline{DF}$ – ($\underline{Direction Flag}$) – სტრიქონული ოპერაციების დროს მიმართულების ალაბი; $\underline{OF}$ – ($\underline{Overflow Flag}$) – გადავსების ალაბი.



ნახ. 9.8. 8086 პროცესორის მდგომარეობის რეგისტრი

მდგომარეობის რეგისტრის უჯრედებში ბიტების დაუყენება და ბიტებისაგან უჯრედების გასუფთავება ხდება წინა ბრძანების შესრულების შედეგად მიღებულ შედეგზე დამოკიდებულებით და მათ გამოიყენებს პროცესორის ზოგიერთი ბრძანება. უჯრედებში ბიტები შეიძლება დააყენოს ან წაშალოს პროცესორის სპეციალური ბრძანებამ (მომდევნო პარაგრაფში განვიხილავთ პროცესორის ბრძანებათა სისტემას).

ბევრ მიკროპროცესორში გამოყოფილია *აკუმულატორად* (ე.ი. დამგროვებლად) წოდებული სპეციალური რეგისტრი. ამ დროს, როგორც წესი, მხოლოდ ამ რეგისტრის მეშვეობით ხდება ურთიერთშემოქმედება შეტანა/გამოტანის მოწყობილობებთან. ზოგჯერ მასში თავსდება ნებისმიერი ბრძანების შესრულების შედეგი. მაგალითად **8086** რეგისტრში მონაცემების **AX** რეგისტრი შეიძლება ჩაითვალოს თავისებურ აკუმულატორად, რადგან იგი აუცილებლად მონაწილეობს გამრავლებისა და გაყოფის ბრძანების შესრულებაში, აგრეთვე მხოლოდ მისი გავლით შეიძლება გადავგზავნოთ მონაცემები შეტანა/გამოტანის მოწყობილობაში და აგრეთვე ამ მოწყობილობიდან. სპეციალური რეგისტრ-აკუმულატორის გამოყოფა ამარტივებს პროცესორის სტრუქტურას და აჩქარებს პროცესორის შიგნით გადაგზავნებს, მაგრამ ზოგჯერ ანელებს სისტემის მუშაობას, რადგან ინფორმაციის მთელმა ნაკადმა ერთდართ რეგისტრ-აკუმულატორში უნდა გაიაროს. ასეთი პრობლემა არ წამოიჭრება მაშინ, როდესაც ყველა რეგისტრი ურთიერთშეცვლადია.

X თავი პროცესორების ბრძანებათა სისტემა

10.1. ზოგადი ცნობები

პროცესორის ბრძანებათა სისტემა შემავალი ბრძანებების სახეები, მათი შესასრულებელი ფუნქციები და თავისებურებები **10.1** ცხრილშია მოყვანილი.

ცხრილი 10.1. მიკროპროცესორის ბრძანებები

ბრძანებათა სახეები	შესასრულებელი ფუნქციები	ბრძანებების თავისებურებები
მონაცემთა გადაგზავნის ბრძანებები	ოპერანდების გადაგზავნა (გადაკოპირება) წყაროდან (Source) მიმღებში (Destination)	წყაროდ და მიმღებად გამოიყენება პროცესორის შიგა რეგისტრები, მესხიერების ან შეტანა/გამოტანის უჯრედები; ალმ ამ დროს არ გამოიყენება
არითმეტიკული ბრძანებები	შეკრების, გამოკლების, გამრავლების, გაყოფის, 1-ით გაზრდის (ინკრემენტირების). 1-ით შემცირების (დეკრიმენტირების) ოპერაციები	ბრძანებებს სჭირდება ერთი ან ორი შესასვლელი ოპერანდი; ისინი წარმოქმნის ერთ გამოსასვლელ ოპერანდს
ლოგიკური ბრძანებები	კონიუნქციის, დიზიუნქციის, ინვერსიის, 2-ის მოდულით შეკრების, გაწმენდის, სხვადასხვა სახის (მარჯვნივ, მარცხნივ, არითმეტიკული, ციკლური) ძვრის ოპერაციები	- “ -
გადასვლათა ბრძანებები	უზრუნველყოფს ქვეპროგრამაზე გადასვლას, მისგან დაბრუნებას, პროგრამათა ფრაგმენტების გამოტოვებას, წარმოქმნის ციკლებს, განშტოებებს და ა.შ.	ყოველთვის ცვლის ბრძანებათა მთვლელის შიგთავსს; არის უპირობო ან პირობითი; იძლევა ინფორმაციის რთული ალგორითმების აგების საშუალებას

თითოეული შესრულებული ბრძანების შედეგის შესაბამისად პროცესორის მდგომარეობის რეგისტრზე (**PSW**-ზე) დაყენდება ბიტი, ან დაიცლება იგი ბიტისაგან; **PSW**-ში ალმების შეცვლა ნებისმიერ

ბრძანებას არ შეუძლია. ისინი კონკრეტული პროცესორის თავისებურებების შესაბამისად განისაზღვრება.

სხვადასხვა პროცესორის ბრძანებების სისტემები არსებითი ურთიერთგანსხვავებულობის მიუხედავად ერთმანეთს ძალიან ჰგავს. სხვადასხვა პროცესორების ბრძანებათა რაოდენობებიც სხვადასხვაა. მაგალითად, **MC68000** პროცესორს აქვს **61** ხოლო, **8086** პროცესორს – **133** ბრძანება. თანამედროვე მძლავრი პროცესორის ბრძანებათა რაოდენობა რამდენიმე ასეულს აღწევს. არსებობს ბრძანებათა შემცირებული ნაკრების მქონე პროცესორებიც (ე.წ. **RISC** პროცესორები; **Reduced Instruction Set Computer**), რომლებშიც ბრძანებათა რაოდენობის შემცირების ხარჯზე გაზრდილია ეფექტურობა და მუშაობის სიჩქარე.

უფრო დაწვრილებით განვიხილოთ პროცესორის ბრძანებათა **10.1** ცხრილში მოყვანილი ოთხივე ჯგუფის თავისებურებები.

10.2. მონაცემების გადაზღავნის ბრძანებები

ნებისმიერი პროცესორის მრძანებათა სისტემებში ძალიან მნიშვნელოვანი ადგილი უკავია მონაცემების გადაზღავნის ბრძანებებს. ისინი ასრულებს შემდეგ უმნიშვნელოვანეს ფუნქციებს: **1)** პროცესორის შინაგან რეგისტრებში ჩატვირთავს (ჩაწერს) შიგთავსებს; **2)** პროცესორის შინაგანი რეგისტრების შიგთავსებს შეინახავს მეხსიერებაში; **3)** მეხსიერების ერთი არედან შიგთავსს გადააკოპირებს მეორე არეში; **4)** შეტანა/გამოტანის მოწყობილობებში ჩაწერს ან მისგან ამოიკითხავს ინფორმაციას.

ზოგიერთ (მაგალითად, **T-11** ტიპის) პროცესორში ყველა ამ ფუნქციას ოპერანდების დამისამართების სხვადასხვა მეთოდით ასრულებს ერთადერთი **MOV (MOVB)** ბრძანება.

სხვა პროცესორებში, გარდა **MOV** ბრძანებისა, ჩამოთვლილი ფუნქციების შესასრულებლად გამოიყენება კიდევ რამდენიმე ბრძანება. მაგალითად, რეგისტრებში ჩატვირთვისათვის შეიძლება გამოყენებული იქნეს **ჩატვირთვის ბრძანებები**, ამასთანავე სხვადასხვა რეგისტრისათვის გამოყენებული უნდა იქნეს სხვადასხვა ბრძანება (მათი აღნიშვნები შედგენილია სიტყვა **LOAD**-ის გამოყენებით). ხშირად სტეკში ჩასატვირთად ან სტეკიდან ამოსაღებად გამოიყენება სპეციალური ბრძანებები (**PUSH** - “*შეინახე სტეკში*”, **POP** - “*ამოიღე სტეკიდან*”). ისინი

გადაგზავნისას ახდენს ავტოინკრემენტირებას და დეკრემენტირებას (აღნიშნული პროცესები პროცესორში ცხადი სახით რომც არ იყოს გათვალისწინებული).

ზოგიერთი (მაგალითად, **8086**) პროცესორის ბრძანებათა სისტემაში მონაცემების სტრიქონული (ანუ მწკრივული) გადაგზავნისათვის არსებობს სპეციალური **MOVS** ბრძანება. იგი გადაგზავნის არა ერთი სიტყვას ან ბაიტს, არამედ დასახული რაოდენობის სიტყვებსა და ბაიტებს (**MOVSB**), ე. ი. მაგისტრალში წარმოშობს ინფორმაციის გაცვლის არა ერთ, არამედ რამდენიმე ციკლს. ამ დროს მეხსიერების მისამართი, რომელთანაც ხდება ურთიერთშემოქმედება, თითოეული მიმართვის შემდეგ იზრდება (ან მცირდება) **1**-ით ან **2**-ით. ე. ი. არაცხადი სახით გამოიყენება ავტოინკრემენტული ან ავტოდეკრემენტული დამისამართება.

ზოგიერთ (მაგალითად, **8086**) პროცესორში სპეციალურად გამოყოფა შეტანა/გამოტანის მოწყობილობებთან გაცვლის ფუნქციები. **IN** ბრძანება გამოიყენება შეტანა/გამოტანის მოწყობილობიდან ინფორმაციის წასაკითხად (შეტანისათვის), ხოლო **OUT** ბრძანება – პირიქით აღნიშნულ მოწყობილობაში ინფორმაციის ჩასაწერად (გამოსატანად). ამ შემთხვევაში ინფორმაცია გაიცვლება რეგისტრ-აკუმულატორსა და შეტანა/გამოტანის მოწყობილობას შორის. ამავე ოჯახის (**80286** პროცესორიდან დაწყებული) უფრო მოწინავე პროცესორების ბრძანებათა სისტემებში დამატებულია სტრიქონული (მწკრივული) შეტანის **INS** და სტრიქონული გამოტანის **OUTS** ბრძანებები. ამ ბრძანებებით მონაცემების მთელი მასივი გადაიგზავნება მეხსიერებიდან შეტანა/გამოტანის მოწყობილობაში (**OUTS**) ან პირიქით – შეტანა/გამოტანის მოწყობილობიდან – მეხსიერებაში (**INS** ბრძანებით). თითოეული მიმართვის შემდეგ მეხსიერების მისამართი იზრდება ან მცირდება (**MOVS** ბრძანების ანალოგურად).

მონაცემების გადაგზავნის ბრძანებებს მიეკუთვნება **ინფორმაციის გაცვლის ბრძანებებიც** (მათი სახელწოდებები წარმოიქმნება სიტყვისაგან **Exchange**). შეიძლება გაითვალისწინებოდეს ინფორმაციის გაცვლა შინაგან რეგისტრებს შორის, ერთი რეგისტრის ორ ნახევარს შორის (**SWAR**) ან რეგისტრსა და მეხსიერების უჯრედს შორის.

10.3. არითმეტიკული ბრძანებები

არითმეტიკული ბრძანებები ოპერანდების კოდებს ორობით ან ორობით-ათობით კოდებად განიხილავს. ისინი შემდეგ ხუთ ძირითად ჯგუფად იყოფა: **1.** ფიქსირებულ მძიმიანი არითმეტიკული (შეკრების, გამოკლების, გამრავლებისა და გაყოფის) ოპერაციების ჩამტარებელ ბრძანებები; **2.** მცურავ მძიმიანი არითმეტიკული (შეკრების, გამოკლების, გამრავლებისა და გაყოფის) ოპერაციების ჩამტარებელი ბრძანებები; **3.** ჩამოყრის (განულების) ბრძანებები; **4.** ინკრემენტისა და დეკრემენტის ბრძანებები; **5.** შედარების ბრძანებები.

მოკლედ განვიხილოთ ამ ჯგუფებში შემავალი ბრძანებები.

■ **ფიქსირებული მძიმიანი ბრძანებები** პროცესორის რეგისტრებში ან მეხსიერებაში არსებულ კოდებს ჩვეულებრივ ორობით რიცხვებად განიხილავს. შეკრების (**ADD**) ბრძანება გამოითვლის ორი კოდის ჯამს. გამოკლების (**SUB**) ბრძანება გამოითვლის ორი კოდის სხვაობას. გამრავლების (**MUL**) ბრძანება გამოითვლის ორი კოდის ნამრავლს (შედეგის თანრიგიანობა ორჯერ აღემატება თანამამრავლთა თანრიგიანობას). გაყოფის (**DIV**) ბრძანება ერთი კოდის მეორეზე გაყოფის შედეგად მიღებულ განაყოფს გამოითვლის. ნებისმიერ ამ ბრძანებას შეუძლია ოპერაცია ჩაატაროს როგორც ნიშნიან, ისე უნიშნო რიცხვებზე.

■ **მცურავი მძიმიანი (წერტილიანი) ბრძანებები** იყენებს ხარისხისა და მანტისით რიცხვების წარმოდგენის ფორმატს (ჩვეულებრივ ეს რიცხვები იკავებს მეხსიერების ორ მეზობელ უჯრედს). თანამედროვე მძლავრ პროცესორებში მცურავი წერტილიანი ბრძანებების ნაკრებში ოთხი არითმეტიკული მოქმედების შესასრულებელი ბრძანებების გარდა შედის სხვა ბრძანებებიც, რომლითაც გამოითვლება ტრიგონომეტრიული, ლოგარითმული, აგრეთვე ბერისა და გამოსახულების დასამუშავებლად საჭირო სხვა რთული ფუნქციები.

■ **გაწმენდის (CLR) ბრძანებები** განკუთვნილია რეგისტრში ან მეხსიერების უჯრედში ნულოვანი კოდის ჩასაწერად. ეს ბრძანებები შეიძლება შეიცვალოს ნულოვანი კოდის გადაგზავნის ბრძანებებით, მაგრამ ჩამოგდების სპეციალური ბრძანებები ჩვეულებრივ გადაგზავნის ბრძანებებზე უფრო სწრაფად მუშაობს. ჩამოგდების ბრძანებებს

ხშირად ლოგიკური ბრძანებების ჯგუფს მიაკუთვნებენ და აღნიშნული ბრძანებების განხილვისას კიდევ ერთხელ დავუბრუნდებით მათ.

■ **ინკრემენტის** (ერთიით გაზრდის, *INC*) და **დეკრემენტის** (ერთიით შემცირების, *DEC*) **ბრძანებებიც** ძალიან მოსახერხებელია. ისინი შეიძლება შეიცვალოს ერთის მიმატების ან გამოკლების ბრძანებებით, მაგრამ ამ უკანასკნელ ოპერაციებზე სწრაფად სრულდება ინკრემენტისა და დეკრემენტის ბრძანებები. ისინი მოითხოვს ერთადერთ შესასვლელ ოპერანდს, რომელიც იმაგდროულად გამოსასვლელი ოპერანდიცაა.

■ **შედარების (CMP) ბრძანება** ორი შესასვლელი ოპერანდის შესადარებლად გამოიყენება. არსებითად იგი გამოითვლის ამ ორი ოპერანდის სხვაობას, ოღონდ გამოსასვლელ ოპერანდის წარმოქმნის ნაცვლად გამოკლების შედეგზე დამოკიდებულებით პროცესორის მდგომარეობის (*PSW*) რეგისტრში არსებულ გარკვეულ ბიტებს. შედარების ბრძანების მომღვეწო (ჩვეულებრივ, *გადასვლის*) **ბრძანება** გაანალიზებს პროცესორის მდგომარეობის რეგისტრში არსებულ ბიტებს და მათ მნიშვნელობაზე დამოკიდებულებით შეასრულებს გარკვეულ მოქმედებას (*გადასვლის ბრძანებებზე §10.5*ში ვისაუბრებთ). ზოგერთ (მაგალითად, *8086* და მასთან შეთავსებად) პროცესორში გამოიყენება მეხსიერებაში არსებული ოპერანდების ორი მიმდევრობის მწკრივულად შედარების ბრძანებები.

10.4. ლოგიკური ბრძანებები

ლოგიკური ბრძანებები ოპერანდებზე ასრულებს ლოგიკურ (ბიტურ) ოპერაციებს, ე. ი. ოპერანდების კოდებს განიხილავს არა ერთიან რიცხვად, არამედ ცალკეული ბიტების ნაკრებად. ამით განსხვავდება ისინი არითმეტიკული ოპერაციებისაგან. ლოგიკური ბრძანებები შემდეგ ძირითად ოპერაციებს ასრულებს: **1)** ლოგიკურ **AND** ოპერაციას, ლოგიკურ **OR** ოპერაციას, **2-**ის მოდულით შეკრების ოპერაციას; **2)** ლოგიკურ, არითმეტიკულ და ციკლურ ძვრებს; **3)** ბიტებისა და ოპერანდების შემოწმებას; **4)** პროცესორის მდგომარეობის (*PSW*) რეგისტრში ბიტების (ალმების) დაყენებასა და ჩამოგდებას.

ლოგიკური ოპერაციების ბრძანებები საშუალებას იძლევა ორი შესასვლელი ოპერანდისაგან ცალკეული ბიტების სახით გამოითვალოს ძირითადი ლოგიკური ფუნქციები.

AND (AND) ოპერაცია გამოიყენება მოცემული ბიტების იძულებით ჩამოსაყრელად. ამისათვის ერთ ოპერანდად გამოიყენება *ნიღბის კოდი*, რომლის იმ თანრიგებში ბიტებად, რომელთა ჩამოყრა მოითხოვება, ბიტებად ნულებია დაყენებული (იხ. *ნახ. 2.19,ბ*).

OR (OR) ოპერაცია გამოიყენება მოცემული ბიტების იძულებით დასაყენებლად. ამისათვის ერთ ოპერანდად გამოიყენება *ნიღბის კოდი*, რომლის იმ თანრიგებში, რომლებშიც ერთიანის დაყენება მოითხოვება, ბიტებად ერთიანებია დაყენებული (იხ. *ნახ. 2.19,დ*). .

ორის მოდულით შეკრების (XOR) ოპერაცია გამოიყენება მოცემული ბიტების ინვერსირებისათვის. ამისათვის ერთ ოპერანდად გამოიყენება *ნიღბის კოდი*, რომლის იმ თანრიგებში, რომელთა ინვერსირება მოითხოვება, ბიტებად ერთიანებია დაყენებული (იხ. *ნახ. 2.19,ე*).

რეგისტრებში ორობითი კოდების ძვრის ოპერაციები დატალურად გვაქვს განხილული §2.11-ში.

10.5. გადასვლათა ბრძანებები

გადასვლათა ბრძანებები განკუთვნილია ყველა შესაძლო ციკლების, განშტოებების, ქვეპროგრამების გამოძახებებისა და ა. შ. ორგანიზებისათვის, ე. ი. ისინი არღვევს *ძირითადი პროგრამის* მიმედვრობით შესრულების რეჟიმს. აღნიშნული ბრძანებები რეგისტრმთვლელში ჩაწერს ახალ მნიშვნელობას და ამით აიძულებს პროცესორს გადავიდეს არა მომდევნო, არამედ მეხსიერებაში არსებული ნებისმიერ სხვა ბრძანებაზე. არსებობს ძირითადი ბრძანების იმ წერტილზე დაბრუნების ბრძანებებიც, რომლიდანაც მოხდა გადასვლა. მომავალში თუ გვაქვს განზრახული ძირითად პროგრამაზე დაბრუნება, მაშინ ამ პრო-გრამიდან ყოველი გადახვევის წინ პროცესორის მიმდინარე პარამეტრები სტეკში უნდა იქნეს შენახული; ასეთი განზრახვის არარსებობისას სტეკში პარამეტრების შენახვა საჭირო არ არის.

განასხვავებენ გადასვლის შემდეგი ორი სახის ბრძანებებს: **1)** უპირობო გადასვლის ბრძანებებს; **2)** პირობითი გადასვლის ბრძანებებს.

ამ ბრძანებათა სახელწოდებებში გამოიყენება სიტყვები **Branch** (განშტოება) და **Jump** (ნახტომი). გავეცნოთ ორივე მათგანს.

■ **უპირობო გადასვლათა ბრძანებები** ახალ მისამართზე უპირობო გადასვლას მოითხოვს. მათი საშუალებით მითითებული სიდიდით ხდება მიმდინარე პროგრამაში წინ ან უკან წანაცვლება, ან მეხსიერების მითითებულ მისამართზე გადასვლა. წანაცვლების სიდიდე ან მისამართის ახალი მნიშვნელობა შესასვლელი ოპერანდის სახითაა წარმოდგენილი.

■ **პირობით გადასვლათა ბრძანებები** გადასვლას იწვევს არა ყოველთვის, არამედ მხოლოდ მოცემული პირობის შესრულებისას. ასეთ პირობებად გამოიყენება პროცესორის მდგომარეობის **PSW** რეგისტრში აღმების მდგომარეობები, ე. ი. **გადასვლის პირობა** აღმის მნიშვნელობის შემცვლელი წინა ოპერაციის შედეგი. სხვადასხვა პროცესორებში ამ პირობათა რაოდენობა **4-დან 16-მდეა**. მათი რამდენიმე მაგალითია: **1)** «გადასვლა, **0-ზე** ტოლობისას»; **2)** «გადასვლა **1-ზე** ტოლობისას»; **3)** «გადასვლა გადავსებისას»; **4)** «გადასვლა გადავსება არარსებობისას»; **5)** «გადასვლა **0-ზე** მეტობისას»; **6)** «გადასვლა **0-ზე** ნაკლებობის ან ტოლის დროს» და ა.შ.

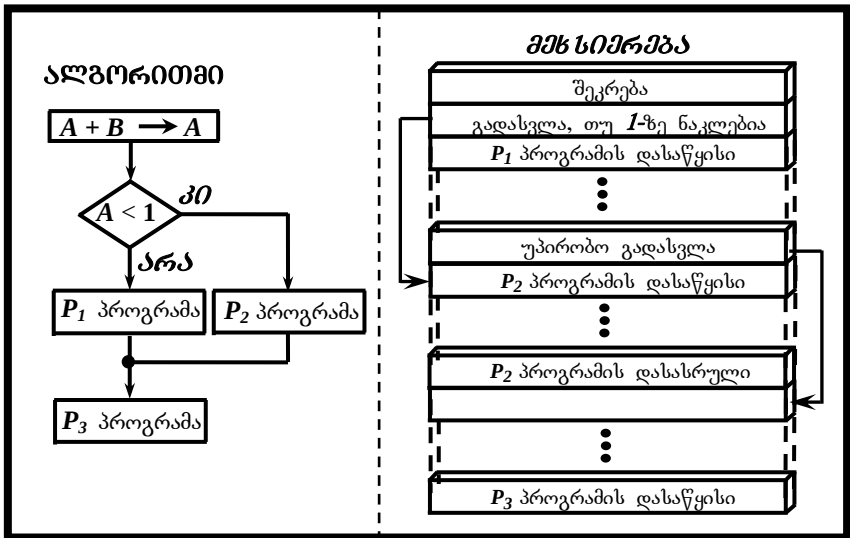
გადასვლის პირობის შესრულებისას ბრძანებათა რეგისტრთვლე-ლში ჩაიტვირთება ახალი მნიშვნელობის ბრძანება, საწინააღმდეგო შემთხვევაში აღნიშნული რეგისტრის შიგთავსი უბრალოდ გაიზრდება და პროცესორი დაიწყებს მომდევნო ბრძანების შესრულებას.

გადასვლის პირობის შესამოწმებლად პირობითი გადასვლის ბრძანების (ან, შესაძლებელია, რამდენიმე ბრძანების) წინ სპეციალურად სრულდება შედარების **CMP** ბრძანება. მაგრამ აღმები შეიძლება **დააყენოს (1-ის ტოლი გახადოს)**, მაგალითად, მონაცემების გადამ-გზავნმა, არითმეტიკულმა ან ლოგიკურმა ნებისმიერმა ბრძანებამ.

პირობითი და უპირობო გადასვლების რამდენიმე ბრძანების ერთობლივად გამოყენება პროცესორს საშუალებას აძლევს განაშტოვოს ნებისმიერი სირთულის ალგორითმი. მაგალითისათვის **10.1** ნახაზზე ნაჩვენებია **ორად განშტოებული**, ხოლო **10.3** ნახაზზე - **სამად განშტოებული პროგრამა**, რომლებიც ბოლოში ხელახლა ერთიანდება.

მიმდინარე პროგრამის დასრულების შემდეგ გადასვლის წერტილ-ში ხელახლა დაბრუნების უზრუნველყოფი **გადასვლის ბრძანებები**

დამხმარე პროგრამების – ე.წ. *ქვეპროგრამების* შესასრულებლად გამოიყენება. მათ *ქვეპროგრამების გამოძახების ბრძანებებსაც* უწოდებენ და **CALL** მნემოკოდით აღნიშნავენ. ქვეპროგრამების გამოყენება ამარტივებს და უფრო ლოგიკურს ხდის ძირითად ბრძანებას. ამით ეს უკანასკნელი მოქნილი, ადვილად დასაწერი და ადვილადვე გასამართი ხდება. ამავე დროს ქვეპროგრამების ზრდის პროგრამის შესრულების ხანგრძლივობას და ამიტომ მათი გამოყენების დროს საჭიროა დავიცვათ ზომიერება.

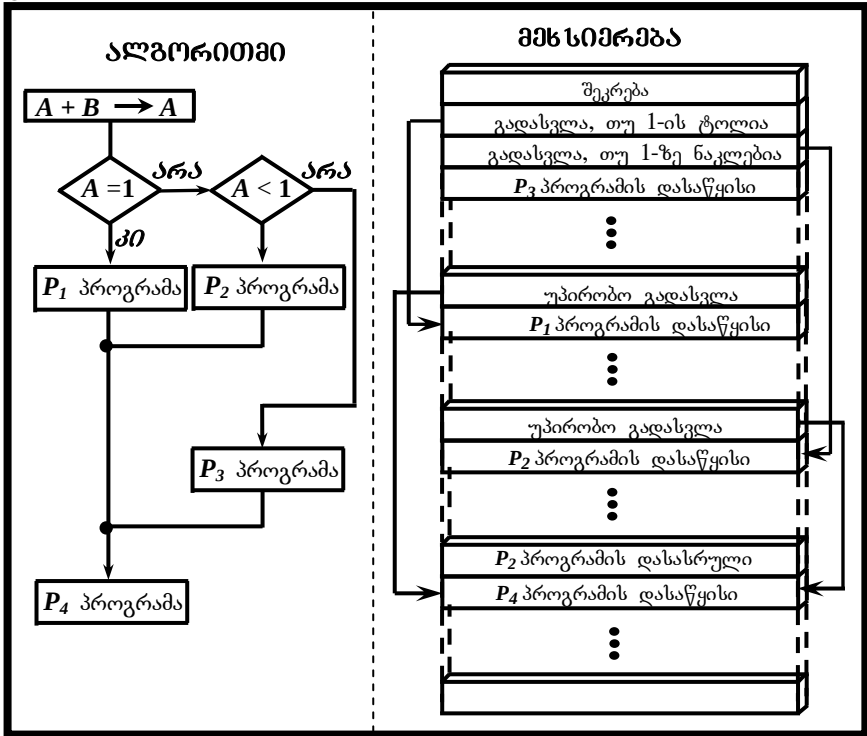


ნახ. 10.1. ორად განშტოებული პროგრამის რეალიზება

დაბრუნების გამოვალისწინებელი გადასვლის ყველა ბრძანება ასრულებს *უპირობო გადასვლას* (ისინი არ ამოწმებს არავითარ ალამს). სამაგიეროდ მათ სჭირდება ერთი შესასვლელი ოპერანდი, რომელსაც შეუძლია მიუთითოს როგორც ახალი მისამართის აბსოლუტური მნიშვნელობა, ასევე მისამართის მიმდინარე მნიშვნელობისათვის მისამატებელი წანაცვლება. *ბრძანებათა მთვლელის* მიმდინარე მნიშვნელობა (*მიმდინარე მისამართი*) გადასვლის შესრულების წინ შეინახება სტეკში.

ქვეპროგრამის გამოძახების წერტილში (გადასვლის წერტილში) უკუდაბრუნებისათვის გამოიყენება დაბრუნების სპეციალური (**RET** ან

RTS) ბრძანება. იგი სტეკიდან ამოიტანს გადასვლის ბრძანების მისამართის მნიშვნელობას და მას ჩაწერს ბრძანებათა მთვლელ რეგისტრში.



ნახ. 10.2. სამად განშტოებული პროგრამის რეალიზება

■ დაბრუნების უნარის მქონე გადასვლის ბრძანებებს შორის განსაკუთრებული ადგილი უკავია ე. წ. **შეწვევტათა (INT) ბრძანებებს**. ისინი შესასვლელ ოპერანდად მოითხოვს შეწვევტის ნომერს (ვექტორის მისამართს). მათი მომსახურება ზუსტად ისევე ხდება, როგორც აპარატურული შეწვევტების დროს, ე. ი. მოცემული გადასვლისათვის პროცესორი მიმართავს შეწვევტათა ვექტორების ცხრილის, და შეწვევტის ნომრის მიხედვით მისგან მიიღებს მესხიერების იმ უჯრედის მისამართს, რომელზეც უნდა მოხდეს გადასვლა. შეწვევტის გამოძახების მისამართი და პროცესორის მდგომარეობის (**PSW**) რეგისტრის შიგთავსი შეინახება სტეკში. **PSW**-ს შენახვა დაბრუნებით გადას-

ვლის ბრძანებებისაგან შეწყვეტების ბრძანებების მნიშვნელოვანი განმასხვავებელი ნიშანი.

გამოსაყენებლად შეწყვეტების ბრძანებები ხშირად დაბრუნების უნარის მქონე ბრძანებებზე უფრო მოსახერხებელია. **შეწყვეტების ვექტორთა ცხრილის** შედგენის შემდეგ მას შეიძლება მივმართოთ საჭიროების ყოველი წარმოშობის დროს. **შეწყვეტის ნომერი** შეესაბამება ქვეპროგრამის ნომერს, ე. ი. ქვეპროგრამის მიერ შესასრულებელი ფუნქციის ნომერს. ამიტომ შეწყვეტების ბრძანებებს უფრო ხშირად იყენებენ პროცესორთა ბრძანებების სისტემებში, ვიდრე დაბრუნების უნარის მქონე გადასვლების ჩვეულებრივ ბრძანებებს.

შეწყვეტის ბრძანებით გამოძახებული ქვეპროგრამიდან დასაბრუნებლად გამოიყენება შეწყვეტიდან დაბრუნების (**IRET** ან **RTI**) ბრძანება. ამ ბრძანებას სტეკიდან ამოაქვს მასში შენახული როგორც ბრძანებათა მთვლელის, ისე პროცესორის მდგომარეობის **PSW** რეგისტრის შიგთავსი.

ჩვენ ზემოთ განვიხილეთ პროცესორებში ყველაზე ხშირად გამოყენებადი ბრძანებები. რა თქმა უნდა, კონკრეტულ პროცესორებს ხშირად აქვს მრავალი სხვა ბრძანებაც. მიგვაჩნია, რომ მათი შესწავლა აღნიშნული პროცესორების გამოყენების პროცესში არის უფროა მოსახერხებელი.

10.6. პროცესორის სწრაფმოქმედება

მთელი მიკროპროცესორული სისტემის მუშაობის ეფექტურობის განმსაზღვრელი ერთ-ერთი უმნიშვნელოვანესი მახასიათებელია **პროცესორის სწრაფმოქმედება**. იგი იმდენად მრავალ ფაქტორზეა დამოკიდებული, რომ სხვადასხვა ფირმის მიერ დამუშავებული ან სხვადასხვა დანიშნულების პროცესორის თუნდაც ერთ ოჯახში შემავალი პროცესორების ერთმანეთთან შედარებაც, ძალიან რთულია.

გამოვყოთ პროცესორის სწრაფმოქმედებაზე გავლენის მომხდენი უმნიშვნელოვანესი ფაქტორები.

■ **ტაქტური სიხშირე.** სწრაფმოქმედება, უპირველეს ყოვლისა, პროცესორის ტაქტურ სიხშირეზეა დამოკიდებული. პროცესორის შიგნით ყველა ოპერაცია სრულდება სინქრონულად, ტაქტირდება ერთიანი ტაქტური სიგნალით. რაც უფრო მაღალია ტაქტური სიხშირე,

მით უფრო სწრაფად მუშაობს პროცესორი; გარკვეული პროცესორის ტაქტური სიხშირის ორჯერ გაზრდა ამდენჯერვე ამცირებს ამ პროცესორის მიერ ბრძანებების შესრულებაზე დახარჯულ დროს.

■ **ტაქტების რაოდენობა.** სხვადასხვა პროცესორე ერთსა და იმავე ბრძანებების შესასრულებლად სხვადასხვა რაოდენობის ტაქტები სჭირდებათ; ბრძანების შესასრულებლად საჭირო ტაქტების რაოდენობა შეძლება ერთიდან ათამდე და, შესაძლებელია, ასამდეც იცვლებოდეს. არსებობს ისეთი პროცესორებიც, რომლებსაც მიკრო ოპერაციების დაპარალელელების ხარჯზე ბრძანების შესრულებას ტაქტის გარკვეულ ნაწილშიც ასწრებს.

■ **ბრძანებების სირთულე და დამისამართების მეთოდები.** ბრძანების შესრულებაზე დახარჯული ტაქტების რაოდენობა დამოკიდებულია ამ ბრძანების სირთულესა და დამისამართების მეთოდებზე. მაგალითად, ყველაზე სწრაფად (მცირე რაოდენობის ტაქტებში) სრულდება შინაგან რეგისტრებში მონაცემთა გადაგზავნის ბრძანებები, ყველაზე ნელა კი (მეტი რაოდენობის ტაქტებში) - მეხსიერებაში შენახულ მცურავ მძიმე რიცხვებზე რთული არითმეტიკული მოქმედებათა ჩატარების ბრძანებები.

ცხრილი 10.1. ზოგიერთი პროცესორის პარამეტრები

პროცესორი	8085	8086	6800	68000
ფირმა	Intel		Motorola	
თანრიგიანობა	8	16	8	16
ბრძანებების რაოდენობა	80	133	72	61
ტაქტური სიხშირე, მგჰც	3	5	1	8
მოკლე ოპერაციების შესრულების დრო, მკწმ	1,3	0,4	2,0	0,3

პროცესორების **მწარმოებლურობის** რაოდენობრივი შეფასებისათვის ზომის ერთეულად ადრე გამოიყენებოდა **MIPS** (**M**ega **I**nstukcion **P**er **S**ekond), რომელიც გვიჩვენებს, წამში თუ რამდენი მილიონი ოპერაციის შესრულება შეუძლია მათ. ბუნებრივია, რომ მიკროპროცესორების დამამზადებლები ცდილობდნენ, გამოეყენებინათ ყველაზე სწრაფი ბრძანებები. ასეთი მიდგომა არც თუ ისეთი დიდად მოსახერხებე-

ლი აღმოჩნდა. მოგვიანებით მცურავ წერტილიან რიცხვებზე მოქმედებების ჩატარების დროს მწარმოებლურობის შესაფასებლად შემოღებული იქმა ზომის ახალი ერთეული – **FLOPS (FL**loating point **O**peration **P**er **S**econd), რომელიც გვიჩვენებს მცურავ მძიმე რიცხვებზე წამში შესრულებული ოპერაციების რაოდენობას. იგი თავისი არსით იგი ვიწროსპეციალურია, რადგან ზოგიერთ სისტემაში საერთოდ არ გამოიყენება მცურავი მძიმე რიცხვები.

პროცესორის სწრაფმოქმედების მაჩვენებელი სხვა ანალოგიური მაჩვენებელია მოკლე (სწრაფი) ოპერაციების შესრულების დრო. მაგალითისათვის, **10.1** ცხრილში წარმოდგენილია რამდენიმე **8-** და **16-** თანრიგიანი პროცესორების სწრაფმოქმედების მაჩვენებლები. დღეისათვის **MIPS**-ის მსგავსად ეს მაჩვენებელიც პრაქტიკულად არ გამოიყენება.

ბრძანებების შესრულების დრო სწრაფმოქმედების განმსაზღვრელი მნიშვნელოვანი, მაგრამ არა ერთადერთი ფაქტორია. დიდი მნიშვნელობა აქვს პროცესორის **ბრძანებათა სისტემის სტრუქტურასაც**. მაგალითად, ზოგიერთი პროცესორისათვის გარკვეული ოპერაციის შესასრულებლად ერთი ბრძანებაა საკმარისი, მაგრამ სხვა პროცესორს ამისათვის რამდენიმე ბრძანება სჭირდება. ზოგიერთ პროცესორებს აქვს ერთი ტიპის, ხოლო მეორეს – სხვა ტიპის ამოცანების სწრაფად გადამწყვეტი **ბრძანებათა სისტემა**. მნიშვნელოვანია აგრეთვე ის, თუ დამისამართების როგორი სისტემა გამოყენებული მოცემულ პროცესორში, არსებობს თუ არა მეხსიერების სეგმენტირება, შეუძლია თუ არა მას შეტანა/გამოტანის მოწყობილობებთან ურთიერთობა და ა.შ.

სისტემის სწრაფმოქმედებაზე დიდ გავლენას იხიც ახდენს, თუ როგორ ურთიერთობს პროცესორი ბრძანებებისა და მონაცემების მეხსიერებასთან, აქვს თუ არა მას ერთმანეთს შეუითავსოს უკვე ამოკრებილი ბრძანებების შესრულებისა და მეხსიერებიდან ახალი ბრძანებების ამოკრების პროცესები.

ზოგადად სისტემის სწრაფმოქმედებას პროცესორის თანრიგიანობაც განსაზღვრავს. **8-**თანრიგიანი პროცესორი **16-**თანრიგიან პროცესორზე უფრო ნელა გადაავზავნის და დაამუშავებს მონაცემთა დიდ მასივებს, **16-**თანრიგიანი პროცესორი კი **65536-**ზე უფრო დიდ ციფრებს **32-**თანრიგიან პროცესორზე უფრო ნელა დაამუშავებს.

მაღალი სირთულის ამოცანების გადაწყვეტისას მიკროპროცესორული სისტემის სწრაფმოქმედება **სისტემური მეხსიერების საერთო მოცულობაზეა** დამოკიდებული. ამას განაპირობებს ის გარემოება, რომ მცირე მოცულობის სისტემური მეხსიერების დროს მიკროპროცესორულ სისტემა იძულებულია მონაცემები გარე მეხსიერებაში (მაგალითად, მაგნიტურ დისკზე) შეინახოს, რაც მნიშვნელოვნად (რამდენიმე ხარისხით) ანელებს მუშაობას. პროცესორისათვის ასევე მნიშვნელოვანია სამისამართო სალტის თანრიგიანობაც.

ზემოთ მოყვანილი ფაქტების გამო შეიძლება დავასკვნათ, რომ პირობითია პროცესორთა მწარმოებლურობის მაჩვენებლები. ისინი მხოლოდ ირიბად ახასიათებს მოცემული პროცესორის ბაზაზე აგებული სისტემის სწრაფმოქმედებას. მიუხედავად ამისა, პროცესორების მწარმოებელი ზოგიერთი ფირმა მაინც გვაწვდის საკუთარი პროდუქტების რაოდენობრივ მაჩვენებლებს. ისინი განსაზღვრულია სხვადასხვა ბრძანებების ამა თუ იმ თანაფარდობით შემცველი სპეციალური სატესტო პროგრამების შესრულების მაგალითზე.

ცხრილი 10.2. პროცესორთა მწარმოებლურობის **iCMOP** და **iCMOP Index 2.0** ინდექსები

პროცესორი	iCMOP Index	პროცესორი	iCMOP Index 2.0
i486SX-25	100	Pentium-100	90
i386DX-33	56	Pentium-120	100
i486DX-33	136	Pentium-150	114
i486DX2-66	297	Pentium-200	142
i486DX4-100	435	Pentium MMX-160	160
Pentium-60	510	Pentium MMX-233	203
Pentium-100	815	Pentium Pro-200	220
Pentium-133	1110	Pentium II-266	303

მაგალითად ფირმა **Intel**-მა **1992** წელს **32**-თანრიგიანი მიკროპროცესორების მწარმოებლურობის ურთიერთშედარებისათვის ზომის საკუთარი ერთეული **iCMOP Index** (**I**ntel **C**omparative **M**icroprocessor **P**erformance) შემოგვთავაზა. ამ მაჩვენებლის გამოსათვლელად გამოიყენება მთელი და მცურავი წერტილის მქონე რიცხვების, აგრეთვე

გრაფიკისა და ვიდეოს დამამუშავებელი **16-** და **32-**თანრიგიანი ბრძანებების ნაკრები, ხოლო საბაზისო პროცესორად შერჩეულია **i486SX-25** ტიპის პროცესორი, რომლის ინდექსად მიღებულია რიცხვი **100**. ცხრილ **10.2**-ის მარცხენა ნაწილში მოყვანილია ფირმის ზოგიერთი პროცესორისათვის გამოთვლილი **iCMOP** ინდექსები. როგორც ცხრილიდან ჩანს, უფრო განვითარებული არქიტექტურის გამო **486** ოჯახის პროცესორები ყოველთვის უფრო სწრაფია **386** ოჯახის პროცესორებზე, ხოლო ნებისმიერი **Pentium**-ი სწრაფია **486** ოჯახის ნებისმიერ პროცესორზე. **ტექტური სიხშირე**, რომელიც ცხრილში პროცესორის სახელწოდებისთან დეფისითაა დაკავშირებული, მწარმოებლურობას მხოლოდ ერთი ოჯახის ფარგლებში განსაზღვრავს.

ფირმა **Intel**-მა **1996** წელს შემოგვთავაზა მეორე მაჩვენებელი - **iCMOP Index 2.0**. რომლის გამოსათვლელად უკვე არ გამოიყენება **16-**თანრიგიანი ბრძანებები; სამაგიეროდ შეტანილია მულტიმედიაური ტესტი, ხოლო **100**-ს ტოლი ინდექსიან საბაზისო პროცესორად **i486SX-25**-ს ნაცვლად აღებულია პროცესორი **Pentium-120**.

ფირმა **Intel** -ის მიერ გამოშვებული ზოგიერთი პროცესორისათვის გამოთვლილი **iCMOP Index 2.0** მაჩვენებელი **10.2** ცხრილის მარჯვენა ნაწილშია მოყვანილი.

ზემოთ მოყვანილი და მსგავსი მაჩვენებლების ღირებულება არ არის ძალიან მაღალი. კონკრეტული კომპიუტერისა და სხვადასხვა პროცესორისათვის მაჩვენებელთა სიდიდემ შეიძლება მოგვაწოდოს სრულიად ობიექტური მონაცემები, რომელთა საშუალებითაც შეგვეძლება, მაგალითად, შევაფასოთ უფრო მძლავრი პროცესორით მოცემული პროცესორის შეცვლის მიზნშეწონილება, მაგრამ გასაშუალებული **iCMOP** მაჩვენებლით ზუსტად ვერ დავადგენთ სხვადასხვა ტიპის გამოყენებაზე ორიენტირებული სხვადასხვა ამოცანის გადაწყვეტისას, როგორ იმუშავებს მოცემული პროცესორი.

XI თავი

ზოგადი ცნობები მიკროკონტროლ- ნტროლებების შესახებ

11.1. მიკროკონტროლერის რაობა

მიკროკონტროლერი წარმოადგენს სხვადასხვა ელექტრონული მოწყობილობების მართვისათვის განკუთვნილ სპეციალურ მიკროსქემას. მიკროკონტროლერის «დაიბადა» 1971 წელს, როდესაც ქვეყანას მოეწვინა მისი უდიდებულებობა – საერთო დანიშნულების მიკროპროცესორი.

მიკროკონტროლერების შემქმნელებმა ხორცი შეასხეს მახვილგონივრულ იდეას – ერთ კორპუსში გააერთიანეს პროცესორი, მეხსიერება და პერიფერიული მოწყობილობები. მიუხედავად იმისა, რომ უკანასკნელ ხანს მიკროკონტროლერების ყოველწლიური წარმოება მრავალჯერ აღემატება მიკროპროცესორების წარმოებას, მათზე მოთხოვნილება მაინც არ მცირდება.

მიკროკონტროლერებს უშვებს ათობით კომპანია. ამასთანავე ისინი აწარმოებს არა მარტო თანამედროვე 32-ბიტიანი, არამედ 16- და 8-ბიტურ (i8051-ის ანალოგურ) მიკროკონტროლერებსაც. მათი სიმრავლე დაყოფილია ცალკეულ ოჯახებად. თითოეული ოჯახის შიგნით შეიძლება შევხედეთ სრულიად ერთნაირ მოდელს, რომლებიც ერთმანეთისაგან განსხვავდება ცენტრალური პროცესორის მუშაობის სიჩქარითა და მეხსიერების მოცულობით. საქმე ისაა, რომ მიკროკონტროლერები უპირატესად გამოიყენება ჩაშენებულ სისტემებში, სათამაშოებში, ჩარხებში, მასობრივ სამეცნიერო ტექნიკაში, სარკინიგზო ავტომატიკის მმართველ მოწყობილობებში, თანამედროვე ავტომობილებში, საოჯახო ავტომატიკაში – იქ, სადაც საჭიროა არა პროცესორის სიმძლავრე, არამედ უფრო საჭიროა ფასსა და საკმარის ფუნქციურობას შორის წონასწორობის დაცვა. სწორედ ამიტომაც დღემდე მოთხოვნადი ძველი (8-ბიტიანი) ტიპის მიკროკონტროლერები; მათ ავტომატურად კარების გაღებისა და გახურების მორწყვიდან დაწყებული «გონიერი სახლის» სისტემაში ინტეგრაციით დამთავრებული, ბევრი რამ შეუძლია. ამასთანავე ბაზარზე მრავლადაა წამში ასობით მილიონ ოპერაციის ჩამტარებული და მრავალფეროვანი პერიფერიული მოწყობილობებით «კბილებამდე აღჭურვილი» უფრო მძლავრი მიკროკონტროლერებიც. მათთვის შესატყვისი ამოცანები არსებობს. ამგვარად, კონსტრუქტორმა ჯერ უნდა შეაფასოს

ამოცანა და მხოლოდ ამის შემდეგ უნდა შეიძინოს მისთვის მიკროკონტროლერი.

დღეისათვის არსებობს **i8051** მიკროკონტროლერთან შეთავსებადი **200**-ზე მეტი მოდიფიკაციისა და უამრავი სხვა ტიპის მიკროკონტროლერები. კონსტრუქტორებს შორის დიდი პოპულარობით სარგებლობს ფირმა **Micro-cip Technology**-ის მიერ დამუშავებული **PIC** და **Atmel**-ის მიერ დამუშავებული **AVR** ტიპის **8**-თანრიგიანი, **TI** ფირმის მიერ დამუშავებული **MSP430** ტიპის **16**-თანრიგიანი, **ARM Limited** ფირმის მიერ დამუშავებული **ARM** ტიპის **32**-თანრიგიანი და ა.შ. მიკროკონტროლერები.

მიკროკონტროლერი ერთდროულად არის როგორც პროგრამულად მართვადი რთული მოწყობილობა, ისე ელექტრონული ხელსაწყოც (მიკროსქემაც), რის გამოც მის შესაფასებლად დიდი რაოდენობის პარამეტრები გამოიყენება. სახელწოდებაში არსებული წინსართი «**მიკრო**» აღნიშნავს, რომ იგი მზადდება მიკროელექტრონული ტექნოლოგიით.

მუშაობის პროცესში მიკროკონტროლერი მესხიერებიდან ან შეტანის პორტიდან ამოიკითხავს ბრძანებებს და ასრულებს მათ. ეს ნიშნავს, რომ თითოეული ბრძანება განისაზღვრება მიკროკონტროლერის არქიტექტურაში ჩადებული ბრძანებათა სისტემით და **ბრძანების კოდის შესრულება** მიკროსქემის შიგა ელემენტების მიერ გარკვეული **მიკროოპერაციების ჩატარებით** გამოიხატება.

მიკროკონტროლერები სხვადასხვა ელექტრონული და ელექტრული მოწყობილობების მოქნილად მართვის საშუალებას გვაძლევს. ზოგიერთი მოდელის მიკროკონტროლერები იმდენად მძლავრია, რომ შეუძლია გადართოს რელე (მაგალითად, ნაძვის ხის გირლანდაში).

მიკროკონტროლერები, როგორც წესი, მუშაობს არა განცალკევებულად, არამედ ჩაირჩილება სქემაში, რომელთანაც მის გარდა მიერთებულია ეკრანი, საკლავიატურო შესასვლელები, სხვადასხვა გადამწოდი და ა.შ.

მიკროკონტროლერებისათვის განკუთვნილმა პროგრამებმა შეიძლება იმათი ყურადღება მიიპყროს, რომლებიც ყოველი ბიტის მომჭირნედ გამოყენებას ანიჭებს უპირატესობას, რადგან მიკროკონტროლერებში არსებული მესხიერების მოცულობა **2**-დან **128** კილობაიტის ფარგლებშია. ძალიან მცირე მოცულობის მესხიერების დროს გვინდება პროგრამა **ასემბლერის** ან **ფორტეს** ენებზე დაეწეროს. აღნიშნული მოცულობის სიდიდე «ოდნავი ამოსუნთქვის» საშუალებას თუ მოგვცემს, მაშინ შეგვეძლება **ბეისიკის** ან **პასკალის სპეციალური ვერსიებიც** გამოვიყენოთ, თუმცა უმჯობესია ორიენტაცია **C** ენაზე ავიღოთ. საბოლოოდ დაპროგრამებამდე მიკროკონტროლერი უნდა «გავტესტესტოთ» სპეციალურ აპარატურული ან პროგრამული ემულატორებში.

დაისმის კითხვა: *მიკროპროცესორი და მიკროკონტროლერი ერთი და იმავე მოწყობილობის სხვადასხვა დასახელებებია თუ განსხვავებული მოწყობილობები?*

მიკროპროცესორი ნებისმიერი გამომთვლელი მანქანის ცენტრალური მოწყობილობაა, რომელიც დამზადებულია ინტეგრალური ტექნოლოგიით. სახელწოდებაც მიგვითითებს იმაზე, რომ სწორედ მასში მიმდინარეობს გამოთვლითი პროცესები. არცთუ თანამედროვე და მძლავრ გამომთვლელ სისტემაზე გარდაქმნისათვის მას უნდა დავუმატოთ გარე მოწყობილობები, უპირველეს ყოვლისა, ოპერატიული მეხსიერება და ინფორმაციის შეტანა/გამოტანის პორტები.

რაც შეეხება **მიკროკონტროლერს**, მას საკუთარ სტრუქტურაშივე აქვს როგორც პროცესორი, ასევე **RAM, ROM** და პერიფერიულ მოწყობილობათა მთელი ნაკრები; ე. ი. იგი უკვე «ფეხზე მყარად დამდგარი» გამომთვლელი სისტემაა. თავდაპირველად მას ერთკრისტალურ გამომთვლელ მანქანასაც უწოდებდნენ, ოღონდ მოგვიანებით კონტროლერად «გადანათლეს»; ამით ხაზი გაუსვეს იმ ფაქტს, რომ მიკროკონტროლერისათვის მნიშვნელოვანია არა გამოთვლითი ფუნქციის შესრულება, არამედ **მართვის პროცესში** მის მიერ შეტანილი წვლილი (ინგლ. ტერმინი **Control** ნიშნავს მართვას)

11.2. მიკროკონტროლერების კლასიფიკაცია და სტრუქტურა

დღეისათვის არსებული მიკროკონტროლერები იყოფა შემდეგ სამ ძირითად ჯგუფად: **1)** ჩასაშენებელ **8**-თანრიგიან მიკროკონტროლერებად; **2)** **6**-და **32**-თანრიგიან მიკროკონტროლერებად; **3)** ციფრულ სასიგნალო (**DSP**) მიკროკონტროლერებად.

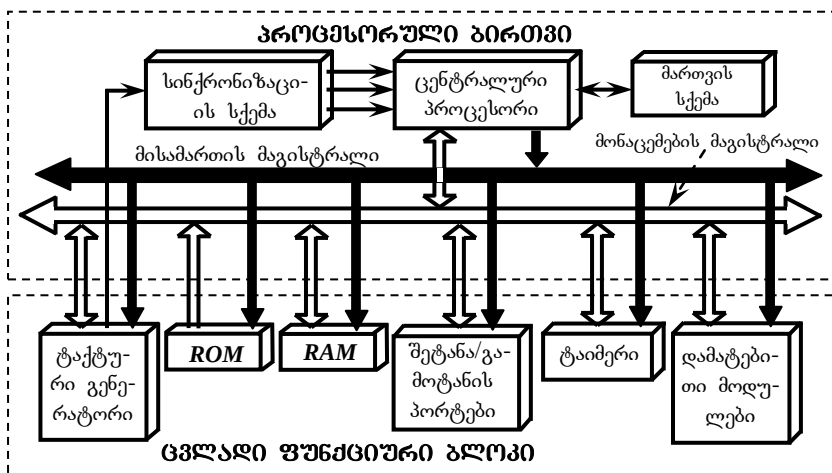
მიკროკონტროლერთა მრავალრიცხოვან ოჯახში ყველაზე მეტად გავრცელებულია **8**-თანრიგიანი მიკროკონტროლერები. განვითარების პროცესში მათ გაიარეს შედარებით სუსტი პერიფერიის მქონე კონტროლერებიდან დროის რეალურ მასშტაბში მომუშავე მრავალფუნქციური კონტროლერებისაკენ მიმავალი რთული გზა. განსაკუთრებით წარმატებით ისინი გამოიყენება ისეთი რეალური ობიექტების მართვისათვის, რომელთა ფუნქციონირების ალგორითმებში მრავლადაა გამოყენებული ლოგიკური ფუნქციები. ამას განაპირობებს ის გარემოება, რომ ლოგიკური ფუნქციების რეალიზების სასწრაფე პროცესორის თანრიგიანობაზე არ არის დამოკიდებული. **სარკინიგზო ავტომატიკისა და ტელეშენიკის სისტემების** მიერ რეალიზებული ფუნქციების აბსოლუტური უმრავლესობა ლოგიკური ფუნქციებია; ამიტომ აღნიშნული თანა-

მედროვე სისტემების ასაგებად გამოყენებულ უმნიშვნელოვანეს საელემენტო ბაზას წორედ *8*-თანრიგიანი მიკროპროცესორები გვევლინება.

8-თანრიგიანი მიკროკონტროლერების პოპულარობის ზრდას ხელი ისეთი ცნობილი ფირმების მიერ გამოშვებული ნაკეთობათა ნომენკლატურის გაფართოებამაც შეუწყო, როგორიცაა *Motorola, Microchip, Intel, Zilog, Atmel* და სხვები.

თანამედროვე *8*-თანრიგიან მიკროკონტროლერების განმასხვავებელი ნიშნებია:

▲ **მოდულური ორგანიზაცია**, რომლის დროსაც ძირითადი პროცესორული ბირთვის (ცენტრალური პროცესორის) ბაზაზე პროექტდება მიკროკონტროლერების ოჯახი, რომელშიც შემაჯავლი წევრების მესხიერებები, პერიფერიულ მოდულთა ნაკრებები და სინქრონიზციის სიხშირეები ერთმანეთისაგან განსხვავდება.



ნახ. 11.1 მიკროკონტროლერის მოდულური სტრუქტურა

▲ **დახურული არქიტექტურა**; მისთვის დამახასიათებელია მიკროკონტროლერის კორპუსზე მისამართისა და მონაცემების ხაზების გამოყვანა არარსებობა; ე. ი. იგი წარმოადგენს მონაცემების ჩაკეტილად დამამუშავებელ სისტემას, რომლის შესაძლებლობების გაზრდა მისამართისა და მონაცემების პარალელური სალტეების გამოყენების გზით არ არის გათვალისწინებული.

▲ ტიპური პერიფერიული ფუნქციონალური მოდულების (ტაიმერების, მიმღეეობითი ინტერფეისის კონტროლერების, ანალურ-ციფრული გარდაქმნელებისა და სხვათა) გამოყენება. სხვადასხვა მწარმოებლის მიერ გამოშ-

შვებულის აღნიშნული მოდულები უმნიშვნელო განსხვავებით ასრულებს დავალეულ ალგორითმებს.

▲ **პერიფერიული მოდულების მუშაობის რეჟიმების რაოდენობის გაფართოების შესაძლებლობა;** აღნიშნული რეჟიმები დაისახება მიკროკონტროლერის სპეციალურ ფუნქციითა რეგისტრების ინიციალიზაციის პროცესში.

აგების მოდულური პრინციპის დროს ერთი ოჯახში შემაჯალ სხვადასხვა მოდელის მიკროკონტროლერს აქვს ერთნაირი პროცესორული ბირთვი და ცვლადი ფუნქციური ბლოკი. მოდულური მიკროკონტროლერის სტრუქტურა **11.1** ნახაზზეა მოყვანილი.

პროცესორული ბირთვი შეიცავს: **1)** ცენტრალურ პროცესორს; **2)** მისასამართს. მონაცემებისა და მართვის სალტებიდან შემდგარ მართვის შიგა მაგისტრალს; **3)** მიკროკონტროლერის სინქრონიზაციის სქემას; **4)** მიკროკონტროლერის მუშაობის რეჟიმების მართვის სქემას; აღნიშნულ რეჟიმებში შედის დაბალი ენერგომომხმარების რეჟიმი, საწყისი ამუშავების (ჩამოგდების) რეჟიმი და ა.შ.

ცვლად ფუნქციურ ბლოკში გაერთიანებულია ტაქტური გენერატორების მოდული, სხვადასხვა ტიპისა და მოცულობის მეხსიერების მოდულები, შეტანა/გამოტანის პორტები, ტაიმერები. შედარებით მარტივ მიკროკონტროლერებში შეწყვეტების დამუშავების მოდული პროცესორულ ბირთვშია შეტანილი, უფრო რთულ მიკროკონტროლერებში იგი ცვლად ფუნქციურ ბლოკში განვითარებული შესაძლებლობების მოდულის სახითაა ფორმირებული. აღნიშნულ ბლოკში შეიძლება შედიოდეს ისეთი დამატებითი მოდულებიც, როგორიცაა ძაბვის კომპარატორები, ანალოგურ-ციფრული **АЦС** გარდაამქმნელები და სხვა. თითოეული მოდული შინაგანი კონტროლერული მაგისტრალის პროტოკოლის გათვალისწინებით პროექტდება მიკროკონტროლერში სამუშაოდ. მოცემული მიდგომა საშუალებას იძლევა ერთი ოჯახის ფარგლებში შეიქმნეს მრავალფეროვანი სტრუქტურის მიკროკონტროლერები.

11.3. მიკროკონტროლერის პროცესორული ბირთვი

■ **მიკროკონტროლერის პროცესორული ბირთვის სტრუქტურა.** **პროცესორული ბირთვი** (**MCU - Microprocessor Core Unit**) წარმოადგენს მიკროკონტროლერის საფუძველს. იგი ასრულებს ყველა გამოთვლით ოპერაციას და, იმავდროულად, მართავს სქემის ყველა დანარჩენი ნაწილის მუშაობას. სისტემური სალტეებით პროცესორული ბირთვი მონაცემებს ცვლის როგორც მეხსიერებასთან, ისე ყველა ფუნქციურ ბლოკთან. მიკროპროცესორული ბირთვის თანრიგიათა მთლიანად მიკროკო-

ნტროლერის თანრიგიანობას განსაზღვრავს. დღეისათვის ყველაზე გავრცელებულია **8**-თანრიგიანი მიკროკონტროლერები. გარდა ამ კონტროლერებისა, მარტივ სქემებში ფართოდ გამოიყენება **4**-ბიტური, ხოლო რთულ მაღალმწარმოებლურ სისტემებში – **16**- და **32**-თანრიგიანი მიკროკონტროლერები.

თანამედროვე **8** თანრიგიანი მიკროკონტროლერების პროცესორულ ბირთვში გამოიყენება ბრძანებათა სრული სისტემის (**Complicated Instruction Set Computer**) მარეალიზებელი **CISC**-არქიტექტურის პროცესორი, ან ბრძანებათა შემოკლებული სისტემის (**Reduced Instruction Set Computer**) მარეალიზებული **RISC**-არქიტექტურის პროცესორი. განვიხილოთ ორივე მათგანი.

▲ **CISC-პროცესორები** იყენებს დამისამართების განვითარებული შესაძლებლობების მქონე ბრძანებათა დიდ ნაკრებს, რის გამოც აღნიშნული პროცესორიანი მიკროკონტროლერის გამოყენების შემთხვევაში საჭირო ოპერაციის შესასრულებლად ბრძანებათა სისტემიდან შესაძლებელია ყველაზე შესაფერისი ბრძანების ამორჩევა. **8**-თანრიგიან მიკროკონტროლერის შემთხვევაში **CISC-არქიტექტურიან პროცესორს** შეძლება ჰქონდეს ერთბაიტიანი, ორბაიტიანი და სამბაიტიანი (იშვიათად - ოთხბაიტიანი) ფორმატის ბრძანებები. ამ დროს ბრძანებათა სისტემა **არაორთოგონალურია**, რაც იმას ნიშნავს, რომ ყველა ბრძანებას არ შეუძლია პროცესორის ნებისმიერი რეგისტრისათვის დამისამართების ნებისმიერი ხერხი გამოიყენოს. შესასრულებელი ბრძანება მეხსიერებიდან რამდენიმე ციკლის განმავლობაში ცალკეული ბაიტების სახით ამოიკრიფება. ბრძანების შესასრულებლად შეიძლება **1**-დან **12**-მდე რაოდენობის ციკლი იყოს საჭირო.

CISC-არქიტექტურიანი პროცესორები: ა) ფირმა **Intel**-ის მიერ დამუშავებული **MCS-51** ბირთვიანი მიკროკონტროლერები, რომლებსაც დღეს უშვებს მრავალი მწარმოებელი. ბ) ფირმა **Motorola**-ის მიერ გამოშვებული მიკროკონტროლერთა **HCO5, HCO8, HCO11** ოჯახები და სხვები.

▲ **RISC-არქიტექტურიან პროცესორებში** მინიმუმამდეა შემცირებული შესასრულებელ ბრძანებათა ნაკრები. რთული ოპერაციების რეალიზებისთვის ბრძანებათა კომბინირებაა საჭირო. ამ დროს ყველა ბრძანება ფიქსირებული სიგრძისაა (შეიცავს **12, 14** ან **16** ბიტს). მეხსიერებიდან ბრძანების ამოსაღებად და მის შესასრულებლად სინქრონიზაციის თითო-თითო ციკლია (ტაქტია) საკმარისი. **RISC**-პროცესორის ბრძანებათა სისტემა პროცესორის ყველა რეგისტრის თანაბარუფლებიანი გამოყენების საშუალებას იძლევა, რაც ოპერაციების შესრულების დროს დამატებით მოქნილობას უზრუნველყოფს.

RISC-პროცესორებს მიეკუთვნება: ა) ფირმა **Atmel**-ის მიერ გამოშვებული **AVR** ტიპის მიკროკონტროლერები ბ) ფირმა **Microchip**-ის მიერ გამოშვებული **PIC16, PIC17** ტიპის მიკროკონტროლერები და სხვები.

შინაგანი მაგისტრალის ერთი და იმავე ტაქტური სიხშირის დროს **CISC**-პროცესორიან მიკროკონტროლერებთან შედარებით **RISC**-პროცესორებიან მიკროკონტროლერებს, ერთი შეხედვით, უფრო მაღალი მწარმოებლურობა უნდა ჰქონდეს, მაგრამ სინამდვილეში მწარმოებლურობის შეფასების საკითხი მეტად რთულია და არაცალსახა გადაწყვეტა აქვს.

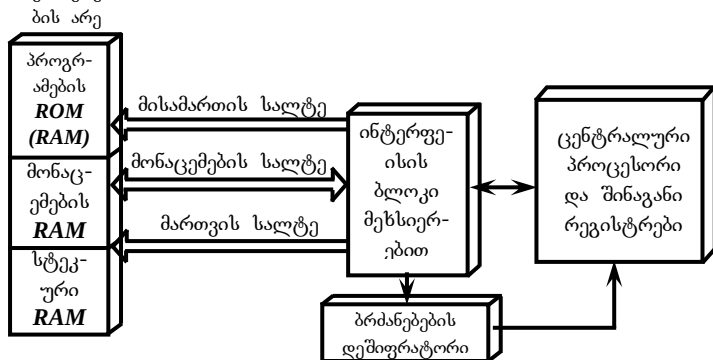
ჩვერ ერთი, სავსებით კორექტული არ არის ბრძანებების შესრულების ხანგრძლივობის მიხედვით განსხვავებული (**RISC, CISC**) სისტემის მიკროკონტროლერების მწარმოებლურობის შედარება. ჩვეულებრივ მიღებულია, რომ მიკროპროცესორისა და მიკროკონტროლერის **მწარმოებლურობა შეფასდეს** რეგისტრიდან რეგისტრში ერთი წამის განმავლობაში შესრულებული გადაგზავნის ოპერაციების რაოდენობის მიხედვით. **CISC**-პროცესორიან მიკროკონტროლერში რეგისტრიდან რეგისტრში გადაგზავნის დრო **I**-დან **3**-ციკლამდეა, და თითქოს მისი მწარმოებლურობა უნდა ჩამოუვარდებოდეს **RISC**-პროცესორიანი მიკროკონტროლერის მწარმოებლურობას, მაგრამ **RISC**-პროცესორის დროს ბრძანებათა სისტემის ორთოგონალობის შენარჩუნების პირობებში ბრძანებათა ფორმატის შემოკლებისაკენ სწრაფვამ შეზღუდა ერთ ბრძანებისათვის მისაწვდომი რეგისტრების რაოდენობა. მაგალითად, **PIC16** მიკროკონტროლერის ბრძანებათა სისტემით შესაძლებელია ოპერაციის შედეგი გადაგზავნოს მხოლოდ წყარო-რეგისტრ **f**-ში ან სამუშაო რეგისტრ **W**-ში. ამიტომ ამ რეგისტრებისაგან განსხვავებულ რეგისტრში ერთ-ერთ ხელმისაწვდომი რეგისტრიდან შიგთავსის გადასაგზავნად **ორი ბრძანების გამოყენება** დაგვჭირდება. ამის აუცილებლობა ხშირად მაშინ წარმოიშობა, როდესაც მიკროკონტროლერის ერთ-ერთ პორტში საერთო დანიშნულების რომელიმე რეგისტრის შიგთავსია გადასაგზავნი. მაშასადამე, ბრძანებათა რთული სისტემა ზოგჯერ ოპერაციის შესრულების უფრო ეფექტური ხერხის რეალიზების საშუალებას გვაძლევს.

მეორეც, რეგისტრიდან რეგისტრში გადაგზავნის სიჩქარის მიხედვით მიკროკონტროლერის მწარმოებლურობის შეფასება არ ითვალისწინებს მართვის კონკრეტულად რეალიზებადი ალგორითმის თავისებურებებს. მაგალითად, ავტომატიზებული მართვის სწრაფმოქმედი მოწყობილობების შექმნისას ძირითადი ყურადღება უნდა დაეთმოს გადაცემის სხვადასხვა ფუნქციის რეალიზებისას გამრავლებისა და გაყოფის ოპერაციების შესრულების ხანგრძლივობას, ხოლო საყოფაცხოვრებო ტექნიკის დისტანციური მართვის პულტის რეალიზაციის დროს საჭიროა შეფასდეს კლავიატურის გამოკითხვისას გამოყენებული ლოგიკური ფუნქციების შესრულებისა და მართვის მიმდევრობითი

კოდური გზავნილის გენერაციის ხანგრძლივობა. ამიტომ მაღალი სწრაფმოქმედების მომთხოვნ კრიტიკულ სიტუაციებში მწარმოებლურობის განმსაზღვრელ ფაქტორებში დომინირებს იმ ოპერაციათა სიმრავლის შესრულების სისწრაფე.

მესამეც, აუცილებელია იმის გათვალისწინებაც, რომ მიკროკონტროლის სინქრონიზაციის სიხშირის შესახებ ცნობარებში მოყვანილი მონაცემები ჩვეულებრივ შეესაბამება მისაერთებელი კვარცული რეზონატორის სიხშირეს, მაშინ როდესაც ცენტრალური პროცესორის ციკლის ხანგრძლივობა შინაგან კონტროლერული მაგისტრალით ინფორმაციის გაცვლის სიხშირით განისაზღვრება. ზემოთ მოყვანილ ორ სიხშირეს შორის თანაფარდობა თითოეული მიკროკონტროლერისათვის ინდივიდუალურია და იგი უნდა იქნეს გათვალისწინებული სხვადასხვა მოდელის კონტროლერების მწარმოებლურობის შედარებისას.

ბრძანების ამოღებისა და შესრულების პროცესების ორგანიზაციის თვალსაზრისით თანამედროვე 8-თანრივიან მიკროკონტროლერებში გამოიყენება უკვე ნახსენები ფონნეიმანისეული (პრისტონული) ან ჰარვარდული არქიტექტურა. მესიერ-



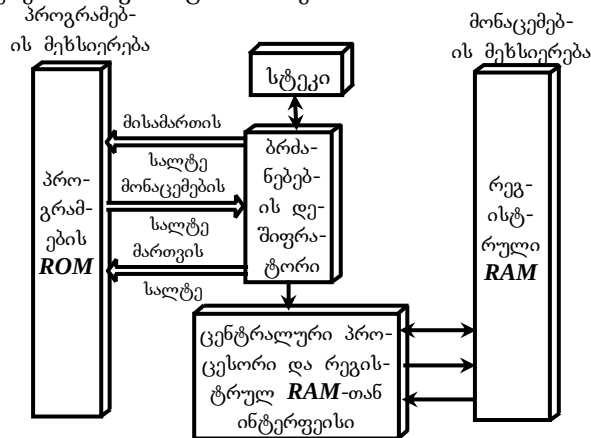
ნახ. 11.2. ფონნეიმანისეული (პრისტონული) არქიტექტურის მიკროპროცესორული სისტემა

▲ **ფონნეიმანისეული არქიტექტურის** ძირითადი თავისებურებაა პროგრამებისა და მონაცემების შესანახად საერთო მეხსიერების გამოყენება (ნახ. 11.2). ერთი მეხსიერების არსებობა ამარტივებს მიკროპროცესორული სისტემის სტრუქტურას. იგი მონაცემების სფეროებს შორის რესურსების ოპერატიული გადანაწილების საშუალებასაც იძლევა, რაც მნიშვნელოვნად ამაღლებს მიკროპროცესორული სისტემის მოქნილობას. საერთო მეხსიერებაში სტეკის განთავსებამ გააიოლა მის შიგთავსთან შეღწევა. ყოველივე ზემოთ ჩამოთვლილის გამო ფონნეიმანისეული არქიტექტურა უნივერსალური, მათ

შორის პერსონალური კომპიუტერებისათვის ძირითად არქიტექტურად გადაიქცა.

▲ **ჰარვარდული არქიტექტურის** ძირითადი თავისებურებაა ბრძანებებისა და მონაცემების შესანახად სხვადასხვა სამისამართო სივრცის გამოყენება (**ნახ. 11.3**). წინა საუკუნის 70-იან წლებამდე, ე. ი. მანამდე, სანამ მიკროკონტროლერების მწარმოებლებისათვის ნათელი არ გახდა, რომ აღნიშნულ არქიტექტურას შეეძლო ავტონომიური მართვის სისტემათა შემქმნელებისათვის გარკვეულ უპირატესობის მოტანა, ამ არქიტექტურას არ გამოიყენებდნენ.

სხვადასხვა ობიექტების მართვაში მიკროპროცესორული სისტემების გამოყენებამ გვიჩვენა, რომ მართვის ალგორითმების უმრავლესობის რეალიზებისათვის დიდი მნიშვნელობა არა აქვს ფონ ნეიმანისეული არქიტექტურის ისეთ ღირსებებს, როგორებიცაა მოქნილობა და უნივერსალობა. ანალიზით დადგინდა, რომ მართვის პროგრამების შესრულებისას საშუალოდ შედეგების ღირებულებისათვის საჭირო მეხსიერების მოცულობა პროგრამების შესანახად საჭირო მეხსიერების მოცულობის მესამედზე ნაკლებია. ასეთ პირობებში მეხსიერების ერთიანი სამისამართო სივრცის გამოყენება ოპერანდების სამისამართებისათვის საჭირო თანრიგების რაოდენობის გაზრდის ხარჯზე აღიძებს ბრძანებების ფორმატს. მონაცემების შესანახად მცირე მოცულობის მეხსიერების გამოყენება ამოკლებს ბრძანებათა სიგრძეებს და აჩქარებს მონაცემების მეხსიერებაში ინფორმაციის მოძიებას.



ნახ. 11.3. ჰარვარდული არქიტექტურის მიკროპროცესორული სისტემა

გარდა ამისა, ფონნეიმანისეულ არქიტექტურასთან შედარებით ჰარვარდულ არქიტექტურას პარალელური ოპერაციების რეალიზაციის ხარჯზე

აქვს პროგრამების უფრო სწრაფად შესრულების პოტენციალი. მოცემული ბრძანების შესრულების პროცესშივე შეიძლება ამოღებული იქნეს მომდევნო ბრძანება, ე. ი. ბრძანების ძიების განმავლობაში პროცესორის მოცდენა გამოირიცხება. ამ მეთოდის შემწეობით სხვადასხვა ბრძანებები შეიძლება ერთნაირი რაოდენობის ტაქტებში შესრულდეს, რაც ციკლების შესრულების დროისა და პროგრამის კრიტიკული უბნების უფრო მარტივად განსაზღვრის საშუალებას გვაძლევს.

თანამედროვე 8-თანრივანი მიკროკონტროლერების უმრავლესობაში პარავარდული არქიტექტურა გამოყენებული. მისი ნაკლია ზოგიერთი პროგრამული პროცედურების რეალიზებისათვის არასაკმარისი მოქნილობა. ამიტომ სხვადასხვა არქიტექტურის გამოყენებით რეალიზებული მიკროკონტროლერები ერთმანეთს გამოყენების კონკრეტული სფეროს გათვალისწინებით უნდა შეუდარდეს.

მიკროპროცესორის პროცესორის ბრძანებათა სისტემა. ნებისმიერი მიკროპროცესორული სისტემის მსგავსად მიკროკონტროლერის პროცესორის ბრძანებათა სიმრავლე შემდეგი ოთხი სახის ბრძანებებს მოიცავს: **1)** მონაცემთა გადაგზავნის ბრძანებებს, **2)** არითმეტიკულ ბრძანებებს, **3)** ლოგიკურ ბრძანებებს, **4)** გადასვლათა ბრძანებებს.

პორტების (რეგისტრების) თანრიგების დამოუკიდებლად მართვისათვის თანამედროვე მიკროკონტროლერთა უმრავლესობაში ბიტური მართვის ბრძანებათა ჯგუფიც (ბულის ანუ ბიტური პროცესორიც) გამოიყენება. თანამედროვე მიკროკონტროლერებში გამოიყენება **ბიტური ბრძანებების ჯგუფიც** (ბულის ან **ბიტური პროცესორი**). ბიტური პროცესორის ბრძანებათა არსებობა მნიშვნელოვნად ამცირებს მმართველი პროგრამების მოცულობასა და მათი შესრულების დროს.

მიკროკონტროლერში გამოიყოფა იმ კონტროლერის რესურსების მმართველი ბრძანებები, რომელიც განკუთვნილია შეტანა/გამოტანის პორტების მუშაობის რეჟიმების აწყობისათვის, ტაიმერის მართვისათვის და ა.შ. თანამედროვე მიკროკონტროლერების უმრავლესობაში კონტროლერის შინაგანი რესურსები მონაცემების მეხსიერებაში აისახება, ამიტომ რესურსების მართვისათვის გამოიყენება გადაგზავნის ბრძანებები.

უნივერსალური მიკროპროცესორის ბრძანებათა სისტემისაგან განსხვავებით მიკროკონტროლერების ბრძანებათა სისტემაში ნაკლებადაა განვითარებული არითმეტიკული და ლოგიკური ბრძანებების ჯგუფი, მაგრამ სამაგიეროდ მათ აქვთ მონაცემების გადაგზავნისა და ბრძანებათა მძლავრი ჯგუფები. ამას განაპირობებს მიკროკონტროლერის გამოყენების თავისებურება, რომლის თანახმადაც მან მუდმივად უნდა აკონტროლოს ირგვლივ არსებული მდგო-

მარობა და მასზე დამოკიდებულებით წარმოქმნას მმართველი ზემოქმედებები.

■ **მიკროკონტროლერის სინქრონიზაციის სქემა** წარმოქმნის ცენტრალური პროცესორის საკომანდო ციკლების შესრულებისა და შინაგან მაგისტრალზე ინფორმაციის გაცვლისათვის აუცილებელ სინქრონიზაციის სიგნალებს. ცენტრალური პროცესორის სტრუქტურაზე დამოკიდებულებით საკომანდო ციკლმა შეიძლება მოიცვას სინქრონიზაციის ერთიდან რამდენიმე (4-6) ტაქტი. სინქრონიზაციის სქემა მიკროკონტროლერის ტაიმერების მუშაობისათვის საჭირო დროის მონიშვნის ფუნქციასაც ასრულებს. სინქრონიზაციის სქემის შემადგენლობაში შედის სინქროსიგნალების საჭირო მიმღევრობის მაფორმირებელი სიხშირის გამყოფები.

11.4. მიკროკონტროლერების რეზიდენტული მესხიერება

მიკროკონტროლერის **რეზიდენტული** (ლათ. *residens* – ადგილზე დარჩენა) **მეხსიერება** ეწოდება პროგრამებისა და მონაცემების შენახვა-გამოყენებისათვის საჭირო მეხსიერებას, რომელიც მუდმივად (რეზიდენტულად) განთავსებული მიკროკონტროლერის სტრუქტურაში. თანამედროვე მ-თარგიანი მიკროკონტროლერების დახურული არქიტექტურის რეალიზება მიკროსქემის კრისტალში მეხსიერების ორი ტიპის მოდულის ინტეგრაციით (მუდმივად განთავსებით) გახდა შესაძლებელი. პირველია გამოყენებითი პროგრამების კოდების შესანახი ენერგოდამოუკიდებელი (**RAM**) მეხსიერება, ხოლო მეორეა გამოთვლათა საშუალოდ შედეგების შესანახი ოპერატიული დამხსოვებელი (**RAM**) მეხსიერება. მიკროკონტროლერების გამოჩენის მომენტიდან დღემდე მრავალი ცვლილება განიცადა ენერგოდამოუკიდებელმა მეხსიერებებმა, რის შემწეობითაც არა მარტო გაიზარდა მათი ტევადობა, სწრაფმოქმედება და მათში ინფორმაციის შენახვის საიმედოობა, არამედ წარმოიქმნა მიკროკონტროლერის რეზიდენტული მეხსიერების დაპროგრამების პრინციპულად ახალი ტექნოლოგიები

მომხმარებელთა თვალსაზრისით მიკროკონტროლერის რეზიდენტული მეხსიერება იყოფა პროგრამების მეხსიერებად, მონაცემების მეხსიერებად და რეგისტრულ მეხსიერებად. მოკლედ განვიხილოთ თითოეული მათგანი.

■ **პროგრამების მესხიერება.** პროგრამების მეხსიერებისათვის დამახასიათებელი ძირითადი თვისებაა მისი ენერგოდამოუკიდებლობა, რაც კვების არარსებობისას პროგრამების შენახვის შესაძლებლობას ნიშნავს. მიკროკონტროლერის მომხმარებელთა თვალსაწიერიდან შეიძლება ერთმანეთისაგან

განვასხვაოთ პროგრამების ენერგოდამოუკიდებელი სახის შემდეგი მექანიზმები:

▲ **ნიღბური ტიპის მუდმივი მექანიზმები**, ანუ, როგორც მას ხშირად **mask-ROM**-ს უწოდებენ. ამ ტიპის მუდმივი მექანიზმების უჯრედებში შიგთავსები ნიღბების დახმარებით შეიტანება და შემდეგ შეუძლებელი ხდება მისი შეცვლა. ამიტომ პროგრამების ასეთი ტიპის მექანიზმებში საჭიროა პრაქტიკაში საკმაოდ კარგად შემოწმებული პროგრამები შევიტანოთ, რადგან შეტანის შემდეგ მათი შეცვლა შეუძლებელი გახდება. მოცემული მექანიზმების ძირითადი ნაკლია მაღალი ღირებულება, რაც განპირობებულია ფოტოშაბლონების ახალი კომპლექსების შექმნასა და წარმოებაში დანერგვა-სთან დაკავშირებულ დიდ ხარჯებთან. ჩვეულებრივ, ამ პროცესს **2-3** თვე სჭირდება და ეკონომიკურად მაშინაა გამართლებული, როდესაც რამდენიმე ათეული ათასი ხელსაწყო გამოშვება ნავარაუდევია. ნიღბური ტიპის მუდმივი დამხსომებული მექანიზმების **ღირსება** ქარხნული პირობებში დაპროგრამებისას ინფორმაციის შენახვის მაღალი საიმედოობა.

▲ **ულტრაიისფერი წაშლის უნარიანი გადაპროგრამებადი მუდმივი დამხსომებული მოწყობილობა EPROM (Erasable Programmable ROM)**. მოცემული ტიპის მუდმივი მექანიზმები ელექტრული სიგნალებით დაპროგრამდება და ულტრაიისფერი დასხივებით წაიშლება **EPROM** მექანიზმების უჯრედები წარმოადგენს «მცურავი» საკეტის მქონე «ლითონი-ჟანგეული-ნახევარგამტარი» ტიპის **ლშნ**-ნახევარგამტარს (**MOS**-ნახევარგამტარს), რომელშიც მუხტი შესაბამისი ელექტრული სიგნალების მოწოდების დროს მმართველი საკეტიდან გადაიცემა. უჯრედის შიგთავსის წასაშლელად იგი დასხივდება ულტრაიისფერი შუქით, რომელიც მცურავ საკეტს გადასცემს პოტენციური ბარიერის გადალახვისა და ფუძეშრეზე ჩამოდინებისათვის საკმარის ენერგიას. ეს პროცესი შეიძლება რამდენიმე წამიდან რამდენიმე წუთამდე გაგრძელდეს. **EPROM**-მექანიზმებიანი მიკროკონტროლერი შეიძლება მრავალჯერადად დაპროგრამდეს. იგი მოთავსებულია ულტრაიისფერი სხივის გასატარებლად საჭირო კვარცული სარკმლიან კერამიკული კორპუსში. ეს კორპუსი საკმაოდ ძვირია, რაც მნიშვნელოვნაა აძვირებს მიკროკონტროლერს. ფასის შესამცირებლად გამოდის უსარკმლო კორპუსში ჩასმული **EPROM**-მექანიზმებიანი მიკროკონტროლერი, რომელსაც ერთჯერადად დაპროგრამებადი **EPROM** ვერსია ეწოდება.

▲ მომხმარებლის მიერ ერთჯერადად დაპროგრამებადი მუდმივი დამხსომებული მოწყობილობა – **OTPROM (One-Time Programmable ROM)**. იგი წარმოადგენს მიკროკონტროლერის გასაიაფებლად უსარკმლო კერამიკულ კორპუსში ჩასმული **EPROM** მექანიზმების ვერსიას. ასეთი კორპუსების გამოყენებით გამოწვეული გაიაფება იმდენად მნიშვნელოვანია, რომ ამ ვერსიის

მეხსიერებას ხშირად ნიღბური მუდმივი დამხსომებელი მოწყობილობის ნაცვლადაც გამოიყენებენ.

▲ ელექტრული წაშლის უნარის მქონე და მომხმარებლის მიერ დაპროგრამებადი მუდმივი დამხსომებელი მოწყობილობა – **EEPROM (Electrically Erasable Programmable ROM)**. იგი წარმოადგენს **EPROM** მეხსიერების ახალ თაობას, რომელშიც გვირავული მექანიზმების გამოყენების ხარჯზე შესაძლებელია მეხსიერების უჯრები ელექტრული სიგნალებითვე წავშალოთ. **EEPROM**-ის გამოყენებისას შეგვიძლია მიკროკონტროლერი დაფიდან მოუხსნელად დავაპროგრამოთ. ამ ხერხის წყალობით შეიძლება გავმართოთ და შევცვალოთ პროგრამული უზრუნველყოფა. ეს საშუალებას გვაძლევს მნიშვნელოვანი მოგება მივიღოთ მიკროკონტროლერული სისტემების დამუშავების საწყის სტადიაზე ან მათი შესწავლის პროცესში, როდესაც სისტემის მუშაობის უუნარობის მიზეზების პოვნასა და პროგრამების მეხსიერების წაშლა-დაპროგრამების ციკლების შესრულებაზე დიდი დრო გვეკარგება. ფასის მიხედვით **EEPROM** იკავებს საშუალო მდგომარეობას **OTPROM**-სა და **EPROM**-ს შორის. **EEPROM**-მეხსიერების დაპროგრამების ტექნოლოგიის დროს შესაძლებელია უჯრედები ბაიტობით წაიშალოს და/ან დაპროგრამდეს. **EEPROM**-ის თვალნათელი უპირატესობის მიუხედავად, პროგრამების შესანახად ასეთი მეხსიერება მიკროკონტროლერებში იშვიათად გამოიყენება. ამას განაპირობებს ის რომ, ჯერ ერთი, **EEPROM**-მეხსიერებას გააჩნია შეზღუდული მოცულობა, და მეორეც, ის, რომ გამოჩნდა გაცილებით იაფი **Flesh** მეხსიერება, რომლის სამომხმარებლო მახასიათებლები დაემთხვა **EEPROM**-ის ანალოგურ მახასიათებლებს.

▲ ელექტრული წაშლის უნარის მქონე **Flash** ტიპის მუდმივი დამხსომებელი მოწყობილობა – **Flash-ROM**. ფუნქციურად **Flash-ROM** და **EEPROM** მეხსიერებები ერთმანეთისაგან ძირითადად ჩაწერილი ინფორმაციის წაშლის ხერხის მიხედვით განსხვავდება. **EEPROM**-მეხსიერებაში ინფორმაცია ბაიტებად შეიძლება წაიშალოს, **Flash**-მეხსიერებაში კი – ბაიტების შემცველ ბლოკებად. **Flash**-მეხსიერების ერთადერთი უჯრედის შიგთავსის შესაცვლელად მთელი ბლოკის გადაპროგრამებაა საჭირო. **EEPROM**-თან შედარებით მაღეკოდირებული სქემების გამარტივებამ **Flash**-მეხსიერებიანი მიკროკონტროლერი არა მარტო ერთჯერადად დაპროგრამებადი მუდმივი მეხსიერების მქონე, არამედ ნიღბური მუდმივი მეხსიერების მქონე მიკროკონტროლერზე უფრო კონკურენტუნარიანი გახადა.

■ **მონაცემების მახსიერება.** მიკროკონტროლერებში მონაცემების მეხსიერება, როგორც წესი, **სტატიკური ოპერატიული დამხსომებელი მოწყობილობის** საფუძველზეა აგებული. ტერმინი «სტატიკური» ნიშნავს, რომ ენერგომომხმარების შემცირების მიზნით ოპერატიული დამხსომებელი მოწყო-

ბილობის უჯრედების შიგთავსი მიკროკონტროლერის ტაქტური სიხშირის რაგინდ მცირე მნიშვნელობამდე შემცირების დროსაც შენარჩუნდება. მიკროკონტროლერების უმრავლესობას აქვს ინფორმაციის შენახვისათვის აუცილებელი **U_{STANDBY} ძაბვის პარამეტრი**. კვების ძაბვის ნომინალურად დასაშვებ **U_{DDMIN}** დონეზე დაბალ, მაგრამ **U_{STANDBY}**-ზე მაღალ მნიშვნელობამდე შემცირებისას მიკროკონტროლერი პროგრამას ვერ შეარულებს, მაგრამ შეინარჩუნებს ოპერატიულ დამხსომებელ მოწყობილობაში შენახულ ინფორმაციას. კვების ძაბვის აღდგენის შემდეგ მიკროპროცესორი შეიძლება «ჩამოიყაროს» და მონაცემების დაუკარგავად გაგრძელდეს პროგრამის შესრულება. მონაცემების შესანარჩუნებლად საჭიროა **U_{STANDBY}** ძაბვა დაახლოებით **1 V**-ს ტოლი იყოს. რაც საშუალებას იძლევა საჭიროების შემთხვევაში მიკროკონტროლერი გადაყვანილი იქნეს ავტონომიური წყროდან კვებაზე და ამ რეჟიმში შენარჩუნდეს მონაცემები ოპერატიულ დამხსომებელ მოწყობილობაში.

მიკროკონტროლერში მონაცემების მეხსიერების მოცულობა, როგორც წესი, მცირეა და ჩვეულებრივ ათეულ და ასეულ ბაიტს შეადგენს. ეს უნდა გავითვალისწინოთ მიკროკონტროლერის დაპროგრამებისას. მაგალითად, მიკროკონტროლერის დაპროგრამებისას შესაძლებლობის არსებობის შემთხვევაში კონსტანტები ცვლადების სახით კი არ შეინახება, არამედ პროგრამების მუდმივ დამხსომებელ მოწყობილობაში შეიტანება. მაქსიმალურად უნდა გამოვიყენოთ მიკროკონტროლერის აპარატურული შესაძლებლობები, კერძოდ, **ტაიმერები**. გამოყენებითი პროგრამების დროს უნდა ვეცადოთ თავი ავარიდოთ მონაცემთა დიდი მასივებს.

მიკროკონტროლერთა რეგისტრული მემსიერება. ნებისმიერი მიკროპროცესორული სისტემების მსგავსად მიკროკონტროლერებშიც არსებობს მართვისათვის საკუთარი რესურსების გამოყენებული რეგისტრების ნაკრები. მასში ჩვეულებრივ შედის **პროცესორის რეგისტრები** (აკუმულატორი, მდგომარეობისა და ინდექსური რეგისტრები), **მართვის რეგისტრები** (შეწყვეტებით, ტაიმერით მართვის რეგისტრები), **მონაცემების შეტანი და გამოშტანი რეგისტრები** (პორტების მონაცემთა რეგისტრები, პარალელური, მიმდევრობითი ან ანალოგური შეტანის მართვის რეგისტრები). ამ რეგისტრებს სხვადასხვაგვარად უნდა მივმართოთ.

RISC-პროცესორიან მიკროკონტროლერში ყველა რეგისტრი (ხშირად, აკუმულატორიც) ცხადად მისამართდება. ეს მუშაობის დროს მაღალ მოქნილობას უზრუნველყოფს.

მიკროკონტროლერის სამისამართო სივრცეში რეგისტრების განთავსება ერთ-ერთი უმნიშვნელოვანესი საკითხია. ზოგიერთ მიკროკონტროლერში ყველა რეგისტრი და მონაცემთა მეხსიერება ერთსა და იმავე სამისამართო

სივრცეში განთავსდება. ეს ნიშნავს, რომ მონაცემების მეხსიერება რეგისტრებთანაა შეთავსებული. ამ მოვლენას «*მეხსიერებაში მიკროკონტროლერის რესურსების ასახვა*» ეწოდება.

სხვა მიკროკონტროლერებში შეტანა/გამოტანის მოწყობილობების სამისამართო სივრცე გამოყოფილია მეხსიერების საერთო სივრცისაგან. შეტანა/გამოტანის განცალკევებული სივრცე ჰარვარდული არქიტექტურიდან პროცესორს გარკვეულ უპირატესობას ანიჭებს, კერძოდ, შეტანა/გამოტანის რეგისტრთან მიმართვის პარალელურად მათ ბრძანების წაკითხვაც შეუძლია.

მიკროკონტროლერის სტაქა. მიკროკონტროლერებში ოპერატიულ დამხსომებელ მოწყობილობას ქვეპროგრამების გამოსაძახებლად და შეწყვეტების დასაშუშავებლად იყენებენ. ამ ოპერაციების დროს საჭიროა შენახული იქნეს პროგრამული მთვლელისა და ძირითადი რეგისტრების (აკუმულატორის, მდგომარეობის რეგისტრისა და სხვების) შიგთავსები, ზოლო ძირითად პროგრამაზე გადასვლისას ისინი ხელახლა აღდგეს.

ფონეიმანისეულ არქიტექტურაში მეხსიერების ერთიანი არე სტეკის რეალიზებისთვისაც გამოიყენება. ეს ამცირებს მოწყობილობის მწარმოებლობას, რადგან სხვადასხვა სახის მეხსიერებასთან ერთდროულად მიმართვა შეუძლებელია. კერძოდ, ქვეპროგრამის გამოძახების ბრძანების შესრულების შემდეგი ბრძანების ამოღება მხოლოდ სტეკში პროგრამული მთვლელის შიგთავსის მოთავსების შემდეგაა შესაძლებელი.

ჰარვარდულ არქიტექტურაში სტეკური ოპერაციები ამ მიზნით სპეციალური მეხსიერებაში შეიძლება შესრულდეს. ამის გამო ქვეპროგრამის გამოძახების ბრძანების შესრულებისას პერიოდშივეა შესაძლებელი რამდენიმე სხვა ბრძანების ერთდროული შესრულება.

აუცილებელია, გვახსოვდეს, რომ ორივე არქიტექტურიდან მიკროკონტროლერში მონაცემების მცირე მოცულობის მეხსიერებაა გამოყენებული. პროცესორში განცალკევებული სტეკის არსებობისას მასში ჩაწერილი მონაცემების მოცულობა თუ გადააჭარბებს სტეკის ტევადობას, მაშინ ციკლურად შეიცვლება სტეკის მაჩვენებელი და იგი დაიწყებს სტეკის ადრე ჩაწერილ უჯრედებზე მითითებას. ეს ნიშნავს, რომ ძალიან ბევრი ქვეპროგრამის გამოძახებისას სტეკში დაბრუნების არასწორი მისამართი აღმოჩნდება. სტეკში მონაცემების ჩასაწერად მიკროკონტროლერი თუ მეხსიერების საერთო არეს გამოიყენებს, მაშინ არსებობს იმის საშიშროება, რომ სტეკის გადავსებისას მასში ჩასატვირთი მონაცემები ჩაიწეროს მონაცემების სფეროში ან მუდმივ დამხსომებელ მოწყობილობაში.

ბარამ მხსნილობა. მიკროკონტროლერების დახურულ არქიტექტურაზე გადასვლის დამკვიდრებული ტენდენციის მიუხედავად მაინც წარმოიშობა როგორც პროგრამების, ისე მონაცემების მეხსიერებასთან გარე მეხ-

სიერების დამატებით მიერთების საჭიროება. მისი დაკმაყოფილების შემდეგი ორი ხერხი არსებობს: **1)** მიკროკონტროლერში გარე მეხსიერებასთან მიერთების სპეციალური აპარატურის გათვალისწინება; **2)** გარე მეხსიერებასთან მისაერთებლად შეტანა/გამოტანის მოწყობილობების გამოყენება.

პირველი ხერხი უზრუნველყოფს მაღალ სწრაფმოქმედებას, მაგრამ ზრდის აპარატურულ სიჭარბეს; მეორე ხერხი არ ზრდის სტრუქტურულ სიჭარბეს, მაგრამ ამცირებს სისტემის სწრაფმოქმედებას.

11.5. შეტანა/გამოტანის პორტები

თითოეულ მიკროკონტროლერს აქვს გარკვეული რაოდენობის შეტანა-გამოტანის საზი. ისინი გაერთიანებულია შეტანა/გამოტანის 8-თანრივიან პარალელურ **PTx** პორტებად, სადაც «x» არაბული ციფრების ან ლათინური ალფაბეტის ასოებით გამოხატული პორტის სახელია; პირველ შემთხვევაში ვიღებთ **PT1, PT2, PT2** და ა. შ., ხოლო მეორე შემთხვევაში - **PTA, PTB, PTC** და ა. შ. გამოსახულებებს. მიკროკონტროლერის მეხსიერების ბარათში შეტანა/გამოტანის თითოეული პორტი წარმოდგენილია ამ პორტის მონაცემების **DPTx** რეგისტრის სახით.

შეტანის რეჟიმში PTx პორტის რეგისტრში ჩაიწერება პორტის საზებზე ფორმირებული ორობითი კოდი. **გამოტანის რეჟიმში** პროგრამის მართვით **DPTx** რეგისტრში ჩაწერილი მონაცემები გადაეცემა მიკროკონტროლერის იმ გამოყვანებზე, რომლებიც **PTx** პორტის საზებადაა გამოყვანებული. მონაცემების **DPTx რეგისტრთან მიმართვისათვის** გამოიყენება ის ბრძანებები, რომლებიც ოპერატიული რეჟიმდგომილი მეხსიერების უჯრედების მიმართვისათვისაა განკუთვნილი. გარდა ამისა, მრავალ მიკროკონტროლერში პორტების ცალკეული თანრიგი შეიძლება **ბიტური პროცესორის** ბრძანებებით იქნეს გამოკითხული.

ფუნქციონალური თვალსაზრისით არსებობს: **1. ცალმხრივმიმართული პორტები**, რომლებიც მიკროკონტროლერის სპეციფიკაციის შესაბამისად გამოიყენება ინფორმაციის მართო შესატანად ან გამოსატანად; **2. ორმხრივმიმართული პორტები**, რომლებშიც გადაცემის მიმართულება (შეტანა თუ გამოტანა) სისტემის ინიციალიზაციის პროცესში განისაზღვრება; **3. ალტერნატიული ფუნქციის პორტები**. ასეთი პორტების ცალკეული საზები დაკავშირებულია მიკროკონტროლერში ჩაშენებულ ისეთ პერიფერიულ მოწყობილობებთან, როგორებიცაა ტაიმერი, ანალოგურციფრული გარდაქმნელი, მიმდევრობითი მიმღებ-გადამცემი კონტროლერები. მიკროკონტროლერის შესაბამისი პერიფერიული მოდულის არარსებობისას მისი გამოყვანები შეიძლება შეტანა/გამოტანის ჩვეულებრივ საზებად ამოქმედდეს. პირიქით, თუ მო-

დული გააქტივებულია, მაშინ შეტანა/გამოტანის მისი კუთვნილი ხაზები მოდულში მისთვის დაკისრებული ფუნქციონალური დანიშნულების შესაბამისად ავტომატურად ფუნქციონირებს და შეუძლებელია შეტანა/გამოტანის ხაზებად მათი გამოყენება. როგორც ცალმხრივმიმართული, ისე ორმხრივმიმართული პორტების ხაზებს შეიძლება ჰქონდეს ალტერნატიული ფუნქციები.

განვიხილოთ მიკროკონტროლერის შეტანა/გამოტანის ხაზების ბუფერით სექმონტენიკური თავისებურებები. სპეციალურ ლიტერატურაში შეტანა/გამოტანის ხაზების გამოსასვლელ კასკადებს ხშირად **დრაივერებს** უწოდებენ. ანალოგური სახელწოდება აქვს პერსონალურ კონტროლერის პროგრამულ საშუალებებსაც, მაგრამ მათგან განსხვავებით ჩვენ მიერ ზემოთ აღნიშნული დრაივერები აპარატურული და არა პროგრამული საშუალებებია! თანამედროვე მიკროკონტროლერებში ორმხრივმიმართული პორტების უმრავლესობას შეუძლია დამოუკიდებლად დასახოს თითოეულ ხაზში გადაცემის მიმართულება, ე. ი. პორტად გაერთიანებული ხაზების ჯგუფს შეიძლება ისე მიმართოს, როგორც მეხსიერების უჯრედებს, რაც მოსახერხებელია პარალელური ფორმატით გაცვლის ორგანიზებისას. საჭიროებისამებრ თითოეული ხაზი ინდივიდუალურადაც შეიძლება იქნეს კონფიგურირებული და მას იმავე პორტის სხვა ხაზებისაგან დამოუკიდებლად მოემსახუროს ბიტური პროცესორის ბრძანებები.

განსხვავებენ შეტანა/გამოტანის შემდეგი სახის დრაივერებს: 1) ორმხრივმიმართული ხაზები, რომლებიც შეტანაზე ან გამოტანაზე აეწყოთ გადაცემის მიმართულების **DDPTx** რეგისტრში ბიტის დაპროგრამებით; შეტანის რეჟიმში მუშაობის დროს ხაზს აქვს მაღალი შესასვლელი წინაღობა; 2) ორმხრივმიმართული ხაზები, რომლებიც წინასწარ ინიციალიზაციას არ საჭიროებს; ასეთ ხაზებს წაკითხვისას აქვს განსაკუთრებული უნარი; შეტანის რეჟიმში მუშაობის დროს ამ ხაზსაც მაღალი შესასვლელი წინაღობა აქვს. 3) კვაზი ორმხრივმიმართული ხაზი; არ საჭიროებს წინასწარ ინიციალიზაციას; შეტანის რეჟიმში დრაივერი ავტომატურად ახდენს კვების წყროს ძაბვის მნიშვნელობის ლოგიკურ **1**-მდე «ამქაჩავი» რეზისტორს მიერთებას. 4) «ამქაჩავი» რეზისტორების პროგრამულად მიერთების უნარის მქონე ორმხრივმიმართული ხაზები.

პორტებისა და დრაივერების სქემების განხილვა ცდება ჩვენი წიგნის ფარგლებს.

11.6. რეალურ დროში მიკროკონტროლმრეპის ფუნქციონირების საპრობლემისათვის

მიკროკონტროლერულმა სისტემამ მართვის ამოცანების უმრავლესობა *რეალურ დროში* უნდა გადაწყვიტოს. ეს იმას ნიშნავს, რომ მან სამართავი ობიექტის არსებული მდგომარეობის სასურველ მდგომარეობად შესაცვლელად საჭირო დროის განმავლობაში უნდა მოასწროს ყველა ოპერაციის შესრულება (ობიექტის შესახებ საკონტროლო ინფორმაციის მიღება, დაქუთვა და მმართველი ზემოქმედების ფორმირება).

რეალურ დროში ფუნქციონირებისათვის აუცილებელი ფუნქციების პროცესორისათვის დაკისრების შემთხვევაში პროცესორი იძულებული გახდება გამოთვლითი პროცესორებისათვის აუცილებელი საკუთარი ძვირადღირებული რესურსები ამ მიზნით დახარჯოს, რაც ეკონომიკურად გაუმართლებელია. ამიტომ თანამედროვე მიკროკონტროლერების უმრავლესობა აღჭურვილია *რეალურ დროში ფუნქციონირებისათვის აუცილებელი აპარატურული უზრუნველყოფით*, რომელშიც ძირითად ფუნქციებს ტაიმერი (ტაიმერები) ასრულებს.

ტაიმერების მოდული განკუთვნილია: *1)* გარკვეული მოვლენის დაწყების ფიქსირებისათვის (ამ ინფორმაციას მას გარე სენსორები აწვდის); *2)* მმართველი ზემოქმედების პროცესის დროში განაწილებისათვის (ნებისმიერი ზემოქმედება ზუსტად მაშინ უნდა იქნეს ფორმირებული, როდესაც ეს აუცილებელია მართვის პროცესის ნორმალური მიმდინარეობისათვის).

8-თანრიგის მიკროკონტროლერის ტაიმერის მოდული წარმოადგენს მართვის სქემით აღჭურვილ *8* ან *16*-თანრიგის მოვლელს. მიკროკონტროლერის სქემოტექნიკით ჩვეულებრივ ტაიმერი გარე მოვლენების მოვლელის რეჟიმში მუშაობისათვის არის გათვალისწინებული, ამიტომ მას ჩვეულებრივ *ტაიმერ/მოვლელს* უწოდებენ.

მიკროკონტროლერის შემადგენლობაში გამოყენებული ტიპური ტაიმერ/მოვლელის სქემების განხილვა ცდება ჩვენი წიგნის ფარგლებს.

11.7. 8-თანრიგის მიკროკონტროლმრეპის კოპულარული ოჯახები

სარკინიგზო ავტომატიკისა და ტელემექანიკის მიკროპროცესორული მოწყობილობების ასაგებად, როგორც ზემოთ აღვნიშნეთ, ფართოდ გამოიყენება *8-თანრიგის მიკროკონტროლერები*. ამის გამო რამდენადმე დაწვრილებით განვიხილავთ აღნიშნულ მიკროკონტროლერებს.

მსოფლიო ბაზარზე წარმოდგენილი **8**-თანრიგიანი მიკროკონტროლერების მოდულებათა რაოდენობა იმდენად დიდია, რომ მხოლოდ მათი სახელწოდებათა ჩამონათვალი რამდენიმე ათეულ გვერდს დაიკავებს. ამიტომ ჩვენ აღნიშნული მიკროკონტროლერების მხოლოდ იმ ოჯახებს დავახასიათებთ მოკლედ, რომლებმაც ბოლო წლებში მოიპოვა დიდი პოპულარობა.

ამ ოჯახებს შორის, უპირველეს ყოვლისა, უნდა ვახსენოთ **MCS-51** ბირთვის მქონე მიკროკონტროლერები. **MCS-51** ბირთვის მქონე მძლავრ კლანს საფუძველი ჩაუყარა ფირმა **Intel**-მა, რომელმაც **1980** წელს გამოუშვა **8051AH** სახელწოდების მიკროკონტროლერი. თავისი დროისთვის იგი საკმაოდ რთულ ნაკეთობად ითვლებოდა, რომლის კრისტალში **128000** ტრანზისტორი იყო განთავსებული. ეს მიკროკონტროლერი შეიცავდა მიკროპროცესორულ **MCS-51** ბირთვს, **4** კილობაიტის მოცულობის რეზიდენტულ მუდმივ დამხსომებელ (**ROM**) მოწყობილობას, **128** ბაიტიან ოპერატიულ დამხსომებელ (**RAM**) მოწყობილობას, შეტანა/გამოტანის **4** პორტს, **2** ტაიმერსა და ასინქრონულ პორტს. მასში არსებული ცენტრალური **MCS-51** პროცესორის სწრაფმოქმედება თანამედროვე გადასახედიდან არ იყო დიდი - შიგა სალტის სიხშირე შეადგენდა **1** მეგაჰერცს. სამაგიეროდ თავად **MCS-51** ბირთვი იმდენად წარმატებული აღმოჩნდა, რომ მან რამდენიმე ათეული წლის განმავლობაში **8**-თანრიგიანი მიკროკონტროლერების ოჯახში ფაქტობრივი სტანდარტის სახელი დაიმკვიდრა.

ფირმა **Intel**-ი პერმანენტულად სრულყოფდა **MCS-51** არქიტექტურის მქონე მიკროკონტროლერს, რის შედეგადაც მის ბოლო მოდელებში შიგა სალტის სიხშირე **3** მეგაჰერცამდე გაიზარდა, გამოჩნდა მოდელები, რომლებშიც პროგრამებისათვის განკუთვნილი მეხსიერების მოცულობები იყო **8**, **16** და **32** კილობაიტი (ნაცვლად პირვანდელი **2** კილობაიტისა); მიკროკონტროლერის შემადგენლობაში გაჩნდა ახალი პერიფერიული მოდულები (ანალოგურ-ციფრული გარდაქმნელი, მასივების დაპროგრამებადი მთვლელები, მოდარაჯე ტაიმერი).

ამავდროულად მთელმა რიგმა სხვა ფირმებმა დაამუშავეს პროგრამებისა და მონაცემების თანამედროვე (**Flash** და **EEP-ROM**) ტიპის მეხსიერებებისა და პერიფერიული მოდულების გაფართოებული ნაკრების მქონე მიკროკონტროლერები, რომლებიც კვებისათვის იყენებდა ფართო დიაპაზონში ცვლად ძაბვასა და პროგრამულად **MCS-51** მიკროკონტროლერთან იყო თავსებადი. ფირმა **Intel**-მა თანდათან შეწყვიტა **8**-თანრიგიანი მიკროპროცესორების წარმოება. ამის შედეგად **51**-ე ოჯახის ძირითად მწარმოებლებად გახდა ფირმები **«Phillips»**, **«Infineon»**, **«Atmel»**, **«Dallas Semiconductor»**, **«Temic»**. **1999** წელს ფირმა **«Analog Devices»**-მა **51**-ე ბირთვის საფუძველზე წარმო-მოადგინა სრულიად ახალი მიკროკონტროლერი **Adu812**. მას ჰქონდა ისეთი

შესანიშნავი ტექნიკური მახასიათებლების მქონე ჩაშენებული **სგზ** და **საგზ**, რომ **Adu812**-ის ოჯახს ეწოდა **ინტელექტუალური გარდამქმნელები** ანუ **მიკროკონვერტორები**.

MCS-51 ოჯახის შექმნის პარალელურად ფირმამ «**Motorola**» დაამუშავა მიკროკონტროლერების დღემდე პოპულარული **HCO5** ოჯახი. ამ ოჯახის ფარგლებში ფირმა «**Motorola**»-ამ საჯაროდ დასახა «შეკვეთილი» მიკროკონტროლერების სტრატეგია, რომელსაც დღემდე წარმატებით ასორცელებს. ამ ოჯახის მრავალი მოდელი იმის წყალობით იქმნება, რომ მსხვილმა მომხმარებლებმა ფირმები «**Motorola**»-ას კონკრეტული პროდუქციისათვის გარკვეული კონფიგურაციის მიკროკონტროლერებს უკვეთავს. დღეს **HCO5** ოჯახში **DIP16** კორპუსში მოთავსებული უმარტივესი **68HC05KJ1** მიკროკონტროლერიდან დაწყებული და უკორპუსო **128**-გამომყვანიანი ძალიან რთული **68HC05L10** მიკროკონტროლერით დამთავრებული (რომელსაც აქვს თხევადკრისტალური ინდაკატორის **960** სეგმენტის მმართველი ჩაშენებული კონტროლერი) სხვადასხვა სახის დაახლოებით **180** მიკროკონტროლერია გაერთიანებული მთელი. თავისი არსებობის განმავლობაში **HCO5** ოჯახი **MCS-51**-ის ძლიერი და წარმატებული ოპო-ნენტი.

MCS-51 ოჯახის მიკროკონტროლერების საპირწონედ, რომლებიც აგებულია **პარვარდული არქიტექტურის** გამოყენებით, **HCO5** ოჯახის მიკროკონტროლერებში **პრისტინული (ფონ ნეიმანისეული) არქიტექტურა** რეალიზებული. ამ უკანასკნელ ოჯახში მართვის თუნდაც ძალიან მარტივი ამოცანების გადასაწყვეტად გამოყენებულია შესაძლო ტექნიკური გადაწყვეტების მრავალფეროვანი სპექტრი, რისი მეშვეობითაც მომხმარებელის ტექნიკური მოთხოვნების სრულად დაკმაყოფილება მიიღწევა ყოველგვარი არქიტექტურული და მწარმოებლური სიჭარბის გარეშე. **HCO5** ოჯახის მიკროკონტროლერების ასეთი ხანგრძლივ წარმატებას განსაზღვრავს არც ზესწრაფოქმედება (მოდელების უმრავლესობის შიგა საღლის სიხშირე **2** მეგაჰერცის ტოლია) და არც ბრძანებათა უნიკალური ნაკრები. წარმატებას განაპირობებს მასობრივი მოხმარების ბაზრის სხვადასხვა სექტორზე ძალიან ზუსტ ორიენტაცია. უმარტივესი **HCO5** მოდულის უცვლელად შენარჩუნების ფონზე გამოიყენება უაღრესად მრავალფეროვანი პერიფერიული მოდულები. ეს საშუალებას იძლევა, კონსტრუქტორს თითოეული ამოცანისათვის შეიქმნას არქიტექტურის პრაქტიკულად არაჭარბი რესურსი, რაც ნაკეთობიდ მინიმალურ ღირებულებას განაპირობებს.

იაფ «შეკვეთილ» **HCO5** ოჯახთან ერთად «**Motorol**»-მ **1980** წელსავე შემოგვთავაზა უნივერსალური და უფრო მწარმოებლური მიკროკონტროლერების **HCO11** ოჯახი. დღეისათვის ამ ოჯახში **40**-მდე მოდელია გაერთიანებული **HCO5** ოჯახისაგან განსხვავებით **HCO11** ოჯახის პროცესორული

ბირთვისთვის შესაძლებელია ოპერაციების შესრულება **16**-თანრივიან ოპერანდებზე, იგი იყენებს დამისამართების დამატებით მეთოდებს და მას აქვს შინაგანი სალტების ამაღლებული (**4** მეგაპრცამდე) სიხშირე. **HCO11** ოჯახის მიკროკონტროლერებს აქვს **სამი ტიპის მეხსიერება**, კერძოდ, პროგრამებისათვის განკუთვნილი ერთჯერადად დაპროგრამებადი მუდმივი მეხსიერება, მონაცემებისათვის განკუთვნილი ოპერატიული დამხსოვებელი მოწყობილობა და ელექტრულად როგორც დაპროგრამებადი, ისე წაშლადი მეხსიერება მონაცემებისათვის.

წინა საუკუნის **90**-იან წლებში ფირმა «**Motorola**»-მ მიკონტროლერთა **HCO5** სახელწოდების მქონე ოჯახის მომავალში შეცვლისა და ახალი «სამრეწველო სტანდარტის» შექმნის ფორმირების ამბიციური გეგმის რეალიზების მიზნით მომხმარებელთა სამსჯავროზე გამოიტანა **8**-თანრივიან მიკროკონტროლერთა **HCO8** სახელწოდების მქონე ახალი ოჯახი. ამ ოჯახის დამახასიათებელი ნიშნებია:

▲ მაღალმწარმოებლური **8**-თანრივიანი **ალმ**. მისი მწარმოებლურობა გაზრდილია: **ა)** შიგა სალტეებით ინფორმაციის გაცვლის სიხშირის **8,0** მეგაპრცამდე ამაღლების; **ბ)** მოცემული ბრძანების შესრულებისა და მომდევნო ბრძანების ამორჩევის ციკლების ურთიერთშეთავსების; **გ)** ცხრილების დათვალიერების სპეციალური ბრძანებების შემოტანისა და შესაბამისი ციკლების ორგანიზების; **დ)** ოპერანდების დამისამართების ხერხების რაოდენობის გაზრდის გზით.

▲ **HCO5** ოჯახის პროცესორულ ბირთვთან «თავიდან ბოლომდე» პროგრამული შეთავსებადობა როგორც საწყისი ტექსტის, ასევე ობიექტური კოდების დონეზე;

▲ მომხმარებლისა პროგრამებისათვის განკუთვნილი მუდმივი დამხსოვებელი (**ROM**) მოწყობილობისათვის **Flesh**-ტექნოლოგიაზე გადასვლა. უმრავლესი ტიპის მიკროკონტროლერებისათვის პროექტდება «კორპუსიდან კორპუსში» შეცვლის შესაძლებლობის მქონე ორი მოდელი. ეს მოდელები ფუნქციური შემადგენლობის მიხედვით ერთმანეთის სრული იდენტურებია და ერთმანეთისაგან **ROM**-ში ინფორმაციის შეტანის ტექნოლოგიით განსხვავდება (ერთში გამოიყენება **maskROM** ხოლო მეორეში - **Flesh** ტექნოლოგია);

▲ პერიფერიული მოდულების ბიბლიოთეკა შეიცავს ინფორმაციის მიმდევრობით გამცვლელი კონტროლერების გაფართოებულ ნაკრებს; ფირმა «**Motorola**»-ს მიკროკონტროლერებისათვის სტანდარტული ასინქრონული (**SCI**) და სინქრონული (**SPI**) გაცვლის პორტების გარდა დამუშავებულია სამრეწველო ქსელებში **CAN** პროტოკოლით, აგრეთვე გამოთვლითი ტექნი-

კაში დღეს გავრცელებული **USB** სალტით მუშაობისათვის გამიზნული კონტროლერები;

▲ არსებითადაა გაუმჯობესებული მიკროკონტროლერის გამართვის შესაძლებლობა. ჩაშენებული მონიტორი და სპეციალური პორტი შესაძლებელს ხდის მართვის გამოყენებითი პროგრამები უშუალოდ დასამზადებელი პროექციის (საბოლოო ნაკეთობის) დაფაზე გავმართოთ ძვირადღირებული სქემური ემულატორების გამოყენებლად;

▲ პროგრამებისათვის განკუთვნილი **Flesh** ტიპის მქონე მიკროკონტროლერში შეიძლება რეალიზებული იქნეს **სისტემაში დაპროგრამების რეჟიმი**, რომლის დროსაც პროგრამა ნაკეთობის დაფაზე სტაციონარულად განთავსებულ მიკროკონტროლის მეხსიერებაში შეიტანება. პროგრამის კოდები პერსონალური კომპიუტერიდან მიმდევრობითი ინტერფეისით გადაიცემა;

▲ სპეციალური სქემოტექნიკური გადაწყვეტების გამოყენების მეშვეობით ამაღლებულია ელექტრომაგნიტური დაბრკოლებების პირობებსა და არახელსაყრელ გარემოში მომუშავე მიკროკონტროლერების ფუნქციონირების საიმედოობა.

1980 წლის ბოლოში ფირმა «**Motorola**»-მ დაამზადა **PIC16C5x** ტიპის მიკროკონტროლერი, რომელმაც დასაბამი მისცა **PIC16** ოჯახის ფართო გავრცელებას. მაღალი მწარმოებლურობის, მცირე მოხმარებული სიმძლავრისა და დაბალი ღირებულების გამო **RISC**-არქიტექტურიანმა ამ ოჯახმა სერიოზული კონკურენცია გაუწია იმ პერიოდში გამოშვებულ **CISC**-არქიტექტურაიან მიკროკონტროლერებს და **სათავე დაუდო მარტივ ერთსიტყვიან ბრძანებათა სისტემის მქონე RISC-არქიტექტურას**. საბაზისო **PIC16C5x** ოჯახი მხოლოდ **33** ბრძანებას შეიცავს. ყველა ბრძანება, გარდა გადასვლის ბრძანებებისა, ერთ სამანქანო ციკლში სრულდება. **20** მეგაჰერცი სიხშირით ტაქტირების დროს **PIC16C5x**-ს მწარმოებლურობაა **5 MIPS**. დღეისათვის ფირმა უშვებს **RISC**-არქიტექტურაიან მიკროკონტროლერების შემდეგ ხუთ ოჯახს:

1) PIC15C5x ოჯახს, რომელშიც შედის მინიმალური რაოდენობის პერიფერიული მოწყობილობების მქონე იაფი მიკროკონტროლერები;

2) PIC12Cxxx ოჯახს, რომელშიც შედის მინიატურულ **8**-გამომყვანიან კორპუსში მოთავსებულ მიკროკონტროლერებს, რომლებშიც ჩაშენებულია ტაქტური გენერატორი; აღნიშნული «მინიატურულობა» ამ ოჯახის ზოგიერთ წევრს ხელს არ უშლის გააჩნდეს ჩაშენებული ანალოგურ-ციფრული გარდაამქმნელის **8**-თანრიგიანი მოდული;

3) PIC16x/7x/8x/9x ოჯახს, რომელშიც შედის განვითარებული პერიფერიული მიკროკონტროლერები. პერიფერიული მოდულების შემადგენლობაში შედის წატაცება/შედარების ოპციებიანი ტაიმერ-მთვლელები, განედურ-იმპუ-

ლსური მოდულატორები, ანალოგური კომპარატორები, **აგზ**, სხვადასხვა (მიმდევრობითი და პარალელური) მიმდევრობის ინტერფეისული კონტროლერები;

4) **PIC17C4x/5xx** ოჯახს, რომელშიც შედის ბრძანებათა გაფართოებული სისტემისა და ვრცელი პერიფერიის მქონე მაღალმწარმოებლური მიკროკონტროლერები; ამ ოჯახის მიკროკონტროლერებს გააჩნია ჩაშენებული აპარატურული **8x8** მამრავლებელს, რომელიც გამრავლების ოპერაციას ერთ სამანქანო ციკლში ასრულებს;

5) **PIC18Cxxx** ოჯახს, რომელშიც შედის **C**-კომპილატორის გამოყენებით ოპტიმიზებული **RISC**-ბირთვის მქონე მიკროკონტროლერებს, რომელთა შიგა სალტის სიხშირე **10** მეგაჰერცის ტოლია.

1997 წელს ფირმა «Atmel»-მა წარმოადგინა **AVR** ოჯახის პირველი მიკროკონტროლერები. **AVRAT90S** ოჯახი აერთიანებს პარვარდულ მძლავრ **RISC**-პროცესორებს, რომლებშიც პროგრამებისა და მონაცემების მესხიერეერებასთან განცალკევებულად ხდება დაშვება, გამოიყენება საერთო დანიშნულების **32**-თანრიგიანი რეგისტრები და ბრძანებათა განვითარებული სისტემა. **AVR** ოჯახის მომდევნო ვერსიათა **აღმ**-ის შემადგენლობაში შეიტანეს აპარატურული მამრავლებელი. **AVR**-ის ბრძანებათა ბაზური ნაკრები შეიცავს **120** ინსტრუქციას. ბრძანებების უმრავლესობა სრულდება ერთ სამანქანო ციკლში და მთელი რიგი წვერების მწარმოებლურობა **20 MIPS**-ის ტოლია. **AVR**-ის პერიფერიაში შედის პარალელური პორტები, ტაიმერ-მთვლელები, სხვადასხვა მიმდევრობითი ინტერფეისები, **აგზ**, ანალოგური კომპარატორები. განასხვავებენ **AVR**-ის შემდეგ სამ სერიას:

1) **tiny AVR** სერია, რომელიც მოიცავს **8**-გამომყვანიან იაფ კორპუსში მოთავსებულ მიკროკონტროლერებს;

2) **classic AVR** სერია, რომელიც მთავარი სერიაა. მასში გაერთიანებულია **16 MIPS**-მდე მწარმოებლურობის მიკროკონტროლერები, რომლებშიც **8** კილობაიტამდე მოცულობის პროგრამები შეინახება **Flesh** მესხიერებაში, ხოლო და **128** ბაიტადან **512** ბაიტამდე მონაცემებისთვის რეალიზებულია სტატიკური **RAM**;

3) **mega AVR** სერია. მასში გაერთიანებულია მიკროკონტროლერები, რომლებსაც აქვს დიდი (**128** კილობაიტამდე) მოცულობის **ფლშ ტაიბის** მუდმივი დამსხმებელი (**Flesh ROM**) მოწყობილობა, **4** კილობაიტამდე მოცულობის ოპერატიული (**RAM**) მესხიერება და რომელთა მწარმოებლურობა **16 MIPS**-მდეა. აღნიშნული მიკროკონტროლერები გამოიყენება რთული ამოცანების გადასაწყვეტად.

XII ტაპი

ტრანსპორტზე მიკროპრო- ცესორული ტექნიკის გამოყენება

12.1. ზოგადი ცნობები

ასზე მეტი წლის წინათ ადამიანის მიერ აგებული *სივნალიზაციისა და ბლოკირების (სარკინიგზო ავტომატიკისა და ტელემექანიკის) რელეური მოწყობილობები* საშუალებას გვაძლევდა არა მარტო აგვემაღლებინა მატარებელთა მოძრაობის სიჩქარე, არამედ თავიდან აგვეცილებინა ავარიები. მოძრაობის დაბალი ინტენსივობის დროს უსაფრთხოების საკმარისი დონის დაცვით მატარებელთა მოძრაობის მართვა მეისრეებსაც შეეძლო. მოძრაობის სიჩქარისა და ინტენსივობის ამაღლების შემდეგ მეისრის შესაძლებლობები არ აღმოჩნდა საკმარისი სწორი მოქმედებების დროულად განხორციელებისათვის. შექმნილი სიტუაციიდან გამოსვლის მიზნით დამუშავდა ზემოთ აღნიშნული მოწყობილობები.

დღეს მოწმენი ვართ იმისა, რომ მსგავსი მოწყობილობები გამოიყენება ყველა სხვა სახის ტრანსპორტის მართვისათვის.

საავიაციო ტრანსპორტის მოძრაობის მართვისათვის ზემოთ აღნიშნული რელეური მოწყობილობების ანალოგური მოწყობილობები გამოიყენება როგორც სააეროდომო ზონაში, ისე ტრასებზეც. ამ მოწყობილობათა თავისებურებაა ის, რომ საჰაერო ტრანსპორტი სამ განზომილებაშია განფენილი. ადამიანებს აუცილებლად სჭირდებათ ჰქონდეთ საკუთარი «მესამე განზომილება», რომელიც მათ გაუძლიერებს გადაწყვეტილების სწრაფი მიღების უნარს. რელეური მოწყობილობები ადამიანებს სწორედ ამ «მესამე განზომილების» შეძენაში ეხმარება. სარკინიგზო სივნალიზაციისა და ბლოკირების მოწყობილობების გამოგონებიდან საუკუნეზე მეტი ხნის გასვლის შემდეგაც ამ მიმართულებით ადამიანის ბუნებრივი უნარი უმნიშვნელოდ გაიზარდა, ხოლო ტრანსპორტის ფუნქციონირების ალგორითმები მნიშვნელოვნად გართულდა. ამის გამო გადაწყვეტილების მიღების ამოცანა ასი წლის გავლის შემდეგ კიდევ უფრო აქტუალური გახდა. საბედნიეროდ თანამედროვე მიკროპროცესორული სისტემების სახის მქონე რელეური მოწყობილობების უდიდესი განვითარების წყალობით ადამიანს დღეს ამ ამოცანის გადასაწყვეტად გაცილებით მეტი შესაძლებლობები აქვს.

საავიაციო ზაზებზე მოძრაობის მართვის პრობლემის გადაწყვეტა გარდაუვლად უნდა ეფუძნებოდეს დამხმარე საშუალებებს, რომლებიც კრიტიკულ

პირობებში ამაღლებს ადამიანის უნარს, სწრაფად მიიღოს სწორი გადაწყვეტილება. გადაწყვეტილებათა შედეგების თანაბარი მნიშვნელობის დროს ზემოთ აღნიშნული საკმარისი არ არის. რომელიმე გადაწყვეტილების უშეცდომობაში დარწმუნების შემთხვევაშიც კი ადამიანი მაინც არ წყვეტს ყველა შესაძლო გადაწყვეტილებებიდან «საუკეთესოს» ძებნის პროცესს. სხვა სიტყვებით რომ ვთქვათ, ადამიანს მანამ არ დააკმაყოფილებს უსაფრთხო გადაწყვეტილებების კონკრეტული ნაკრები, სანამ არ დარწმუნდება, რომ იგი სხვა ნაკრებზე უფრო ოპტიმალურია.

მიკროპროცესორული ტექნიკა ფართოდ გამოიყენება **საავტომობილო ტრანსპორტზეც**. განვიხილოთ აღნიშნული გამოყენების ზოგიერთი მაგალითი.

ავტომობილის ერთ-ერთ მთავარი ნაწილია ბენზინზე მომუშავე შიგაწვის ძრავა. მისი მუშაობისათვის საჭიროა ჰაერისა და საწვავი აირების გარკვეული პროპორციის ნარევის მომზადება. აღნიშნული ნარევის მომზადების პროცესს **კარბურაცია**, ზოლო ამ პროცესის მარეალიზებელ მოწყობილობას – **კარბურატორი** ეწოდება. დამყარებული სიჩქარით მანქანის მოძრაობისას საწვავ აირთან ჰაერი **15:1** პროპორციით უნდა იყოს შერეული; გაცივებული ძრავას ამუშავებისათვის მოითხოვება უფრო მაღალი, კერძოდ. **10:1**-ის ტოლი პროპორცია. თანაბარი მოძრაობისა და ძრავას ეფექტური მუშაობის უზრუნველყოფისათვის აუცილებელია ეფექტური კარბურაცია.

კარბურატორი, სამწეხაროს, ვერ უზრუნველყოფს სამუშაო რეჟიმების მთელ დიაპაზონში ოპტიმალური შემადგენლობის ნარევის მიწოდებას. ამას განაპირობებს კარბურატორისათვის დამახასიათებელი ისეთი საყოველთაოდ ცნობილი ნაკლი, როგორიცაა უქმი სვლისა და მცირე დატვირთვების დროს ძრავას მუშაობის დროს ნარევის შემადგენლობის უზრუნველყოფის დაბალი სიზუსტე. ამის შედეგად გვიხდება ნარევი ზედმეტად გავამდიდროთ, რადგან საწინააღმდეგო შემთხვევაში დაბალი ბრუნვების დროს ძრავა არამდგრადად იმუშავებს. კარბურატორში საწვავის მიწოდებას განსაზღვრავს ტივტივურ კამერაში მისი ღონე, რომელზეც გავლენას ახდენს ბენზინის სიმკვრივე (სხვადასხვა ხარისხის ბენზინებისათვის იგი იცვლება **0,7-0,78 $\frac{\text{გ}}{\text{სმ}^3}$** ფარგლებში). ბენზინის სიმკვრივე თავის მხრივ მნიშვნელოვნადაა დამოკიდებული ტემპერატურაზე. ამიტომ კარბურატორის მუშაობა უნდა იცვლებოდეს ბენზინის ხარისხისა და ტემპერატურის ცვლილების კვალობაზე, რაც ჯერჯერობით შეუძლებელია. კამერაში ბენზინის ღონე იცვლება მანქანის აჩქარებულად, მოსახვევებში, დაღმართზე, რყევებით მოძრაობისას, რაც ცვლის ცილინდრებში მის მიწოდებას; გარდა ამისა, ტემპერატურაზეა დამოკიდებული ჰაერის სიმკვრივეც, ე. ი. მასში არსებული ჟანგბადის რაოდენობაც.

მრავალი ათეული წელია ცდილობენ კარბურაცია შეცვალონ საწვავის მართულად შეფერქვევით. **1939** წელს იტალიაში **Moto Guzzi**-ს მიერ შე-მოთავაზებული იქნა **ელექტრული მართვით** საწვავის შეფერქვევის სისტემა; **1957** წელს ფირმა **Chrysler**-მა დაამუშავა **გაკუთხური მილაკებით** აგებული საწვავის შეფერქვევის მმართველი სისტემა. საწვავის შეფერქვევის პროცესის მმართველი **ტრანზისტორული** სისტემები **1967** წელს დაამუშავა **Volkswagen**-მა, ხოლო **1971** წელს **Nissan**-მა.

ბენზინის ძრავებისათვის საწვავის შეფერქვევის მმართველი სისტემა, რომელიც უზრუნველყოფს ყველაზე მკაცრ მოთხოვნებს, მოხერხდა მიკროპროცესორული ტექნიკის გამოჩენის შემდეგ. დღეს ისინი გამოიყენება ყველა კლასის ავტომობილებში. ყველაზე მეტად გავრცელდა საწვავის განაწილებულად შემფერქვევი იმპულსური სისტემები, რომლებშიც ფრქვევანები თითოეული ცილინდრის მილყელებში სარქველების მახლობლად ყენდება.

ძრავას მართვის გარდა მიკროპროცესორები გამოიყენება ანტიბლოკირებისა და ანტიწაბუქსავების სისტემებში.

ანტიბლოკირების სისტემები მუდმივად ზომავს თვლების ბრუნვის კუთხური სიჩქარეს და დამუხრუჭებისას უზრუნველყოფს ყველა თვლის ერთნაირ კუთხური სიჩქარით ბრუნვას; აღნიშნული მაქსიმალურად ამცირებს დამუხრუჭების მანძილს და ექსტრენული დამუხრუჭების დროს ინარჩუნებს მანქანის მართვადობას.

ზემოთ აღნიშნული ფუნქციის მსგავს ფუნქციას ასრულებს ანტიწაბუქსავების სისტემები, რომლებიც წამყვან თვლებს არ აძლევს წაბუქსავების შესაძლებლობას. ეს განსაკუთრებით მნიშვნელოვანია წინაამძრავიან ავტომობილებში, რადგან ისინი უკანაამძრავიან მანქანებზე უფრო ადვილად კარგავს გზასთან შეჭიდულობას.

მიკროპროცესორული სისტემები გამოიყენება აგრეთვე: **1)** ფარებისა და ნათების მმართველ სისტემაში; **2)** შეჯახების მაფრთხილებელ სისტემაში; **3)** უსაფრთხოების ბალიშების მართვისათვის; **4)** იმობილიზაციის (მანქანის გატაცების საწინააღმდეგო ელექტრონული მოწყობილობის ნაირსახეობის) ფუნქციონირებისათვის; **5)** საპროექციო დისპლეისათვის; **6)** მინის საწმენდების მართვისათვის; **7)** აუდოსისტემისათვის; **8)** ელექტრონული კომპასისათვის; **9)** ადაპტერული საკიდარის სიხისტის რეგულირებისათვის; **10)** დასაჯდომების მართვისათვის; **11)** საბურავებში წნევის მონიტორინგისა და ავტოდატუმპვის ორგანიზებისათვის; **12)** ტრანსმისიის მართვისათვის და ა.შ.

საინტერესოა იმ ფაქტის აღნიშვნა, რომ ავტომობილ **«Peugeot 206»**-ს ბორტზე ფუნქციონირებს **27** მიკროკონტროლერი, ხოლო ისეთი უმაღლესი კლასის ავტომობილში, როგორიცაა მეშვიდე სერიის **«BMW»**, გამოყენებულია **60**-ზე მეტი მიკროკონტროლერი.

რეინიგ ზებსა და საეიაციო ტრანსპორტზე მოძრაობის მართვისათვის რელეური მოწყობილობების გამოყენების შესახებ ზემოთ გამოთქმული მოსაზრებით ნათლად ჩანს, რომ რელეური მოწყობილობების ძირითადი დანიშნულებაა ადამიანს გადაწყვეტილების სწრაფად მიღებაში დაეხმაროს. მმართველი რელეური მოწყობილობების თითოეული გამოსასვლელი სიგნალი კონკრეტული მმართველობითი გადაწყვეტილების ინიცირებას იწვევს. მოწყობილობების შესასვლელებს მიეწოდება სიგნალების როგორც ცალკეული კომბინაციები, ისე კომბინაციათა გარკვეული მიმდევრობები. ცალკეული კომბინაცია განსაზღვრავს დროის მოცემულ მომენტში ფორმირებულ ხდომილობას, ხოლო მიმდევრობები – ამ ხდომილობის წარმოშობის ისტორიას. სხვადასხვა ისტორიული გზით ფორმირებულ ერთი და იმავე შესასვლელ სიგნალებს საჭიროების შემთხვევებში უნდა შეეძლოს სხვადასხვა გამოსასვლელი სიგნალების ფორმირება. სწორედ ეს გარემოება უნდა გაითვალისწინოს კონსტრუქტორმა მმართველი რელეური მოწყობილობათა აგების დროს. ეს იმას ნიშნავს, რომ ხშირად მმართველ რელეურ მოწყობილობას გარკვეული შესასვლელი კომბინაციის ფორმირების ისტორიის დამხსომებელი «მეხსიერებაც» უნდა გააჩნდეს.

მართვის მიკროპროცესორული სისტემების სინთეზისა და ანალიზის ზოგადი საკითხები მესამე თავში გვაქვს გადმოცემული. კონკრეტიზაციის მიზნით ამ თავში შედარებით დაწვრილებით განვიხილავთ ავტომატიკისა და ტელემექანიკის სასაღვურე სისტემებში მიკროპროცესორული ტექნიკის გამოყენების ძირითად პრინციპებს.

12.2. სარკინიგზო ავტომატიკისა და ტელემექანიკის მიკროპროცესორულ სისტემებზე გადასვლის საფუძვლები

სარკინიგზო ავტომატიკის ტელემექანიკის სისტემების (**სატს**-ის) განვითარების ეტაპები იცვლებოდა მათ ასაგებად გამოყენებული საელემენტო ბაზისა და ამის საფუძველზე თავად სისტემების ასაგებად გამოყენებული საიმედოობისა და უსაფრთხოების მეთოდების ცვლილების კვალობაზე. განვითარების საუკუნეზე მეტი ხნის განმავლობაში გამოიყოფა აღნიშნული სისტემების განვითარების ხუთი ეტაპი: **1) I ეტაპი (1860-1900)** – მექანიკური სისტემების ეტაპი; **2) II ეტაპი (1900-1930)** – ელექტრომექანიკური სისტემების ეტაპი; **3) III ეტაპი (1930-1960)** – რელეური სისტემების ეტაპი; **4) IV ეტაპი (1960-1980)** – ნახევარგამტარული სისტემების ეტაპი, რომელიც მომდევნო ეტაპის ქვეეტაპად შეიძლება ჩავთვალოთ; **5) V ეტაპი (1980 წლიდან დღემდე)** – მიკროპროცესორული სისტემების ეტაპი.

სატს-ების აგებისათვის გამოყენებული რელეური საელემენტო ბაზიდან მიკროპროცესორულ საელემენტო ბაზაზე გადასვლის აუცილებლობას განაპირობებს აღნიშნული სისტემების განვითარების ოთხი ტენდენცია:

1. სისტემათა ფუნქციური სიროვნის ამადლება. რკინიგზების გამტარობისა და გადაზიდვების უნარის მუდმივი გაზრდისა და მატარებელთა მოძრაობის სიჩქარის ამადლების აუცილებლობა **სატს**-ებისაგან მოითხოვს ასახლი ფუნქციების შესრულებას, მათი საექსპლუატაციო და ტექნიკური მახასიათებლების გაუმჯობესებას. ეს ფუნქციები გაცილებით რთულია, ვიდრე ის ფუნქციები, რომლებიც ადრე წყდებოდა რელეური სისტემების მიერ. მაგალითად, დღეისათვის უკვე საკმარისი არ არის მოძრაობის უსაფრთხოების პირობების დაცვით მარშრუტის გამზადება და შუქნიშნის გაღება, რომლებსაც წარმატებით ასრულებს ავტომატიკისა და ტელემექანიკის სასადგურე რელეური სისტემები. დღის წესრიგში დგება სხვადასხვა კრიტერიუმების გათვალისწინებით ისეთი ოპტიმალური მარშრუტების ამორჩევის ამოცანა, რომლის ფორმირების პროცესში გათვალისწინებული იქნება მატარებლის წონა და სივრცე, სადგურში მატარებლის შემოსვლის დროის და ამ მატარებლის ნომრის ფიქსირება, მეზობელი სადგურებისათვის მატარებლის მახასიათებლების მიწოდება და ა. შ. სხვა სიტყვებით რომ ვთქვათ, **სატს**-ების მიერ გადასაწყვეტი **ლოგიკური ამოცანები** თანდათანობით გარდაიქმნება **გამოთვლით ამოცანებად**. უნივერსალური კომპიუტერებითა ან სქემური ხერხებით მათი გადაწყვეტა ვერ მოგვცემს საჭირო ეფექტს; ამას განაპირობებს ის გარემოება, რომ, **ჯერ ერთი**, ძნელია როგორც აუცილებელი პროგრამების შექმნა, ასევე **სატს**-ს პირობებთან უნივერსალური კომპიუტერის შეგუების ამოცანის გადაწყვეტა, **და მეორეც**, ასეთი მიდგომის შედეგად მიიღება ვეებერთელა და ძალიან ძვირი მოწყობილობები.

აღნიშნულს ადასტურებს ელექტრონული ცენტრალიზაციის შესაქმნელად დახარჯული ოცწლიანი პერიოდის განმავლობაში მიღებული გამოცდილება, რომლის დროსაც ვერ მოხერხდა პრაქტიკულად მისაღები სახის სისტემების აგება; წარუმატებლობის მთავარი მიზეზი იყო სისტემის ასაგებად აუცილებელი საელემენტო ბაზის არარსებობა. მიკროპროცესორების გამოყენებამ შესაძლებელი გახადა ამ ამოცანის პრაქტიკულ დონეზე გადაწყვეტა.

დღეისათვის, როდესაც მსოფლიოს მოწინავე ქვეყნებში უკვე ფუნქციონირებს მიკროპროცესორული ტექნიკის გამოყენებით აგებული სასადგურე და საგადასარბენო, ავტომატური სალოკომოტივო სიგნალიზაციის, მატარებელთა ავტომატური ტარების სისტემები და მოწყობილობები, გორაკის ავტომატიკის კომპლექსები, სრულიად ნათელი გახდა, რომ სწორედ **მიკროპროცესორული ტექნიკა განსაზღვრავს სატს-ების შემდგომ განვითარებას**. ასევე გამოიკვეთა, რომ მიკროპროცესორების გამოყენება მოითხოვს სარკინიგზო

ავტომატიკისა და ტელემექანიკის სისტემების აგებისათვის დღემდე არსებული მიდგომების გადაფასებას. აუცილებელია ამოცანების ძალიან ზუსტი დასმა, მათი გადაწყვეტების გზების ყველაზე ეფექტური გზების საქმის ცოდნით დასაბუთება და სათანადო რეალიზაცია.

2. სისტემების სტრუქტურული გართულება. *სატს*-ებზე დაკისრებული ფუნქციების რაოდენობის გაზრდა ართულებს მათ სტრუქტურას. სისტემის შემადგენელი ბლოკების რაოდენობა რამდენიმე ათეულჯერ იზრდება. სწორედ ასეთი პირობების დროს გვაძლევს მოგებას ზედიდი ინტეგრალური სქემების გამოყენება. ამას თუ დავუმატებთ იმას, რომ გამოვიყენებთ ფართო ფუნქციური შესაძლებლობების მქონე უნივერსალურ ელემენტებს, დარწმუნებულები უნდა ვიყოთ, რომ მივიღებთ განსაცვიფრებელ შედეგებს. სწორედ ასეთ ელემენტებს წარმოადგენს მიკროპროცესორები. მცირე გაბარიტებისა და დაბალი ღირებულების გამო სწორედ *მიკროპროცესორებს შეუძლია წარმატებით მოახდინოს სატს-ების ფუნქციათა რეალიზაცია.*

3. საიმედოობისადმი წაყენებული მოთხოვნების ამაღლება. ადამიანიდან ავტომატიკის საშუალებებისათვის გადაცემული ფუნქციების რაოდენობის გაზრდა ზრდის *მტყუნების ფასს*. მხედველობიდან არ უნდა გამოგვრჩეს *სატს*-ების მომსახურების პროცესების შრომატევადობაც. მტყუნება, რომელიც არ წარმოქმნის სამშო სიტუაციას, ხშირად იწვევს მატარებლების ხანგრძლივ დაყოვნებას. ბუნებრივია, რომ ამ სიტუაციაში სისტემის საიმედოობა უმნიშვნელოვანესი და აუცილებელი პირობაა. საიმედოობის ამაღლების ძირითადი გზაა – სისტემის სხვადასხვა დონეზე სიჭარბის შეტანა, რაც ხშირად აორმაგებს და ასამაგებს აპარატურის მოცულობას. სრუფასოვნად სწორედ აქ კლინდება მიკროპროცესორული ტექნიკის შესაძლებლობები.

4. კონტროლვარვისობისადმი წაყენებული მოთხოვნების ამაღლება. სისტემების გართულება და ახალი ინტეგრალური საელემენტო ბაზის გამოყენება ძალიან ართულებს მომსახურებასა და რემონტს. ამის გამო ახალი სისტემის დამუშავების ეტაპზე უნდა მივიღოთ ზომები მისი მომსახურების გასამარტივებლად, მტყუნებების მოძებნისა და შეკეთების გასაადვილებლად, ე.ი. სისტემა უნდა გავზადოთ *კონტროლვარვისი*. ამ თვისებით სისტემის აღჭურვისთვისაც საჭირო ხდება მისი სიჭარბის გაზრდა. ზოგჯერ სულ რაღაც რამდენიმე ელემენტის დამატებაც კი მნიშვნელოვნად აადვილებს უწყისივრობის მოძებნას, რაც აადვილებს მომსახურე პერსონალის საქმიანობასა და აუმჯობესებს სისტემის საექსპლუატაციო პირობებს.

სატს-ების განვითარების ზემოთ ჩამოთვლილი ტენდენციებისადმი მიკროპროცესორული სისტემების შესატყვისობას. უპირველეს ყოვლისა, განაპირობებს *მიკროპროცესორების უნივერსალობა*, ე.ი. მათი უნარი სისტემის სტრუქტურის შეუცვლელად, მხოლოდ პროგრამული მეთოდების გამოყენე-

ბით გადაწყვიტოს მართვის პროცესში წარმოშობილი გამოთვლითი და ლოგიკური ამოცანები. თეორიული თვალსაზრისით უნივერსალობა გამოდინარეობს ფუნდამენტური პრინციპიდან: **აპარატურული საშუალებებით რეალიზებადი ნებისმიერი პროცესი პროგრამულადაც შეიძლება იქნეს რეალიზებული და პირიქით.**

მიკროპროცესორული სისტემების მეორე უმნიშვნელოვანესი თვისებაა **მოქნილობა**, ე. ი. ერთი ამოცანიდან მეორეზე პროგრამულად გადაწყობის შესაძლებლობა. სწორედ ამ თვისებაზეა დაფუძნებული **მოქნილი ავტომატიზებული წარმოების** განვითარება.

მაშასადამე, მიკროპროცესორების უნივერსალობა და მოქნილობა საშუალებას გვაძლევს, მნიშვნელოვანი დროითი და მატერიალური დანაკარგების გარეშე გადავწყვიტოთ სისტემის სტრუქტურული სირთულის ამაღლებით წარმოქმნილი პრობლემები. საიმედოობისა და კონტროლვარგისობის ამაღლებასთან დაკავშირებული პრობლემების ადვილად დაძლევის საშუალებასაც გვაძლევს მიკროპროცესორებისათვის დამახასიათებელი მაღალი საკუთარი საიმედოობა, მცირე გაბარიტები და ღირებულება. ეს მახასიათებლები მნიშვნელოვანი სიჭარბის მქონე მიკროპროცესორული სისტემების რეალურად აგების საშუალებას გვაძლევს, რაც შეესაბამება **სატს**-ებისადმი წაყენებულ ახალ მოთხოვნებს.

უნდა აღვნიშნოთ მიკროპროცესორული სისტემების კიდევ ერთი ღირსება – **დამზადების მაღალი ტექნოლოგურობა**. ამას განაპირობებს ის გარემოება, რომ სისტემის ასაგებად გამოყენებული სტანდარტული მოდულები, რომლებიც მაკომპლექტებელი ნაკეთობებია, თავის მხრივ ათეულობით ათასი ფუნქციური ელემენტებისაგან შედგება.

სხვადასხვა მოწყობილობებში მიკროპროცესორების დანერგვის ინტენსიურობა მათი ხელმისაწვდომობითაა განპირობებული. ისედაც იაფი სერიული მიკროპროცესორების ღირებულებას შემცირების ტენდენცია აქვს. თავისი განვითარების **20** წლის განმავლობაში წარმოქმნილია ასეთი ელემენტების **5** თაობა, რომლებშიც გაერთიანებული მიკროპროცესორების ინტეგრაციის ხარისხი და სწრაფმოქმედება პერმანენტულად იზრდება. აღვნიშნავთ, რომ კრისტალზე განთავსებულმა ელემენტების რაოდენობამ უკვე **2** მილიარდს გადააჭარბა, ხოლო წამში შესრულებული ოპერაციების რაოდენობა გადაცდა **1012**-ს.

დღეისათვის მიკროპროცესორული ტექნიკის განვითარების ტემპები წინ უსწრებს დისკრეტული სისტემების განვითარებისა და **სატს**-ებისადმი ახალ მოთხოვნების წაყენების ტემპებს. სწორედ ეს წარმოადგენს მიკროპროცესორული საელემენტო ბაზის პერსპექტულობის მთავარ ნიშანს.

მიკროპროცესორულ სისტემათა ღირსებებზე ლაპარაკის დროს მხედველობიდან არ უნდა გამოვტოვოთ მათი შექმნის დროს წარმოშობილი სიძნეელებიც. უპირველეს ყოვლისა, უნდა აღვნიშნოთ, რომ აპარატურულ დისკრეტულ მოწყობილობებთან შედარებით მიკროპროცესორულ სისტემებში **მცირდება გამოთვლების სიჩქარე**, რაც ოპერაციების პროგრამულად რეალიზაციითაა გამოწვეული. აპარატურული რეალიზაციის დროს არ არსებობს უნივერსალობა და ყოველი ფუნქციის შესასრულებლად სპეციალური ლოგიკური სქემა აიგება. პროგრამული რეალიზაციის დროს გამოთვლების პროცესი იყოფა მთელ რიგ მიკროოპერაციებად და ისინი დროში მიმდევრობით რეალიზდება. გარდა ამისა, ერთი და იგივე ამოცანა შეიძლება სხვადასხვა პროგრამით იქნეს გადაწყვეტილი.

სწრაფმოქმედების შემცირებამ დროის რეალურ მასშტაბში მომუშავე მართვის სისტემებს მამინ შეიძლება შეუქმნას სიძნელე, როდესაც მართვის სიგნალების ფორმირებაზე უფრო სწრაფად თავად მართვის პროცესი მიმდინარეობს. ვინაიდან სარკინიგზო ტრანსპორტზე მიმდინარე ტექნოლოგიური პროცესები საკმაოდ ნელია, ამიტომ, ასეთი შეზღუდვა არ წარმოადგენს განმსაზღვრელს. იგი შეიძლება დავძლიოთ პარალელური გამოთვლების ორგანიზებითა და ზოგიერთი ფუნქციების აპარატურულად შესრულებით (ასეთი ტენდენცია დამახასიათებელია თანამედროვე კომპიუტერული სისტემებისათვისაც).

მიკროპროცესორულ ტექნიკაზე გადასვლისას წარმოშობილი მეორე პრობლემა რეალურ პირობებში მომუშავე **მიკროპროცესორული სისტემების დაბრკოლებამდგრადობის უზრუნველყოფა**. ეს პრობლემა არ არის ახალი და ნებისმიერი მიკროელექტრონული სისტემისთვისაა დამახასიათებელი. იგი განსაკუთრებით გამწვავდა მიკროელექტრონული და რელეურ-კონტაქტური მოწყობილობების ერთობლივი გამოყენების დროს. ამ მიმართულებით ხანგრძლივი მუშაობის პერიოდში დამუშავებული იქნა რთულ ელექტრომაგნიტურ გარემოში ფუნქციონირებადი მიკროპროცესორული სისტემების დაბრკოლებამდგრადობის უზრუნველყოფის მრავალი ხერხი და საშუალება.

კიდევ ერთ სიძნელეს წარმოადგენს მიკროპროცესორული სისტემების მომსახურება, მათში წარმოშობილი უწყვეტობების პოვნა და შეკეთება. ამის გადაწყვეტისა გზა კონტროლებავარგისი სისტემების შექმნა, ბლოკური გაფორმება და მტყუნებათა ინდიკაცია.

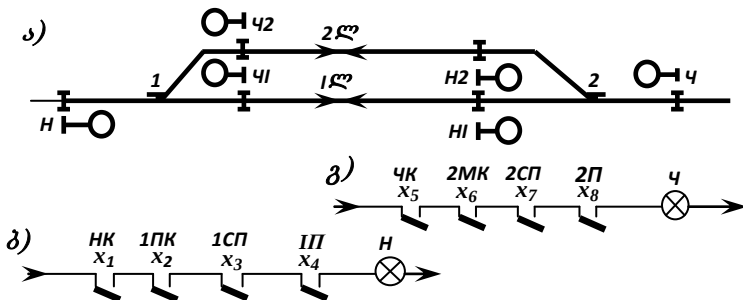
მიკროპროცესორული სისტემების განმასხვავებელი ნიშანია ის, რომ პროგრამული უზრუნველყოფა დიდ ზეგავლენას ახდენს სისტემათა სირთულესა და საიმედოობაზე. ძალიან რთულია დიდ სისტემათა პროგრამები, რაც მოითხოვს, რომ ამ სისტემათა შემქმნელებს დაპროექტების, გამართვისა და ტესტირების სფეროში ჰქონდეთ საკმაოდ მაღალი გამოცდილება.

12.3. ელექტრული ცენტრალიზაციის აგების საკითხები

ელექტრული ცენტრალიზაცია სპეციფიკური ლოგიკური (ორობითი) ფუნქციების მარეალიზებელი რთული დისკრეტული სისტემაა. აღნიშნული ფუნქციები მათემატიკურად ჩაიწერება ლოგიკური გამოსახულებების მეშვე-
ეობით.

ლოგიკური გამოსახულებები ლოგიკის ალგებრის ფორმულებია, რომელ-
თა რეალიზება შესაძლებელია დისკრეტული ელემენტებით (რელეებით,
ტრანზისტორებით და ა.შ.) აგებული სქემების ან ბინარული პროგრამების
საშუალებით. პირველ შემთხვევაში საქმე გვაქვს ლოგიკური გამოსახულებე-
ბის აპარატურულ, ხოლო მეორე შემთხვევაში – პროგრამულ რეალიზაცი-
ასთან.

რელეური ელექტრული ცენტრალიზაციის შემთხვევაში გამოიყენება ლო-
გიკური გამოსახულებების **აპარატურული რეალიზაცია**, ხოლო მიკროპრო-
ცესორული ცენტრალიზაციის შემთხვევაში – **პროგრამული რეალიზაცია**.



ნახ. 12.1. შესასვლელი შუქნიშნების გაღების ალგორითმის აპარატურულად რეალიზაციის მაილუსტრირებული სქემა

განვიხილოთ **12.1,ა** ნახაზზე მოცემული პირობითი სადგურის შესასვლელი შუქნიშნების **H** და **U** შუქნიშნის მართვის გამართივებული სქემები. ნორმალურად აღნიშნული შუქნიშნები დახურულია. დავუშვათ, რომ აუცილებელია გამზადდეს **H** შუქნიშნით **1П**, ხოლო **U** შუქნიშნით – **2П** ლიანდაგზე მიღების მარშრუტი. პირველ შემთხვევაში ისარი **1** უნდა გადავიყვანოთ პლუსოვან, ხოლო მეორე შემთხვევაში ისარი **2** – მინუსოვან მდებარეობაში და შემდეგ შესაბამისად გავაღოთ **H** და **U** შუქნიშნები. აღნიშნული შუქნიშნების გასაღებად საჭიროა შემოწმდეს პირობები, რომლებიც **12.1** ცხრილშია მოყვანილი. თუ დავუშვებთ, რომ $x_i, i = 1, 2, \dots, 8$ პირობის შეუსრულებლობის

შემთხვევაში $x_i = 0$, ხოლო მისი შესრულების შემთხვევაში - $x_i = 1$, მაშინ x_i აღნიშვნები **ლოგიკურ ცვლადებად** გადაიქცევა, ე. ი. $x_i \in (0,1)$

შესასვლელი H შუქნიშნის გასაღებად ერთდროულად უნდა შესრულდეს 12.1 ცხრილში მოყვანილი ყველა $x_1 - x_4$ პირობა; აქედან გამომდინარე, შესასვლელი H შუქნიშნის გაღების ლოგიკური (ორობითი) F_H ფუნქცია წარმოადგენს შესაბამისი ლოგიკური $x_i, i = 1,2,3,4$ ცვლადების კონიუნქციას (ლოგიკურ ნამრავლს):

$$F_H = x_1 x_2 x_3 x_4 \quad x_i \in (0,1), \quad i = 1,2,3,4; \quad (12.1)$$

ანალოგიურად, შესასვლელი Y შუქნიშნის გაღების ლოგიკურ F_Y ფუნქციას ექნება შემდეგი სახე:

$$F_Y = x_5 x_6 x_7 x_8, \quad x_i \in (0,1), \quad i = 5,6,7,8. \quad (12.2)$$

F_H და F_Y ფუნქციები ლოგიკური ფუნქციებია, ე.ი. $F_H, F_Y \in (0,1)$. კერძოდ, $F_H=0$ -ის შემთხვევაში H შუქნიშანი დახურულია, ხოლო $F_H=1$ -ის შემთხვევაში - ღიაა. ანალოგიურად, თუ Y შუქნიშანი დახურულია, მაშინ $F_Y=0$, ხოლო თუ ღიაა - $F_Y=1$.

ცხრ.12. 1. H და Y შუქნიშნების გასაღებად შესამოწმებელი პირობები

აღნიშვნა	აღნიშვნის შინაარსი	აღნიშვნა	აღნიშვნის შინაარსი
x_1	გაცემულია H შუქნიშნის გაღების ბრძანება	x_5	გაცემულია Y შუქნიშნის გაღების ბრძანება
x_2	ისარი 1 პლუსოვან მდებარეობაშია	x_6	ისარი 2 მინუსოვან მდებარეობაშია
x_3	1CП უბანი თავისუფალია	x_7	2CП უბანი თავისუფალია
x_4	1ლ ლიანდაგი თავისუფალია	x_8	2ლ ლიანდაგი თავისუფალია

ლოგიკური F_H და F_Y ფუნქციების შეიძლება რეალიზდეს აპარატურულად ან პროგრამულად; ამასთანავე მათი აპარატურული რეალიზება ხდება რელეურ, ხოლო პროგრამული რეალიზება - მიკროპროცესორულ ცენტრალიზაციებში. ცალ-ცალკე განვიხილოთ თითოეული შემთხვევა

აპარატურული რეალიზაცია რელეური ელექტრული ცენტრალიზაციის შემთხვევაში. რელეურ ელექტრულ ცენტრალიზაციაში (12.1) და (12.2)

გამოსახულებებში შემავალ x_i ცვლადებს შეესაბამება რელეთა ფრონტული კონტაქტები, რომელთა დასახელებები 12.2 ცხრილშია მოყვანილი.

ლოგიკური F_H ფუნქციის აპარატურულად მარეალიზებელი სქემა მიიღება $x_1 \dots x_4$ ცვლადების შესაბამისი კონტაქტების მიმდევრობით შეერთებით (ნახ.12.ბ), ხოლო F_Y ფუნქციის აპარატურულად მარეალიზებელი სქემა - $x_5 \dots x_8$ ცვლადების შესაბამისი კონტაქტების მიმდევრობით შეერთებით (ნახ.12.გ). საბოლოოდ შეიძლება დავასკვნათ, რომ (12.1) და (12.2) ფუნ-

ქციების აპარატურული რეალიზების შედეგები შესაბამისად **12.1,ბ** და **12.1,გ** ნახაზებზეა მოყვანილი.

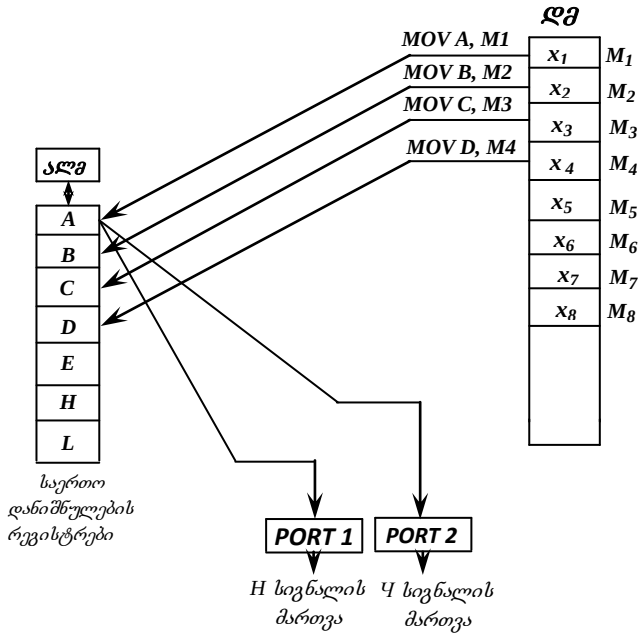
ცხრ. 12.2. ლოგიკური $x_i, i=1,...,8$ ცვლადების კონტაქტებით რეალიზება

ლოგიკური ცვლადები	ლოგიკური ცვლადების მარეალიზებელი კონტაქტები
x_1	H შუქნიშნის დილაკური HK რელეს ფრონტული კონტაქტი
x_2	საკონტროლო $IIIK$ რელეს ფრონტული კონტაქტი
x_3	სალიანდაგო $ICII$ რელეს ფრონტული კონტაქტი
x_4	სალიანდაგო III რელეს ფრონტული კონტაქტი
x_5	Y შუქნიშნის დილაკური YK რელეს ფრონტული კონტაქტი
x_6	საკონტროლო $2MK$ რელეს ფრონტული კონტაქტი
x_7	სალიანდაგო $2CII$ რელეს ფრონტული კონტაქტი
x_8	სალიანდაგო $2II$ რელეს ფრონტული კონტაქტი

პროგრამული რეალიზაცია მიკროპროცესორული ელექტრული ცენტრალიზაციის შემთხვევაში. მიკროპროცესორულ სისტემებში გამოიყენება ელექტრული ცენტრალიზაციის ალგორითმების პროგრამული რეალიზაციის დროს გამოიყენება ლოგიკური ფუნქციების უშუალოდ გამოთვლისა და ბინარული დაპროგრამების მეთოდი. განვიხილოთ ორივე მათგანი.

1. ლოგიკური ფუნქციების უშუალოდ გამოთვლის მეთოდი. მიკროპროცესორად გამოვიყენოთ გამოვიყენოთ ფირმა **Intel**-ის მიერ დამუშავებული **8080/8085** ოჯახის მიკროპროცესორი, რომლებიც კლასიკური სახის მიკროპროცესორადაა მიჩნეული. იგი შედგება შემდეგი **ოთხი ბლოკისაგან:** **1)** დამხსომბელი მოწყობილობა; მასში ინახება შესასვლელი მონაცემები და გამოთვლათა შედეგები; **2)** საერთო დანიშნულების რვათანრიგიანი **A,B,C, E,H,L** რეგისტრები; მათში დროებით ინახება ის მონაცემები (ოპერანდები), რომლებზეც ხორციელდება არითმეტიკული და ლოგიკური ოპერაციები; აღნიშნული რეგისტრებიდან **A** წარმოადგენს ერთმაგ რეგისტრს (შეუძლებელია რომელიმე სხვა რეგისტრთან მისი გაერთიანება) და მას **აკუმულატორი** ეწოდება; ორ ოპერანდზე არითმეტიკული ან ლოგიკური ოპერაციის ჩატარებისას ერთ-ერთი ოპერანდი და აღნიშნული ოპერაციის შედეგი აუცილებლად **A** აკუმულატორშია ჩაწერილი. დანარჩენი რეგისტრებიდან შეწყვილებადია **(B,C), (D,E)** და **(H,L)** რეგისტრები, რის შედეგადაც შესაძლებელია **BC, DE** და **HL** სახელწოდების თექვსმეტთანრიგიანი რეგისტრების წარმოქმნა **3)** არითმეტიკულ-ლოგიკური მოწყობილობა (**ალმ**), რომელშიც სრულდება არითმეტიკული და ლოგიკური ოპერაციები; **4)** ინფორმაციის შეტანისა და გამოტანისათვის განკუთვნილი რეგისტრები, რომლებსაც პორ-

ტები ეწოდება და პირობითად აღინიშნება როგორც **PORT i , $i=1,2,...$** ; **8080/8085** მიკროპროცესორის ბრძანებათა სისტემა [3]-შია მოყვანილი.



ნახ.12.2. მონაცემების შენახვისა და გადავზავნის სქემა

განსახილველი მეთოდის არსი ლოგიკური (12.1) და (12.2) ფუნქციების გამოთვლის მაგალითზე განვიხილოთ. 12.2 ნახაზზე წარმოდგენილია მიკროპროცესორულ სისტემაში მონაცემების შენახვისა და გადავზავნის სქემა. მასზე ნაჩვენებია გამოთვლის პროცესში მონაწილე ზემოთ აღნიშნული ოთხივე ძირითადი ბლოკი: დამხსოვებელი **ღმ** მოწყობილობა, **აღმ**, საერთო დანიშნულების რეგისტრები და პორტები.

12.3. ცხრილში მოყვანილია F_H და F_q ფუნქციების გამოთვლის პროგრამა. H და q შექნიშვნების გაღების პირობების განმსაზღვრელი შესასვლელი $x_1, ..., x_8$ ცვლადები შეინახება **ღმ**-ს უჯრედებში, რომელთა მისამართებია $M_1, ..., M_8$. პირველი რვა ბრძანება გამოითვლის F_H ფუნქციას. № 1, ..., 4 ბრძანებით $x_1, ..., x_4$ ცვლადები **ღმ**-დან შეიტანება საერთო დანიშნულების რეგისტრებში. № 5, 6, 7 ბრძანებები ასრულებენ აღნიშნული ცვლადების ლოგიკურ გამრავლებას, რის შედეგადაც ფორმირდება $F_H = x_1 x_2 x_3 x_4$ ფუნქცია. № 8 ბრძანება F_H ფუნქციის მნიშვნელობას გადავზავნის გამოსასვლელ რე-

გისტრი (პორტი) **PORT 1**-ში. ამ რეგისტრის მდგომარეობაზე ($F_H = 0$ ან 1) დამოკიდებულებით იმართება H შუქნიშანი. №**9, ..., 16** ბრძანებებით ანალოგურად გამოითვლება F_H ფუნქცია.

ცხრ. 12.3. F_H და F_H ფუნქციების გამოთვლის პროგრამა

ბრძანების №	ბ რ ძ ა ნ ე ბ ე ბ ი	ბრძანების მნემონიკა
1	შიგთავსი გადაიგზავნოს $M1$ უჯრედიდან A რეგისტრში	MOV A, M1
2	იგივე $M2$ უჯრედიდან B რეგისტრში	MOV B, M2
3	იგივე $M3$ უჯრედიდან C რეგისტრში	MOV C, M3
4	იგივე $M4$ უჯრედიდან D რეგისტრში	MOV D, M4
5	გადამრავლდეს A და B რეგისტრების შიგთავსები (x_1x_2)	ANA B
6	იმავე A და C რეგისტრების შიგთავსები ($x_1x_2x_3$)	ANA C
7	იმავე A და D რეგისტრების შიგთავსები ($f_N = (x_1x_2x_3x_4)$)	ANA D
8	f_N -ის მნიშვნელობა გატანილი იქნას PORT1 -ში	OUT PORT1
9	$M5$ უჯრედიდან შიგთავსი გადაიგზავნოს A რეგისტრში	MOV A, M5
10	$M6$ უჯრედიდან შიგთავსი გადაიგზავნოს B რეგისტრში	MOV B, M6
11	$M7$ უჯრედიდან შიგთავსი გადაიგზავნოს C რეგისტრში	MOV C, M7
12	$M8$ უჯრედიდან შიგთავსი გადაიგზავნოს D რეგისტრში	MOV D, M8
13	გადამრავლდეს A და B რეგისტრების შიგთავსები (x_5x_6)	ANA B
14	იმავე A და C რეგისტრების შიგთავსები ($x_5x_6x_7$)	ANA C
15	იმავე A და D რეგისტრების შიგთავსები ($f_H = (x_5x_6x_7x_8)$)	ANA D
16	f_H -ის მნიშვნელობა გატანილი იქნას PORT2 -ში	OUT PORT2

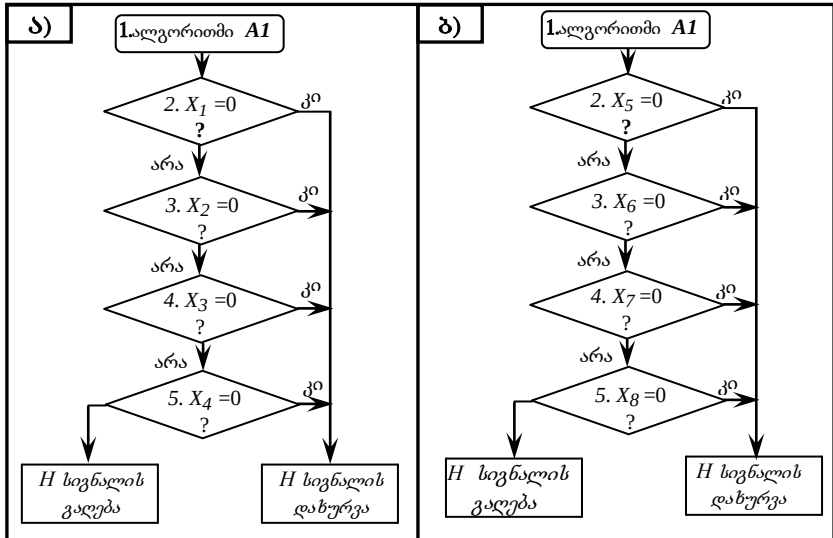
2. ბინარული დაპროგრამების მეთოდი. ბინარული დაპროგრამების მეთოდი დაფუძნებულია იმაზე, რომ ბულის ფუნქციის გამოთვლა დაიყვანება შემდეგი პირობითი გადასვლის ბრძანების მიმდევრობით შესრულებაზე:

i -თუ A , მაშინ j , საწინააღმდეგო შემთხვევაში $i+1$, სადაც i ბრძანების ნომერია.

12.2 ნახაზზე მოყვანილი (**12.1**) და (**12.2**) ფუნქციების გამომთვლელი ბინარული პროგრამების ბლოკ-სქემები.

უშუალო გამოთვლების მეთოდი გამოირჩევა სიმარტივეთ და თვალსაწიერებით. პროგრამების მოცულობა და მათი დამუშავების ხანგრძლივობა კონკრეტული ლოგიკური გამოსახულების სირთულით განისაზღვრება. **ბინარული პროგრამების მეთოდის შესახებ** შედარებით დაწვრილებით ვილაპარაკებთ მომდევნო პარაგრაფში.

ზოგადად, მიკროპროცესორული ცენტრალიზაციის პროგრამული უზრუნველყოფა წარმოადგენს ამოცანების მთელი კომპლექსის გადამწყვეტ რთულ პრობლემას. ეს ამოცანები განისაზღვრება სადგურებზე მატარებლების მოძრაობის რთული ტექნოლოგიური პროცესის თავისებურებებით; აღნიშნული



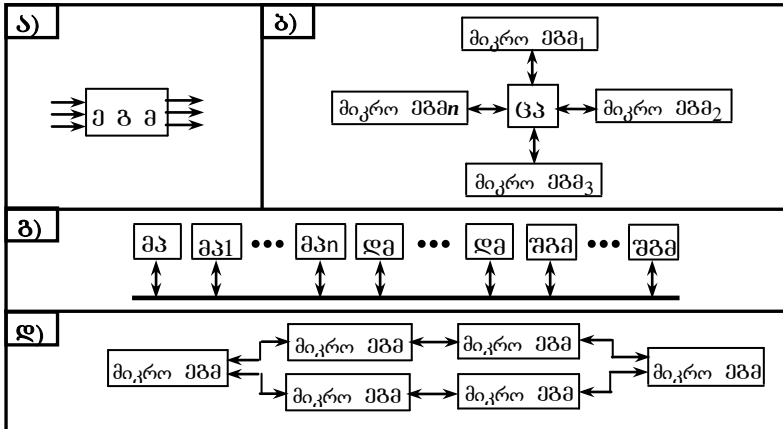
ნახ.12.2. *H და Ψ შუენიშნების მართვის ბინარულ პროგრამათა ბლოკ-სქემები*

პროცესი საპასუხისმგებლო ასინქრონულ პარალელურ პროცესს წარმოადგენს. სადგურებზე სამატარებლო ერთეულები ერთმანეთისაგან დამოუკიდებლად დროსა და სივრცეში პარალელურად გადაადგილდება (ე.ი. გადაადგილებათა სინქრონიზება არ ხდება). აუცილებელია ერთდროულად დამუშავდეს ინფორმაციები რამდენიმე მარშრუტის შესახებ; ამიტომ შეიძლება გამოიყოს მიკროპროცესორული ცენტრალიზაციის პროგრამული უზრუნველყოფის შემდეგი სამი ამოცანა: **1)** ელექტრული ცენტრალიზაციის ტექნოლოგიური ალგორითმების რეალიზაცია; **2)** პარალელური გამოთვლების ორგანიზება; **3)** პარალელური გამოთვლების ორგანიზება.

პარალელური გამოთვლების ორგანიზებისათვის მმართველ გამოთვლით კომპლექსში გამოიყენება ინფორმაციის მიმდევრობითი, ფუნქციონალური, კონვეიერული და მულტიპროცესორული დამუშავება.

მიმდევრობითი დამუშავებისას კომპლექსში ერთი პროცესორია, რომელიც პროცესებს ფაქტობრივად დროში მიმდევრობით (რიგის მიხედვით) ამუშავებს; ეს შესაძლებელია, თუ გამოთვლების სიჩქარე თავად ტექნოლოგიური

პროცესის (მაგალითად, მატარებლების მოძრაობის) მონაცემების ცვლილებების სიჩქარეს მნიშვნელოვნად აღემატება. ასეთ შემთხვევაში იქმნება პარალელური გამოთვლების ილუზია. მაგალითად, ამგვარადაა აგებული სადგურზე შესასვლელი შუქნიშნების გაღების პირობების განსაზღვრის ზემოთ მოყვანილი პროგრამა (იხ. ცხრ.12.3); პირველი რვა ბრძანებით გამოითვლება f_N ფუნქცია, ხოლო ბოლო რვა ბრძანებით — f_Y ფუნქცია.



ნახ. 12.3. მიკროპროცესორული ცენტრალიზაციების სტრუქტურული სქემები

ფუნქციური დამუშავების დროს მმართველ გამოთვლით კომპლექსში არსებობს რამდენიმე ფუნქციის ერთდროულად შემსრულებელი და ინფორმაციის ურთიერთგამცვლელი მოწყობილობები. ასეთი მიდგომა გამოყენებული, მაგალითად, 12.2 ნახაზზე მოყვანილი ალგორითმების ბლოკ-სქემების რეალიზებისას; მოცემულ შემთხვევაში **A1** ალგორითმი რეალიზდება პროცესორში, რომელიც მატარებლების მოძრაობას მართავს სადგურის კენტ ყელში (ნახაზი 12.1), ხოლო **A2** ალგორითმი — სადგურის ლუწი ყელის პროცესორში.

კონვეიერული დამუშავებისას გამოთვლითი პროცესი იყოფა რამდენიმე ეტაპად და თითოეული მათგანი პარალელურ-მიმდევრობითად რეალიზდება სხვადასხვა პროცესორში (კონვეიერის პრინციპის მიხედვით).

მულტიპროცესორული დამუშავება ხორციელდება საერთო სალტებისა და საერთო მეხსიერების მქონე მრავალი პროცესორით.

მიკროპროცესორული ცენტრალიზაციის დამუშავების დროს ინფორმაციის დამუშავების მითითებული ხერხების მარეალიზებელი სტრუქტურული სქემები 12.3 ნახაზზეა მოყვანილი. მიმდევრობითი გამოთვლა ხდება **ერთპროცესორულ სისტემაში** (ნახ. 12.3,ა). იგი გამოიყენება დიდი კომპიუტერთ

აღჭურვილ მსხვილ სადგურებში, ან ისეთ მცირე სადგურებში, სადაც ერთი მიკროკომპიუტერის გამოყენებაც საკმარისია. **რადიალური სტრუქტურის სისტემაში** (ნახ. 12.3.ბ) რეალიზდება ფუნქციური დამუშავება. თითოეული მიკროკომპიუტერი მართავს სადგურის გარკვეულ რაიონს. რაიონულ კომპიუტერებს შორის კავშირი მმართველი ცენტრალური **ცპ** პროცესორის მეშვეობით მყარდება. **მაგისტრალური სტრუქტურის სისტემაში** (ნახ.12.3.გ) ინფორმაცია მულტიპლექსურად მუშავდება. სისტემის ელემენტები (**მპ** მიკროპროცესორები, დამხსომებელი **დმ** მოწყობილობები, შეტანა-გამოტანის **შგმ** მოწყობილობები) საერთო მაგისტრალთანაა (სალტესთანაა) მიერთებული. ყველა ელემენტის მუშაობის რეგლამენტირებას ახდენს მმართველი **მპ** პროცესორი. **ქსელური სტრუქტურის სისტემაში** (ნახ.12.3.დ) რაიონული მიკროკომპიუტერები ინფორმაციას ერთმანეთს კონვეიერის პრინციპის მიხედვით უცვლის. მიკროკომპიუტერები სადგურზე გეოგრაფიული პრინციპითაა განთავსებული.

თითოეულ განხილულ სისტემას აქვს საკუთარი ღირსებებიცა და ნაკლოვანებებიც. მათი შეფასება შეიძლება პროგრამული უზრუნველყოფის სირთულის, საიმედოობისა და სწრაფმოქმედების ნიშნების მიხედვით. ყველაზე მარტივი პროგრამული უზრუნველყოფა აქვს **ერთპროცესორულ და ქსელურ სისტემებს**. პირველ შემთხვევაში საჭირო არ არის სხვადასხვა მიკროკომპიუტერებს შორის ურთიერთზემოქმედების პრობლემის გადაწყვეტა, ხოლო მეორე შემთხვევაში ეს ურთიერთზემოქმედებები მარტივია – თითოეულ მათგანს მეზობელ მიკროკომპიუტერისათვის ინფორმაციის გადაცემა მოეთხოვება. საიმედოობის თვალსაზრისით საუკეთესო თვისებებისაა **ქსელური სტრუქტურა**. მასში არსებული ერთი რაიონული მიკროკომპიუტერის მტყუნება გამორიცხავს ყველა დანარჩენ რაიონში მარშრუტების დაყენების შესაძლებლობას. **რადიალურ და მაგისტრალურ სტრუქტურებში** სისტემის მუშაობა ირდევია მმართველი პროცესორის მტყუნებების ან მაგისტრალის დაზიანების დროს. ყველაზე სწრაფმოქმედია **ქსელური სისტემა**, რადგან მასში რეალიზებულია ინფორმაციის დამუშავების არა მარტო კონვეიერული, არამედ ფუნქციური პრინციპიც. სადგურის სხვადასხვა რაიონში მარშრუტებს ერთდროულად ამუშავებს სხვადასხვა მიკროკომპიუტერი. ყველაზე ნელმოქმედია **ერთპროცესორული** (მასში მარშრუტები დროში მიმდევრობით მუშავდება) და **მაგისტრალური სისტემები** (მაგისტრალის შეზღუდული გამტარობის უნარის გამო).

12.4. ბინარული პროგრამის ბლოკ-სქემის აგების ფორმალიზებული მეთოდი [6] (დამუშავებულია სახელმძღვანელოს ავტორის მიერ 2005 წელს)

ბინარული დაპროგრამების მეთოდი წარმატებით გამოიყენება ლოგიკური ფუნქციების პროგრამული რეალიზებისათვის. იგი გამოირჩევა მალალი სწრაფმოქმედებით, რადგან მისი გამოყენების დროს საშუალოდ მონაცემების შენახვა საჭირო არ არის. ეს ხელს უწყობს ოპერატიული მეხსიერების განტვირთვას, რაც მეტად მნიშვნელოვანია არაერთ სპეციალიზებულ მიკროპროცესორულ სისტემებში ამ მეხსიერებათა მოკრძალებული მოცულობების გამო. მოცემული მეთოდის ერთ-ერთ ნაკლად უნდა ჩათვალოს ბინარული პროგრამის ბლოკ-სქემის აგების ფორმალური მეთოდის არარსებობა, რაც ართულებს აღნიშნული ბლოკ-სქემის აგების პროცესს.

სარკინიგზო ავტომატიკისა და ტელემექანიკის მიკროპროცესორული სისტემების მიერ რეალიზებული ფუნქციების აბსოლუტური უმრავლესობა ლოგიკური ფუნქციებია. აღნიშნულიდან გამომდინარე მათი რეალიზებისათვის სწორედ დაპროგრამების ბინარული მეთოდის გამოყენებაა მიზანშეწონილი. ამ მეთოდის ზემოთ აღნიშნული ნაკლისა აღმოფხვრის მიზნით ჩვენ მიერ დამუშავებული და სანკტ-პეტერბურგის მიმოვლის გზათა სახელმწიფო უნივერსიტეტის სამეცნიერო შრომების კრებულში **2005 წელს** გამოქვეყნებული იქნა *ბინარული პროგრამის ბლოკ-სქემის აგების ფორმალური მეთოდი*. აღნიშნული მეთოდის არსი ასეთია: *თავდაპირველად აიგება განსაზღვრული ლოგიკური ფუნქციის ბინარული დაშლის გრაფი, რომლიდანაც ფორმალური მეთოდის გამოყენებით მიიღება აღნიშნული ფუნქციის ბინარული პროგრამის ბლოკ-სქემა*.

ვიმედოვნებთ, რომ ჩვენ მიერ შემოთავაზებული მეთოდის გამოყენება მნიშვნელოვნად გაუადვილებს მუშაობას სარკინიგზო ავტომატიკისა და ტელემექანიკის მიკროპროცესორული მოწყობილობების დამპროექტებლებს. აღნიშნულიდან გამომდინარე, მიზანშეწონილად ჩავთვალოთ, მოცემულ სახელმძღვანელოში ქართულ ენაზე მოგვეყვანა მისი რამდენადმე მოდერნიზებული ვარიანტი. მოდერნიზების ძირითადი მიზანი იყო შემოთავაზებული მეთოდი პრაქტიკული გამოყენებისათვის მოსახერხებელი ფორმით წარმოგვედგინა.

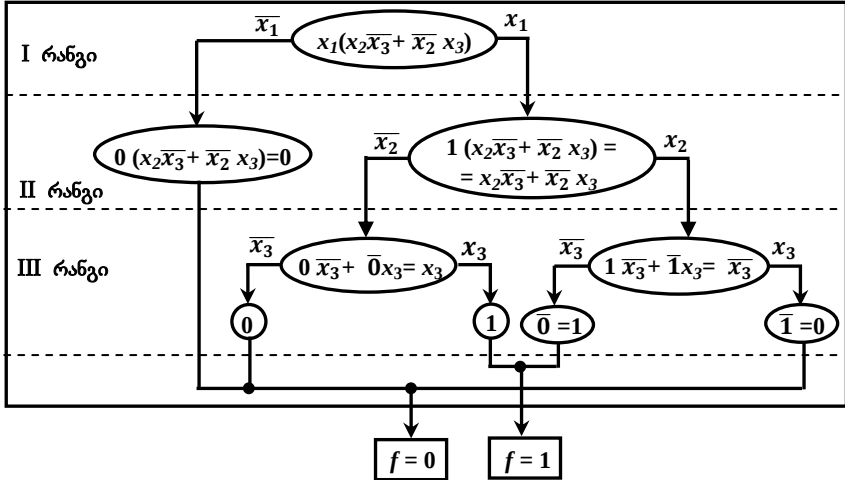
თვალსაზრისითვის აღნიშნული მეთოდი განვიხილოთ კონკრეტული ლოგიკური ფუნქციის მაგალითზე. დავუშვათ, რომ საჭიროა ავაგოთ შემდეგი ლოგიკური ფუნქციის ბინარული პროგრამის ბლოკ-სქემა:

$$f(x_1, x_2, x_3) = x_1(x_2 \bar{x}_3 + \bar{x}_2 x_3). \quad (12.3)$$

დასმული ამოცანის გადაწყვეტას ვიწყებთ მოცემული ფუნქციის *ბინარული დაშლის გრაფის* შედგენით, რისთვისაც ვიყენებთ ლოგიკის ალგებრაში

ცნობილ მეთოდს. კერძოდ, n არგუმენტზე დამოკიდებული ლოგიკური $f(x_1, x_2, \dots, x_n)$ ფუნქცია შეიძლება x_i ($x_i = 1, \dots, n$) ცვლადების მიხედვით თანამიმდევრულად დაიშალოს შემდეგი ფორმულის მიხედვით:

$$f(x_1, \dots, x_{i-1}, x_i, x_{i+1}, \dots, x_n) = \bar{x}_i f(x_1, \dots, x_{i-1}, 0, x_{i+1}, \dots, x_n) + x_i f(x_1, \dots, x_{i-1}, 1, x_{i+1}, \dots, x_n). \quad (12.4)$$



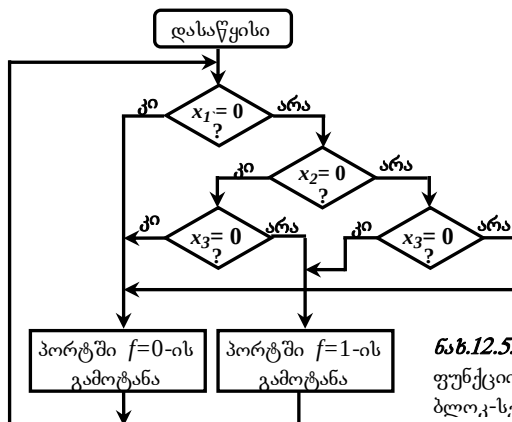
ნახ.12.4. ლოგიკური (12.1) ფუნქციის ბინარული დაშლის გრაფი

მოცემული ფუნქციისათვის ბინარული დაშლის გრაფის შედგენას ვიწყებთ ზედა წვეროდან, რომელსაც **I რანგის** წვეროს ვუწოდებთ (ნახ.12.4). ამ წვეროში ვათავსებთ განსახილველი ფუნქციას და მას (12.2) ფორმულის შესაბამისად x_1 ცვლადის მიხედვით ვშლით (ნახ.12.4). განხილული წვეროდან გამომდის ასაგები ბინარული გრაფის **II რანგის** წვეროებისაკენ მიმართული შტოები, რომელთაგანაც ერთ-ერთი მონიშნულია $\bar{x}_1$, ხოლო მეორე x_1 ცვლადით (იხ.ნახ. 12. 4). $\bar{x}_1$ ცვლადით მონიშნული შტო შედის წვეროში, რომელშიც ჩაწერილია განსახილველი ფუნქციის $\bar{x}_1$ ცვლადის მიხედვით დაშლის შედეგი, ხოლო x_1 ცვლადით მონიშნული შტო შედის იმ წვეროში, რომელშიც ჩაწერილია განსახილველი ფუნქციის x_1 ცვლადის მიხედვით დაშლის შედეგი (იხ. ნახ. 12.4). როგორც ნახაზიდან ჩანს, წვეროდან გამოსული $\bar{x}_1$ შტო შედის **II რანგის** წვეროში, რომელშიც დგას კონსტანტა 0 , რომელსაც **კონსტანტური წვერო** ვუწოდოთ, ხოლო x_1 შტო წვეროში, რომელშიც მოთავსებულია ლოგიკური $x_2\bar{x}_3 + \bar{x}_2x_3$ ფუნქცია, რომელსაც **ლოგიკური წვერო** ვუწოდოთ. კონსტანტურ წვეროსთან ფუნქციის დაშლის პროცესს ვწყვეტთ, ხოლო ლოგიკურ წვეროში მოთავსებულ ფუნ-

ქცას ვშლით, ოღონდ უკვე $\bar{x}_2$ ცვლადის მიხედვით. ვიღებთ **III** რანგის წვეროებს. როგორც **12.4** ნახაზიდან ჩანს, **III** რანგის ყველა წვერო კონსტანტურია, ე. ი. ცვლადების მიხედვით ლოგიკური ფუნქციის დაშლის პროცესი მთავრდება.

ზოგადად, n არგუმენტზე დამოკიდებული ლოგიკური ფუნქციის ცვლადებად დაშლის პროცესი n -ურ რანგზე წყდება. ჩვენს მაგალითში იგი შეწყდა **III** რანგზე, რადგან განვიხილავდით $n=3$ არგუმენტზე დამოკიდებულ (**12.3**) ლოგიკურ ფუნქციას.

ლოგიკური ფუნქციის დაშლის შედეგად **0**-ის ტოლი კონსტანტური წვეროებს ვუერთებთ $f=0$ გამოსასვლელს, ხოლო **1**-ის ტოლ კონსტანტური წვეროებს - $f=1$ გამოსასვლელს, როგორც ეს **12.4** ნახაზზეა ნაჩვენები. მასზე ნაჩვენებ გრაფს ეწოდება განსახილველი **ლოგიკური ბინარული დაშლის გრაფი**.



ნახ.12.5. ლოგიკური (**12.1**) ფუნქციის ბინარული პროგრამის ბლოკ-სქემა.

12.4 ნახაზზე მიღებული (**12.1**) ფუნქციის ბინარული დაშლის გრაფიდან უშუალოდ აიგება აღნიშნული ფუნქციის ბინარული **პროგრამის ბლოკ-სქემა** (ნახ.12.5) შემდეგი ალგორითმის დახმარებით:

1. გრაფის წვეროები რომლებიდანაც გამოდის x_i , $\bar{x}_i$ ცვლადებით მონიშნული შტოები შეიცვალოს ლოგიკური ბლოკებით, რომლებშიც $x_i=0$, $i \in (1, 2, \dots, n)$.
2. ამოიშალოს გრაფის წვეროები, რომლებიდანაც არ გამოდის შტოები;
3. შტოებზე არსებული x_i ნიშნულები შეიცვალოს სიტყვებით «**კი**», ხოლო, $\bar{x}_i$ ნიშნულები სიტყვებით «**არა**» ($i \in (1, 2, \dots, n)$);

4. კონსატანტა 0 -ის შემცველი წვეროების გაერთიანება მიუერთდეს ბლოკს «პორტ $f=0$ -ში გამოტანა», ხოლო კონსატანტა 1 -ის შემცველი წვეროების გაერთიანება – ბლოკს «პორტ $f=0$ -ში გამოტანა».

12.5. სარკინიგზო ავტომატიკისა და ტელემაქანიკის მიკროპროცესორულ სისტემათა ხარისხობრივი მაჩვენებლები

მიკროპროცესორულ **სატს**-ებს უნდა ჰქონდეთ გარკვეული ხარისხობრივი მაჩვენებლები, რომლებიც მათი დამუშავების პროცესში უნდა იყოს უზრუნველყოფილი. ამდენად მიკროპროცესორული **სატს**-ების დამუშავებლებისათვის მათი ცოდნა აუცილებელია. ამის გამო მოკლედ განხილეთ აღნიშნული მაჩვენებლები და მათი უზრუნველყოფის გზები.

საიმედოობა ეწოდება **სატს**-ის უნარს მოცემულ რეჟიმებსა და გამოყენების პირობებში უზრუნველყოს მატარებელთა უწყვეტი და უსაფრთხო მუშაობა, ტექნიკური მომსახურება და რემონტი. მისი ამაღლება შეიძლება შემდეგი სამი ზერხით – მაღალი საიმედოობის მქონე ელემენტების გამოყენებით, სიჭარბის შეტანითა და ტექნიკური მომსახურების ეფექტური მეთოდების გამოყენებით. მიკროპროცესორულ სისტემათა საიმედოობის მაჩვენებლების პროგნოზირებადი მაჩვენებლები დამოკიდებულია სისტემის ტიპზე და განისაზღვრება ექსპერიმენტულად ან სისტემის მათემატიკური მოდელირების შედეგების მიხედვით. აღნიშნული მაჩვენებლები არ უნდა ჩამოუვარდებოდეს მოცემული სისტემის დღეს არსებული რელეურ-კონტაქტური ანალოგების მაჩვენებლებს.

უსაფრთხოება წარმოადგენს სისტემების თვისება მუშაობის პროცესში არ დაუშვას სახიფათო მტყუნებები. **სატს**-ების კლასის სიტემების აგების თეორიისათვის ფუნდამენტურია **სახიფათო მტყუნების** ცნება. პოპულარულად განმარტოთ იგი. დავუშვათ, რომ წესიერულ მდგომარეობაში ყოფნის დროს გარკვეული სისტემა ახდენს ალგორითმის რეალიზებას, რომელიც ზოგადი სახით შეიძლება ფორმალური ენის საშუალებით ჩავწეროთ. მტყუნებების წარმოშობისას იგი გადაიტყუვა ახალი ალგორითმის მარეალიზებელ უწყვიტო სისტემად. სისტემა თუ ასრულებს მატარებლების მოძრაობის უსაფრთხოების უზრუნველყოფასთან დაკავშირებულ საპასუხისმგებლო ფუნქციებს, მაშინ მისი მუშაობის ალგორითმის ფორმალურ გამოსახულებას ემატება “სახიფათო” მოვლენის ჩანაწერი, რომელიც იმ პირობებს განსაზღვრავს, რომელთა დროსაც ირდევია მატარებლების მოძრაობის უსაფრთხოება.

ასეთი ფორმალიზაცია აუცილებელია სახიფათო მტყუნებების გამომრიცხავი სქემების სინთეზის დროს. აღნიშნული პრობლემა თეორიულად უკვე

გადაწყვეტილია. მთავარია, სწორედ ამ თეორიის საფუძველზე აიგოს უსაფრთხო სქემები.

უსაფრთხოების მახასიათებლებია უსაფრთხო მუშაობის ალბათობა და სახიფათო მტყუნებების ინტენსივობა. **სატხ**-ების ასაგებად გამოყენებული ელემენტებისათვის სახიფათო მტყუნებების ინტენსივობა არ უნდა აჭარბებდეს ($10^{-12} \dots 10^{-14}$) სთ⁻¹-ს.

გამძლეობა წარმოადგენს სისტემის თვისებას ელემენტთა მტყუნებების წარმოშობისას ფუნქციონირების უნარისა და მართვის ავტომატიზაციის დონის შემცირების ხარჯზე შეინარჩუნოს მუშაობის უნარი. ზოგადად, სისტემები შეიძლება იყოს: **1)** წესიერული, **2)** მუშაობის უნარის მქონე, **3)** მუშაობის უუნარო, **4)** სახიფათო ან **5)** ზღვრულ მდგომარეობაში. ბოლო ოთხ მდგომარეობაში სისტემა მხოლოდ მტყუნებების წარმოშობის შემდეგ შეიძლება გადავიდეს. სათანადოდ აგებისას მან შეიძლება შეინარჩუნოს მუშაობის უნარი, ან გადავიდეს მუშაობის უუნარო ან ზღვრულ მდგომარეობაში. უკანასკნელ შემთხვევაში სისტემის გამოყენება მიზანშეუწონელია. სახიფათო მტყუნებას სისტემა გადაყავს სახიფათო მდგომარეობაში და ამ მტყუნების - სისტემის ექსპლუატაცია დაუშვებელია.

მასასადამე, გამძლე სისტემამ მტყუნების წარმოშობის შემდეგ უნდა შეინარჩუნოს მუშაობის უნარი. მიკროპროცესორული მომსახურებადი **სატხ**-ები ისე უნდა ავაგოთ, რომ მაღალი ალბათობის რაც შეიძლება დიდი რაოდენობის მტყუნებებმა ვერ დაარღვიოს მათი მუშაობის უნარი. მაგალითად, მიკროპროცესორულმა ელექტრულმა ცენტრალიზაციებმა მტყუნებების წარმოშობის შემდეგ უნდა შეინარჩუნოს ისრების ინდივიდუალურად გადაყვანისა და მომწვევი სიგნალით მატარებლების მიღების უნარი.

მტყუნებამდგრადობა – ეწოდება სისტემის უნარს ელემენტების მტყუნების დროს ფუნქციონირების ეფექტურობის შეუმცირებლად შეინარჩუნოს მუშაობის უნარი. ასეთი სისტემები მანამ განაგრძობს ფუნქციონირებას, სანამ მათში მომხდარი მტყუნებების რაოდენობა გარკვეულ **d** მნიშვნელობას არ გადააჭარბებს. აღნიშნულის გამო სისტემას **d-მტყუნებამდგრად სისტემას** უწოდებენ. ისინი განაგრძობს ეფექტურად ფუნქციონირებას მანამ, სანამ წარმოშობილი მტყუნებების რაოდენობა **d**-ს ტოლი ან მასზე ნაკლებია.

არსებობს მტყუნებამდგრადობის უზრუნველყოფის შემდეგი ორი ძირითადი ხერხი. **პირველია** მტყუნებების «შენილბვა», ე. ი. სისტემის რომელიმე აპარატურული ან პროგრამული მოდულის შეგნით მომხდარი უწესიერობა იმალება და არ მჟღავნდება მოდულის გამოსასვლელებზე. **მეორე ხერხი** დაფუძნებულია სისტემის თვითტესტირებაზე: მტყუნება, პირიქით, უსწრაფესად მჟღავნდება და უწესიერო ბლოკი მუშაობის შეფერხებამდე წესიერულით ავტომატურად იცვლება.

მტყუნებამდგრადობის უზრუნველყოფა მოითხოვს აპარატურული და პროგრამული საშუალებების დიდ სიჭარბეს. ამ დროს აპარატურის რაოდენობა სამჯერ და უფრო მეტად იზრდება. ამის გამო ამ უნარით **რელეური სატს**-ების აღჭურვა პრაქტიკულად შეუძლებელია: არ **არსებობს მტყუნებამდგრადი რელეური სატს**-ები. მიკროპროცესორული ტექნიკის გამოყენებამ მტყუნებამდგრადი **სატს**-ების აგება რეალური გახადა.

საკონტროლოდ ვარგისობა – სისტემის თვისებაა გაამარტივოს ტექნიკური მომსახურების, უწყისიერო ელემენტების აღმოჩენისა და რემონტის პროცესები. ეს თვისება სისტემაში მისი შექმნის პროცესში შეიძლება ჩაიდოს და ისიც საჭიროებს სიჭარბის შეტანას. არსებულ რელეურ სისტემებს აქვს საკმაოდ მაღალი «ბუნებრივი» კონტროლვარგისობა, რადგან შესაძლებელია რელეთა მუშაობის ვიზუალურად გაკონტროლება. ინტეგრალური სქემებით, და, მაშასადამე, მიკროპროცესორებით აგებულ სისტემებს ასეთი უნარი არ გააჩნია. იგი შეიძლება სისტემის დამუშავების დროს კომპლექსური ტექნიკური ზომების მიღებით იქნეს უზრუნველყოფილი.

დ ა ნ ა რ თ ე ბ ი

დანართი 1. მიკროპროცესორების ტექნიკაში გამოყენებული
ძირითადი ინგლისური აბრევიატურები

დანართი 2. ნახევარგამტარული ტექნიკის საფუძვლები

დანართი 3. ციფრული ელექტრონული სქემები

დანართი 4. ციფრული მოწყობილობების აბსტრაქტული
სინთეზის ფორმალური ალგორითმი (დამუშავებული
სახელმძღვანელოს ავტორის მიერ)

დანართი 1

მიკროპროცესორების ტექნიკაში გამოყენებული ძირითადი ინგლისური აბრევიატურები და ტერმინები

- **2S (2-States Output)** - ორი აქტიური (**0** და **1**) მდგომარეობიანი გამოსასვლელი; **ტტლ**-ის (**TTL**-ის) სტანდარტული გამოსასვლელი.
- **3S (3-States Output)** - სამი (ორი აქტიური – **0,1** და მესამე პასიური, გამორთული) მდგომარეობიანი გამოსასვლელი; გამოსასვლელის ორი აქტიური მდგომარეობისაგან განსხვავებული მესამე მდგომარეობა.
- **AD** - მისამართი/მონაცემები
- **Adder** - სუმატორი, ამჯამავი.
- **AND** - ლოგიკური **და** ფუნქცია.
- **AC (Alternating Current)**- ცვლადი დენი.
- **ALU (Arithmetic and Logic Unit)** - **აღშ**, არითმეტიკულ-ლოგიკური მოწყობილობა.
- **ADC (Analog-to-Digital Converter)**- ანalogურ-ციფრული გარდაქმნელი.
- **ASCII (American Standard Code for Information Interchange)** სიმბოლური ინფორმაციის გაცვლის სტანდარტული ამერიკული კოდი.
- **BCD (Binary-Coded Decimal)** – ორობით-ათობითი კოდი.
- **BiCMOS (Bipolar Complementary Metal-Oxide-Semiconductor)** – მიკროსქემების დამზადების ტექნოლოგია, რომელიც ერთ კრისტალში ერთმანეთს უთავსებს ბიპოლარულ და **კლშ** (კომპლემენტარულ ლითონ-ჟანგეულ-ნახევარგამტარულ) სტრუქტურებს.
- **Buffer** - ბუფერი.
- **Bus** - სალტე, მაგისტრალი.
- **CAS (Column-Address Select)** – სვეტის მისამართის ამომრჩევი სიგნალი (დინამიკური მეხსიერების მიკროსქემებში).
- **Chip** - მიკროსქემა, ჩიპი.
- **Chipset** – კომპიუტერის ორგანიზებისათვის განკუთვნილი კონტროლერთა მიკროსქემების ნაკრები.
- **CISC (Complete Instruction Set Computer)** – ბრძანებების სრული ნაკრების მქონე კომპიუტერი (ან პროცესორი).
- **Clear** - გაწმენდა, ნულზე ჩამოყრა.
- **CLC, Clock** – ტაქტური, მატაქტირებელი სიგნალი.
- **CMOS (Complementary Metal-Oxide-Semiconductor)** – კომპლემენტარული ლითონ-ჟანგეულ-ნახევარგამტარული (**კლშ**) ტექნოლოგია.

- **Coder** - შიფრატორი, კოდერი.
- **Comparator** - კომპარატორი.
- **Converter** - გარდამქმნელი.
- **Core Speed** – პროცესორის შიგა სიხშირე, რომელზედაც მუშაობს მისი გამოთვლელი ბირთვი.
- **CPU (Central Processor Unit)** – ცენტრალური პროცესორი.
- **CRC (Cyclic Redundancy Check)** – ციკლური საკონტროლო ჯამი, აგრეთვე ასეთი ჯამის გამომყენებელი თეორია.
- **Counter** – მთვლელი.
- **DAC (Digital-to-Analog Converter)** - ციფრულ-ანალოგური გარდამქმნელი.
- **DC (Direct Current)** - მუდმივი დენი.
- **Decoder** - დეშიფრატორი, დეკოდერი.
- **Delay** - დაყოვნება.
- **Desktop** – სამაგიდო პერსონალური კომპიუტერი.
- **DIC (Dual In-line Ceramic package)** – **DIL** ტიპის კერამიკული კორპუსი მიკროსქემისათვის.
- **DIL (Dual In-Line package)** - მიკროსქემის კორპუსი, რომელშიც გამომყვანები ორ მწკრივში ვერტიკალურადაა განთავსებული.
- **DIMM (Dual In-Line Memory Module)** - ორმხრივ განთავსებული გამომყვანების მქონე მეხსიერების მოდული.
- **DIP (Dual In-line Plastic package)** - **DIL** ტიპის პლასტმასური კორპუსი მიკროსქემისათვის.
- **DIP Switches** - **DIP** ტიპის კორპუსში ჩამონტაჟებული ტიპის მცირეგაბარიტული ამომრთველი.
- **DMA – (Direct Memory Access)** – მეხსიერებასთან პირდაპირი დაშვება; ინფორმაციის უშუალო გაცვლა.
- **DOS (Disk Operating System)** – დისკური ოპერატიული სისტემა.
- **DRAM (Dynamic RAM)** - დინამიკური ოპერატიული დამხსომებელი მოწყობილობა (**რდმ**).
- **Driver** - გამოსასვლელი ბუფერი, დრაივერი.
- **DSP – (Digital Signal Processor)** – სასიგნალო პროცესორი.
- **EEPROM (Electrically Erasable Programmable ROM)** - ელექტრული წაშლისა და დაპროგრამების უნარიანი მუდმივი დამხსომებელი მოწყობილობა.
- **EISA (Enhanced ISA)** – სისტემური **ISA** სალტის ციფრული გაფართოებული (**32-თანრიგიანი**) ვარიანტი, რომელიც **ISA**-თან სრულად თავსებადია.

- **EPROM (Erasable Programmable ROM)** მუდმივი მეხსიერება, რომელშიც ჩაწერილი ინფორმაცია შეიძლება ულტრაიისფერი სხივებით წაიშალოს და მის ნაცვლად ახალი პროგრამა ჩაიწეროს.

- **Fault** – მტყუნება; შეწყვეტის ტიპი.

- **FDD (Floppy Disk Drive)** – მოქნილ დისკზე ინფორმაციის გარე დამგროვებელი.

- **Female** - გასართი-როზეტი, ბუდე.

- **FIFO (First In, First Out)** – «პირველი შევიდა – პირველი გამოვიდა», მიმდევრობითი შეღწევიანი ოპერატიული დამხსოვებელი მოწყობილობის ორგანიზაციის ერთ-ერთი ხერხი.

- **Firmware** – მიკროპროცესორული სისტემის ენერგოდამოუკიდებელ მეხსიერებაში შენახული პროგრამები.

- **Flash memory – EEPROM** მეხსიერების ნაირსახეობა, რომელიც ხასიათდება მაღალი ტევადობითა და მცირე წინაღობით, მოიხმარს მცირე ელექტრულ ენერგიას და აქვს ხელახლა ჩაწერის დიდი რაოდენობის ციკლები; ფლეშმეხსიერება.

- **Flip-Flop** - ტრიგერი.

- **FLOPS (Floaring point Operations Per Second)** – მცურავწერტილიან რიცხვებზე წამში შესრულებული ოპერაციების რაოდენობა, პროცესორის მწარმოებლობის გაზომვის ერთეული.

- **Gate** - ლოგიკური ელემენტი, ვენტილი.

- **GND (GrouND)** – სქემის საერთო გამოსასვლელი.

- **H (High)** - სიგნალის მაღალი დონე; დადებითი ლოგიკის დროს იგი ლოგიკური **1**-ის, ხოლო უარყოფითი ლოგიკის დროს – ლოგიკური **0**-ის დონეს შეესაბამება.

- **H** – რიცხვის თექვსმეტობით სისტემით ჩაწერის ნიშანი, მაგ., **3DE7h**.

- **Handshake** – ინფორმაციის გაცვლის ასინქრონული რეჟიმი, რომლის დროსაც გამოიყენება შემსრულებლის მზადყოფნის მადასტურებელი სიგნალი.

- **Hardware** – მიკროპროცესორული სისტემის აპარატურული (ელექტრონული) საშუალებები.

- **HDD (Hard Disk Drive)** – ხისტ დისკზე ინფორმაციის გარე დამგროვებელი.

- **Hex** – თვლის თექვსმეტობითი სისტემა.

- **HMA – (High Memory Area)** – «მაღალი მეხსიერების» არე პერსონალურ კომპიუტერში.

- **IC (Integrated Circuit)** - ინტეგრალური მიკროსქემა.

- **Inverter** – ინვერტორი.

- **Interrupts** – შეწყვეტა;
- **iCOMP (Intel Comparative Microprocessor Performance)** – ფირმა **Intel**-ის მიკროპროცესორების მწარმოებლურობის შეფასების ინდექსი.
- **IDE – (Integrated Drive Electronics)** კომპიუტერთან დისკოსატარების მისაერთებელი ინტერფეისი.
- **Idle** – უქმი სვლის რეჟიმი.
- **IDT – (Interrupt Descriptor Table)** – შეწყვეტათა დესკრიპტორების ცხრილი.
- **Instruction** – ინსტრუქცია, ბრძანება.
- **Instruction Set** - პროცესორის ბრძანებათა სისტემა.
- **INT – (INTerrupt)** – შეწყვეტა, შეწყვეტის ვექტორი.
- **IO, I/O (Input/Output)** – შეტანა/გამოტანა, შესასვლელი/გამოსასვლელი.
- **IOPL (Input/Output Privilege Level)** – შეტანა/გამოტანის ოპერაციის პრივილეგიების დონე.
- **IPC (Instruction Per Cycle)** – ერთ ტაქტში პროცესორის მიერ შესრულებული ოპერაციების რაოდენობა.
- **IRQ (Interrupt ReQuest)** – შეწყვეტის მოთხოვნა.
- **ISA (Industrial Standard Architeccture)** – სინქრონული არამულტიპლექსირებული სალტე.
- **Jumper** – დაფაზე მანკვალური კონტაქტების შემაერთებელი სახსნელი ზღუდარი, ჯემპერი.
- **L (Low)** - სიგნალის დაბალი დონე; დადებითი ლოგიკის დროს იგი ლოგიკური **0**-ის, ხოლო უარყოფითი ლოგიკის დროს – ლოგიკური **1**-ის დონეს შეესაბამება.
- **L1 Cash** და **L2 Cash – 1**-ლი დონის (შინაგანი) და მე-**2** დონის (გარეგანი) კეშმეხსიერება.
- **Latch** – «სასხლეტის» ტიპის ტრიგერი (რეგისტრი).
- **LCD (Liquid Crystal Display)** – თხევადკრისტალური დისპლეი, ინდიკატორი.
- **LIFO (Last In, First Out)** – ოპერატიული მეხსიერების სახე, რომელიც მუშაობს პრინციპით: «ბოლოს შევიდა, პირველი გამოვიდა».
- **Line driver** – ხაზის დრაივერი, ბუფერი.
- **LPT (Line PrinTer)** – ინტერფეისი **Centronics**-ის მიხედვით მომუშავე პრინტერის მისაერთებელი პორტი.
- **LSB (Least Significant Bit)** – სიტყვის ან ბაიტის უმცროსი ბიტი.
- **LSI (Large Scale Integration)** – დიდი ინტეგრალური სქემა.
- **LVT (Low-Voltage Technology)** - მიკროსქემების დაბალვოლტური ტექნოლოგია (**3,3** ვოლტის ტოლი კვების ძაბვა).

- **Male** – გასართი ჩანგალი, შტეკერი.
- **Master** – ინფორმაციის გაცვლაში მონაწილე წამყვანი, მთავარი მოწყობილობა; მავალელებელი.
- **MFLOPS (Mega FLOPS)** - მცურავწერტილიან რიცხვებზე წამში შესრულებული მილიონი ოპერაციის რაოდენობა, პროცესორის მწარმოებლურობის გაზომვის ერთეული.
- **MIPS (Mega Instructions Per Second)** – წამში შესრულებული მილიონი ოპერაცია, პროცესორის მწარმოებლურობის გაზომვის ერთეული.
- **MCP (Math CoProcessor)** – მათემატიკური თანაპროცესორი.
- **MCU (Microprogram Control Unit)** – მიკროპროგრამული მართვის ბლოკი.
- **MMU (Memory Management Unit)** – მეხსიერების მართვის ბლოკი.
- **Monostable multivibrator** – მომლოდინე მულტივიბრატორი; ერთ-ვიბრატორი.
- **MSB (Most Significant Bit)** – სიტყვაში ან ბაიტში უფროსი ბიტი.
- **MSW (Machine State Word)** - მანქანის მდგომარეობის სიტყვა.
- **NIC (Network Interface Card)** – ქსელური ბარათი, ლოკალური ქსელის ადაპტერი.
- **NMI (Non Masked Interrupt)** – შეუნიღბავი შეწყვეტა.
- **NPU (Numeric Processor Unit)** – მათემატიკური თანაპროცესორი.
- **NVRAM (Non-Volatile RAM)** – კვების შეწყვეტისას ინფორმაციის შემნახველი ენერგოდამოუკიდებელი ოპერატიული მეხსიერება.
- **OC (Open-Collector Output)** – მიკროსქემის ღია კოლექტორიანი გამოსასვლელი.
- **Oct** – თვლის რვაობითი სისტემა.
- **OTPROM (One-Time Programmable ROM)** – მომხმარებლის მიერ ერთჯერადად დაპროგრამებადი მუდმივი დამხსოვებელი მოწყობილობა.
- **OR** – ლოგიკური **არა** ფუნქცია.
- **PAL (Programmable Array Logic)** - დაპროგრამებადი ლოგიკური მატრიცა.
- **Parity** - ლუწობა, პარიტეტი.
- **PC (Program Counter)** – ბრძანებების მთვლეელი.
- **PCI (Programmable Interruption Controller)** – შეწყვეტის დაპროგრამებადი კონტროლერი.
- **PIO (Programming Input/Output)** – პროგრამულად მართვადი შესასვლელი/გამისასვლელი.
- **PLD (Programmable Logic Device)** – დაპროგრამებადი ლოგიკური სქემა.
- **Plug** – ჩანგლის ტიპის გასართი.

-**PnP, P&P (Plug-and-Play)** – «ჩასვი და მართე» კომპიუტერის კონფიგურაციის ავტომატური აწყობა.

-**Pointer** – მაჩვენებელი.

-**Polling** – ალმის (ბიტის მდგომარეობის) პროგრამულად გამოკითხვა.

-**POP** – სტეკიდან ამოღება.

-**POST (Power On Self Test)** – საწყისი ჩართვის ტესტი.

-**POST (Proicedure Of Self-Testing)** – თვითტესტირების პროცედურა.

-**Power down** – შემცირებული ენერგომომხმარების რეჟიმი.

-**PPI (Programmable Peripheral Interface)** – პერიფერიული მოწყობილობების დაპროგრამებადი ინტერფეისი.

-**Preset** – წინასწარი დაყენება.

-**PROM (Programmable ROM)** – დაპროგრამებადი მუდმივი დამხსომებელი მოწყობილობა; გადაპროგრამებადი მუდმივი დამხსომებელი მოწყობილობა.

-**PSW (Processor Status Word)** – პროცესორის მდგომარეობის სიტყვა, შიგა რეგისტრში პროცესორის მდგომარეობის კოდი.

-**Multiplexer** - მულტიპლექსორი.

-**Push**– სტეკში შენახვა.

-**Pull-up Resistor** - მიკროსქემის გამოსასვლელსა და კვების სალტეს შორის ჩასართავი სადატვირთო წინაღობა.

-**Multivibrator** – მულტიპლექსორი.

-**NAND (not and)** – ლოგიკური **აწ-არა** ფუნქცია.

-**Noninverter** – მამორებელი.

-**NOR(not or)** –ლოგიკური **და-არა** ფუნქცია.

-**NVRAM (Non-Volatile RAM)** - ენერგოდამოუკიდებელი ოპერატიული დამხსომებელი მეხსიერება, რომელიც ინფორმაციას ინახავს კვების გამორთვის შემდეგ.

-**Q-Bus** (ცნობილია **LSI-11 Bus** სახელითაც) – მულტიპლექსირებული სალტე

-**RAM (Random Access Memory)** - ოპერატიული დამხსომებელი მოწყობილობა.

-**RAS (Row-Address Select)** - სტრიქონის მისამართის ამომრჩევი სიგნალი (დინამიკური მეხსიერების მიკროსქემებში).

-**Receiver** – მიმღები, შესასვლელი ბუფერი.

-**Refresh** – რეგენერაცია (დინამიკურ მეხსიერებაში).

-**Register** – რეგისტრი.

-**Reset** - ნულთან ან საწყის მდგომარეობაში მყოფი მიკროსქემის დაყენების სიგნალი.

- **RISC (Reduced Instruction Set Computer)** – ბრძანებების შემოკლებული ნაკრებიანი კომპიუტერი (პროცესორი).

- **ROM (Read-Only Memory)** – მუდმივი დამხსოვებელი მოწყობილობა.

- **RS-232C (Reference Standard)** – მონაცემების მიმდევრობითი გადაცემის სტანდარტული ინტერფეისი.

- **RxC (Received Clock)** - მისაღები სიგნალი.

- **RxD (Received Data)** – მისაღები მონაცემები.

- **RxC (Received Clock)** – მისაღები სინქრონსიგნალი.

- **RxD (Received Data)** – მისაღები მონაცემები.

- **Schmitt trigger** - შმიტის ტრიგერი.

- **SCSI (Small Computer System Interface)** – კომპიუტერთან გარე მოწყობილობების, მათ შორის დისკოსატარების, მიერთების ინტერფეისი.

- **SDRAM (Synchronous Dynamic RAM)** - სინქრონული დინამიკური ოპერატიული დამხსოვებელი მოწყობილობა.

- **Set** – ლოგიკური **1**-ის ტოლ მდგომარეობაში გამოსასვლელის დაყენების სიგნალი.

- **SIMM (Single In-Line Memory Module)** - ერთ მწკრივში განლაგებული გამოყვანებიანი მესხიერების მოდული.

- **SIP (Single In-line Package)** - მიკროსქემის ერთ მწკრივში განლაგებული გამოყვანებიანი კორპუსი.

- **Slave** – ინფორმაციის გაცვლაში მონაწილე ამჟამინდელი, პასიური მოწყობილობა.

- **Slot** – ნაბეჭდი გამტარების სახის მქონე გასართის მქონე ნაბეჭდი დაფების მისაერთებელი ხვრელური გასართი, სლოტი.

- **Socket** – დაფაზე მიკროსქემების დასაყენებელი კონტაქტირებადი მოწყობილობა, სოკეტი.

- **Softwsare** – მიკროპროცესორული სისტემის პროგრამული საშუალებები (პროგრამები).

- **SP (Stack Pointer)** – სტეკის მაჩვენებელი.

- **SRAM (Static RAM)** – სტატიკური ოპერატიული დამხსოვებელი მოწყობილობა.

- **Stack** – სტეკის მაჩვენებელი.

- **Strobe** - მასტრობირებელი სიგნალი, სტრობი (იმ ოპერაციის დაწყების სიგნალი, რომელიც დროის განსაზღვრულ პერიოდში უნდა შესრულდეს).

- **Terminator** – კავშირის ხაზში არსებული ბოლო მათანხმებული მოწყობილობა (ჩვეულებრივ – რეზისტორი).

- **Timer** – ტაიმერი, ტაიმერული ხელსაწყო.

- **TI, Til (Texas Instruments Inc.)** - მცირე და საშუალო ინტეგრაციის მქონე ციფრული მიკროსქემების მწარმოებელი წამყვანი ამერიკული ფირმა.

- **TR (Terminate Resistor)** – კავშირის ხაზის სადატვირთო რეზისტორი.

- **Transceiver** – მიმღებ-გადამცემი, ტრანსივერი, ორმხრივმიმართული ბუფერი.

- **Transmitter** – გადამცემი, გამოსასვლელი ბუფერი.

- **Trap** – მახე; შეწყვეტის ტიპი.

- **Trigger** – ტრიგერი.

- **TTL (Transistor-Transistor Logic)** – ტრანზისტორ-ტრანზისტორული ლოგიკა, **ტტლ**.

- **TTLS (Transistor-Transistor Logic Schottky)** – შოტკის ტრანზისტორ-ტრანზისტორული ლოგიკა.

- **Turbo** - ამაღლებული სწრაფმოქმედების რეჟიმი

- **TxC (Transmitted Clock)** - გადასაცემი სინქრონიზნალი.

- **TxD (Transmitted Data)** – გადასაცემი მონაცემები.

- **UPI (Universal Peripheral Interface)** – უნივერსალური პერიფერიული ინტერფეისი.

- **V** - ძაბვა (**Voltage**), ვოლტი (**Volt**).

- **VLB (VESTA Local Bus)** – პერსონალური კომპიუტერის ლოკალური სალტე.

- **VLSI (Very Large Scale Integration)** – ზედიდი ინტეგრალური სქემა.

- **Watchdog** – მოდარაჯე ტაიმერი. მიკროპროცესორული სისტემა გამოყავს «დაკიდებული» მდგომარეობიდან.

- **Waveform** - სიგნალის ფორმა.

XOR- გამომრიცხველი **562**-ის მოდულით შემკრება.

- **Z (Z-state)** - მიკროსქემის გამოსასვლელის მესამე (მაღალიმპენდასური) მდგომარეობა.

- **ZIF (Zero Insertion Force)** – ნულოვანი ძალვით ჩასადგმელი გასართი ან სოკეტი.

დანართი 2

ნახევარგამტარული ტექნიკის საფუძვლები

ტერმინი «ტრანზისტორი» წარმოქმნილია სიტყვების «ტრანსფერისა» (გარდამქმნელისა) და «რეზისტორის» ურთიერთშერწყმით. საბოლოოდ სიტყვა «**ტრანზისტორი**». «წინააღმდეგობის გარდამქმნელს» ნიშნავს. ტრანზისტორი გამოიყენება როგორც ანალოგურ, ასევე ციფრულ ტექნიკაში. ანალოგურ ტექნიკაში იგი ასრულებს სუსტი სიგნალების მამოძიებლის, ხოლო ციფრულ ტექნიკაში – გასაღების ფუნქციას. ორივე აღნიშნულ პროცესში გასარკვევად აუცილებელია იცოდეთ ტრანზისტორის დასამზადებლად გამოყენებულ ნახევარგამტარში მიმდინარე პროცესები.

დ.2.1. ელექტროგამტარობა და ატომის აგებულება

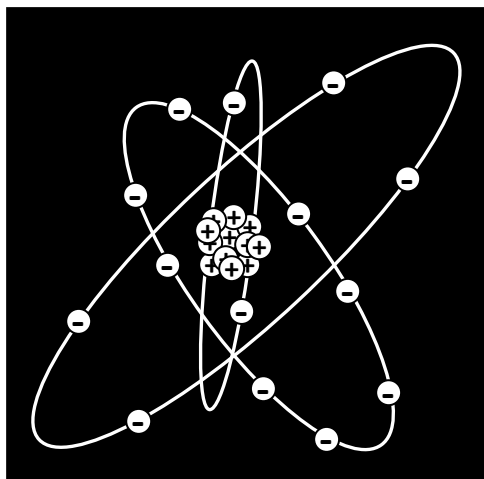
ელექტრული დენი გამტარში ელექტრონების მოძრაობით წარმოიქმნება. იმის წარმოსადგენად, თუ როგორ ხდება ეს, საჭიროა განვიხილოთ ატომის აგებულება. ამას მაქსიმალურად გამარტივებულად, შეიძლება ითქვას, რომ, პრიმიტიულადაც კი გავაკეთებთ, მაგრამ ეს განხილვა პროცესის არსში იმდენად გაგვარკვევს, რამდენადაც ეს ნახევარგამტარის მუშაობის გასაგებადაა საკმარისი.

1973 წელს დანიელმა ფიზიკოსმა *ნილს ბორმა* ატომის პლანეტარული მოდელი შემოგვთავაზა (ნახ. **დ.2.1**).

აღნიშნული თეორიის თანახმად ატომი შედგება ბირთვისა და მის ირგვლივ გარკვეულ ორბიტებზე მბრუნავი უარყოფითად დამუხტული ელექტრონებისაგან. ბირთვი შედგება დადებითად დამუხტული პროტონებისა და ნეიტრალური (დაუმუხტავი) ნეიტრონებისაგან. აღნიშნულის შედეგად ბირთვი დადებითადაა დამუხტული, რომლის სიდიდე პროტონების ჯამური მუხტის ტოლია. ელექტრონების ჯამური უარყოფითი მუხტის სიდიდე უდრის ბირთვის დადებითი მუხტის სიდიდეს. ეს მუხტები ერთმანეთს ანეიტრალებს, რის გამოც ატომი ნორმალურად ნეიტრალურია.

ელექტრონის დაკარგვისას ჯამური ელექტრული მუხტი ხდება დადებითი, ხოლო თავად ატომი გადაიქცევა *დადებით იონად*. უცხო ელექტრონის მიერთებისას ატომი გადაიქცევა *უარყოფით იონად*.

დ.2.2 ნახაზზე მოყვანილია მენდელეევის პერიოდული ცხრილის ფრაგმენტი. ყურადღება მივაქციოთ უჯრას, რომელშიც მოთავსებულია სილიცაუმი ანუ კაუბადი (Si).



ნახ. 2.1. ატომის ნილს ბორისეული პლანე-
ტარული მოდელი

მარჯვენა ქვედა კუთხეში სვეტად დაჯგუფებული ციფრები ატომის ორბიტებზე ელექტრონების განაწილებას გვიჩვენებს. მის თანახმად სილიციუმის ბირთვის ირგვლივ სამი ორბიტაა. პირველ (ბირთვთან უახლოეს) ორბიტაზე ბრუნავს **2**, მეორე ორბიტაზე – **8**, ხოლო მესამე ორბიტაზე – **4** ელექტრონი. სილიციუმის სტრუქტურა, რომელზეც გამოსახულია ბირთვი და მის ირგვლივ მბრუნავი ელექტრონები, **2.3,ა** ნახაზზეა ნაჩვენები.

ერთ ორბიტაზე მოძრავი ელექტრონები წარმოქმნის თავისებურ **გარსს**. ელექტრონების რაოდენობაზე დამოკიდებულებით ატომში შეიძლება სხვადასხვა რაოდენობის გარსი არსებობდეს, მაგრამ მათი რაოდენობა **7**-ს არ აჭარბებს. ეს გარსები შესაბამისად აღნიშნულია ლათინური **K, L, M, N, O, P** და **Q** ასოებით. თითოეულ გარსში შემაჯავლი ელექტრონების მაქსიმალური რაოდენობები ასეთია: **K=2, L=8, M=18, N=32, O=50, P=72, Q=98**. მაგალითად, ბოლო **Q** გარსში შეიძლება შედიოდეს **98** ან უფრო ნაკლები რაოდენობის ელექტრონები. თითოეულ გარსში არსებული ელექტრონების რაოდენობები ჩვენთვის საინტერესო არ არის. ჩვენ გვაინტერესებს მხოლოდ **ატომის გარე გარსში** განთავსებული ელექტრონები.

ყველა ელექტრონი ერთსა და იგივე სიბრტყეზე არ ბრუნავს. **K** სახელწოდების გარსში შემაჯავლი ორი ელექტრონიც ერთმანეთთან ახლო განთავსებულ ორ სფერულ ორბიტებზე ბრუნავს, ხოლო სხვა გარსებში შემაჯავლი ელექტრონების ორბიტების ფორმები იმდენად მრავალფეროვანია, რომ მათი

აღწერა საკმაოდ დიდ დროს წაგვართმევს და ამიტომ მას თავს ავარიდებთ. მსჯელობის გასამარტივებლად შეიძლება ჩავთვალოთ, რომ ყველაფერი ისე ხდება, როგორც ეს ნახაზ **ფ2.3,ა**-ზეა ნაჩვენები.

III		IV		V	
ა	ბ	ა	ბ	ა	ბ
B	5	C	6	N	7
ბორი		ნახშირბადი		აზოტი	
10,811	$\begin{smallmatrix} 3 \\ 2 \end{smallmatrix}$	12,011	$\begin{smallmatrix} 4 \\ 2 \end{smallmatrix}$	14,007	$\begin{smallmatrix} 5 \\ 2 \end{smallmatrix}$
Al	13	Si	14	P	15
ალუმინი		სილიციუმი		ფოსფორი	
26,092	$\begin{smallmatrix} 3 \\ 8 \\ 2 \end{smallmatrix}$	26,092	$\begin{smallmatrix} 4 \\ 8 \\ 2 \end{smallmatrix}$	30,974	$\begin{smallmatrix} 5 \\ 8 \\ 2 \end{smallmatrix}$
21	Sc	22	Ti	23	V
$\begin{smallmatrix} 2 \\ 9 \\ 8 \\ 2 \end{smallmatrix}$	სკანდიუმი	$\begin{smallmatrix} 2 \\ 10 \\ 8 \\ 2 \end{smallmatrix}$	ტიტანი	$\begin{smallmatrix} 2 \\ 11 \\ 8 \\ 2 \end{smallmatrix}$	ვანდანიუმი
	44,956		47,956		50,941
Ga	31	Ge	32	As	33
გალიუმი		გერმანიუმი		დარიშხანი	
69,72	$\begin{smallmatrix} 3 \\ 18 \\ 8 \\ 2 \end{smallmatrix}$	72,59	$\begin{smallmatrix} 4 \\ 18 \\ 8 \\ 2 \end{smallmatrix}$	74,822	$\begin{smallmatrix} 5 \\ 18 \\ 8 \\ 2 \end{smallmatrix}$

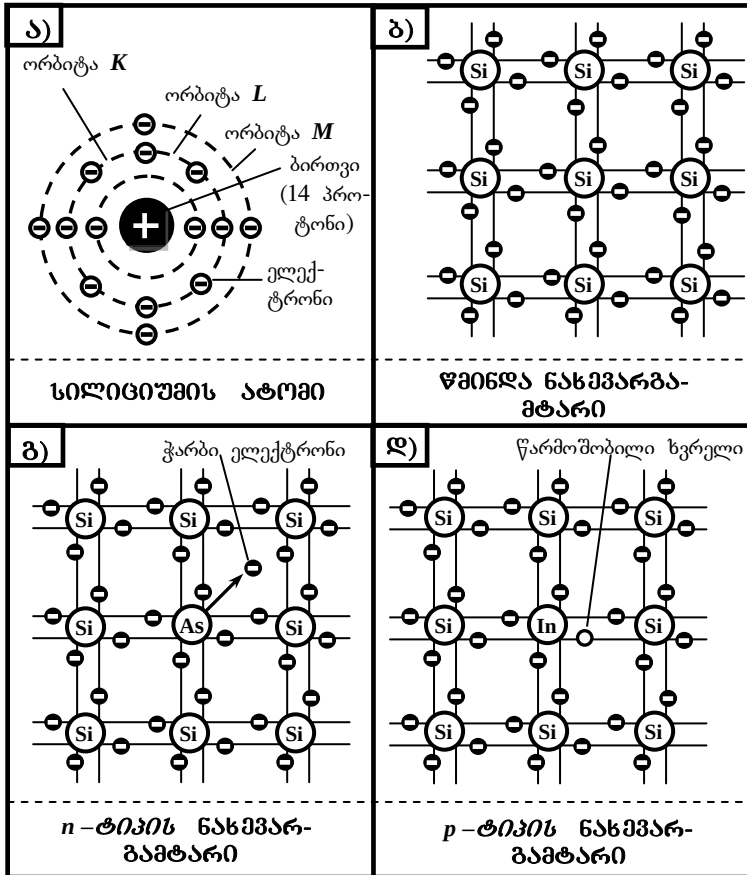
ნახ. ფ2.3.2. მენდელეევის პერიოდული ცხრილის ფრაგმენტი

ასეთი გამარტივების შემთხვევაში სილიციუმის მეტად რთული კონფიგურაციის კრისტალური მესერიც შეიძლება ბრტყელი სახით წარმოვადგინოთ (ნახ **ფ2.3,ბ**), რაც გაგვიადვილებს მასალის აღქმას.

გარე გარსის ელექტრონებს (იხ. **ფ2.3,ა**) ეწოდება **სავალენტო ელექტრონები**. **ფ2.3,ბ** ნახაზზე სწორედ სავალენტო ელექტრონებია ნაჩვენები (დანარჩენ ელექტრონებს მნიშვნელობა არა აქვს ჩვენთვის საინტერესო საკითხის განხილვისათვის). სწორედ ისინი მონაწილეობს მოლეკულებად ატომების შეერთებასა და ნივთიერების თვისებების წარმოქმნაში.

გარე გარსში შემავალ ელექტრონებს შეუძლია მოწყდეს საკუთარ ატომს, თავისუფლად იხეტიალოს ნივთიერებაში, ხოლო გარკვეული პირობების არსებობის შემთხვევაში – წარმოქმნას ელექტრული დენი. გარდა ამისა,

სწორედ გარე გარსში მიმდინარეობს ნახევარგამტარული მადლიერებელი ხელსაწყოების - **ტრანზისტორების** წარმოქმნელი პროცესები.



შენიშვნა: ● - ელექტრონი, ○ - ხვრელი.

ნახ. ლ2.3 სილიციუმის ანუ იგივე კაუბადის ატომი და მისგან წარმოშობილი ნახევარგამტარები

ლ2.3,გ ნახაზზე ნაჩვენებია სილიციუმის ანუ კაუბადის (**Si**) ატომების (ნახ. **ლ2.3,ა**) გაერთიანებით წარმოქმნილი წმინდა სილიციუმური (კაუბადური) ნახევარგამტარი. მასში აბსოლუტური ნულის ტემპერატურაზე თავისუფალი ელექტრონები არ არსებობს.

სიტუაცია შეიცვლება, თუ სილიციუმში შევიტანთ დარიშხანის (**As**) ატომებს (ნახ.**ლ2.3,გ**), რომელთა გარე ორბიტაზე მოძრაობს ხუთი ელექტრო-

ნი. ამ ხუთი ელექტრონიდან ოთხი კავშირს დაამყარებს სილიციუმის (კაჟ-ბადის) ატომებთან, ხოლო მეხუთე ელექტრონი გადაიქცევა თავისუფალ ელექტრონად. ასეთ ნახევარგამტარს ეწოდება ***n ტიპის ნახევარგამტარი***.

სილიციუმის წმინდა ნახევარგამტარში სამვალენტოანი ინდიუმის (***In***) ატომების შეტანისას სამი ელექტრონი კავშირს დაამყარებს სილიციუმის მეზობელ სამ ატომთან, ხოლო მეოთხე ელექტრონის ადგილზე წარმოიშობა სიცარიელე, რომელსაც ხვრელი ეწოდება (ნახ. ***დ2.3,დ***). ასეთ ნახევარგამტარს ***p ტიპის ნახევარგამტარი*** ეწოდება.

დ.2.2. გაბატარები, იზოლატორები და ნახევარგამტარები

ელექტროტექნიკაში სახვადასხვა მასალა გამოიყენება. ნივთიერების ელექტრონულ თვისებებს განსაზღვრავს გარე სავალენტო ორბიტაზე ელექტრონების რაოდენობა. რაც უფრო ნაკლები რაოდენობის ელექტრონებია გარე სავალენტო ზონაში, მით უფრო ნაკლებადაა ისინი დაკავშირებული ბირთვთან და მით უფრო ადვილად შეუძლია მათ წავიდეს «სამოგზაუროდ».

ტემპერატურული რყევების ზემოქმედებით ელექტრონები შეიძლება მოწყდეს ატომს და დაიწყოს მოძრაობა ატომთაშორის სივრცეში. ***მათ თავისუფალი ელექტრონები*** ეწოდება და სწორედ ისინი წარმოქმნის დენს. დაისმის კითხვა, თუ რამდენად დიდია ატომთაშორისი სივრცე და აქვს თუ არა ნივთიერების შიგნით თავისუფალ ელექტრონებს მოძრაობის შესაძლებლობა?

მყარი სხეულებისა და სითხეების სტრუქტურა ძაფის გორგალივით უწყვეტი და მჭიდრო გვეგონოს. სინამდვილეში კი მყარი სხეული უფრო სათევზაო ან ფრენბურთის ბადეს უფრო ჰგავს. საყოფაცხოვრებო დონეზე ძნელია ამის შემჩნევა, მაგრამ ზუსტი სამეცნიერო კვლევები გვიჩვენებს, რომ ელექტრონებსა და ბირთვს შორის არსებული მანძილები თავად ბირთვისა და ელექტრონების ზომებზე გაცილებით დიდია.

ატომის ბირთვის ზომას ფეხბურთის ბურთის ზომამდე თუ გავზრდით, მაშინ ელექტრონები მუხუდოს მარცკლების ზომას მიიღებს, ხოლო თითოეული ასეთი მარცვალი «ბირთვისაგან» რამდენიმე ასეული და შეიძლება ათასეული მეტრით აღმოჩნდება დაშორებული. ბირთვისა და ელექტრონის შორის კი სიცარიელეა - უბრალოდ არაფერი არ არის! ასეთ მასშტაბში თუ წარმოვიდგენთ მანძილებს ნივთიერების ატომებს შორის, მაშინ მივიღებთ ნამდვილად ფანტასტიკურ ზომებს – ისინი ათეული და ასეული კილომეტრის ტოლი აღმოჩნდება!

კარგი ***გამტარებია*** ლითონები. მაგალითად, ***ოქროსა*** და ***ვერცხლის*** ატომების გარე ორბიტებზე მხოლოდ თითო-თითო ელექტრონია, ამიტომ ისინი

საუკეთესო გამტარება. ელექტრულ დენს, ოღონდ რამდენადმე ცუდად, ატარებს რკინაც. კიდევ უფრო ცუდად ატარებს დენს მაღალი წინააღობიანი შენადნობები - ნიქრომი, მანგანინი, კონსტანტანი, ფექრალი (რკინა-ქრომალუმინი) და სხვები.

მასალის მიერ ელექტრული დენის გატარების უნარის შესფასებლად შემოტანილი იქნა **“კუთრი ელექტროგამტარობის”** ცნება, რომლის შებრუნებული სიდიდეა **“კუთრი წინააღობა”**. მექანიკაში ამ ცნებებს შეესაბამება **კუთრი წონა**.

გამტარებისაგან განსხვავებით **იზოლატორები** ცდილობს არ დაკარგოს ელექტრონები. მათში ელექტრონები ძალიან მტკიცედაა დაკავშირებული ბირთვთან და თავისუფალი ელექტრონების რაოდენობა უმნიშვნელოა; რაც უფრო ნაკლებია ეს რაოდენობა, მით უკეთესია იზოლატორი და პირიქით.

იზოლატორებში თავისუფალ ელექტრონებს წარმოშობს ელექტრონთა თბური რხევები: მაღალი ტემპერატურის ზემოქმედებისას ზოგიერთი ელექტრონი მაინც ახერხებს ბირთვისაგან მოწყვეტას, რაც აუარესებს მაიზოლირებელ თვისებებს.

იდეალური გამტარის კუთრი წინააღობა ნულის ტოლი უნდა იყოს. საბედნიეროდ ასეთი გამტარი არ არსებობს: ასეთი გამტარის არსებობისას უაზრობად გადაიქცეოდა ომის $I=U/R$ კანონი (ნულზე გაყოფა არ შეიძლება!).

მხოლოდ აბსოლუტური ნულის ($-273,20^{\circ}$) ტოლ ტემპერატურაზე სრულიად ქრება თბური რყევები და ამ დროს ყველაზე ცუდი იზოლატორიც საკმაოდ კარგ იზოლატორად გარდაიქმნება. სიცუდისა და სიკარგის რაოდენობრივად შეფასებისათვის გამოიყენება კუთრი წინააღობის ცნება.

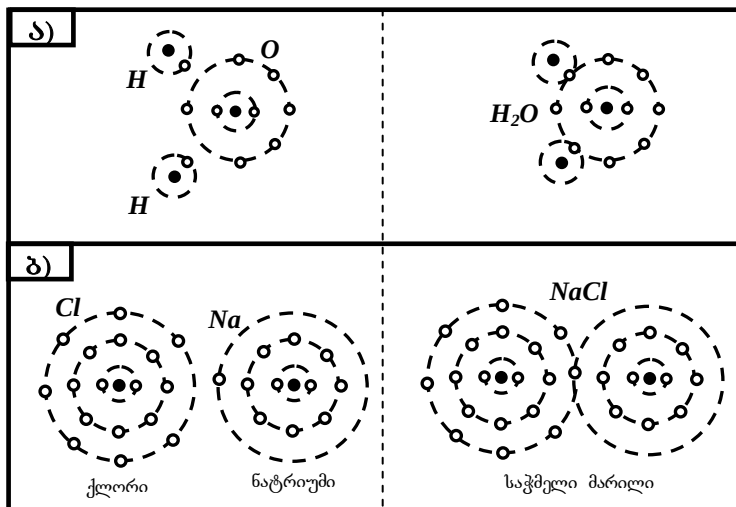
მასალის **კუთრი წინააღობის** განზომილებაა ომი/სანტიმეტრი. იგი წარმოადგენს ამ მასალისაგან დამზადებული ისეთი კუბის წინააღობას, რომლის წიბოს სიგრძე 1 სანტიმეტრია. კუთრი წინააღობის შებრუნებულ სიდიდეს ეწოდება კუთრი გამტარობა. რომლის სიდიდე სიმენსებში ($სმ$) იზომება ($1სმ = 1/ომი$)

კარგი გამტარობა ანუ მცირე კუთრი წინააღობა აქვს ვერცხლს, სპილენძსა და ალუმინს, რომელთა კუთრი წინააღობებია: $1,5 \cdot 10^{-6}$, $1,78 \cdot 10^{-6}$ და $2,8 \cdot 10^{-6}$ ომი/სმ. გაცილებით ცუდი გამტარობა ანუ მაღალი კუთრი წინააღობა აქვს შენადნობებს კონსტანტინსა და ნიქრომს, რომელთა კუთრი წინააღობებია შესაბამისად $0,5 \cdot 10^{-4}$ და $1,1 \cdot 10^{-4}$ ომი/სმ. მათ შეიძლება ვუწოდოთ **ცუდი გამტარები**.

ცალკე ჯგუფად შეიძლება გამოვყოთ ნახევარგამტარები: გერმანიუმი, კაუბადი და სელენი, რომელთა კუთრი წინააღობები შესაბამისად **60, 5000 და 100000** ომი/სმ-ს ტოლია ამ ჯგუფში შემავალ ელემენტებს ცუდი გამტარ-

რებზე მაღალი, მაგრამ იზოლატორებზე ნაკლები კუთრი წინაღობები აქვს, რის გამოც მათ **ნახევარგამტარებს** უწოდებენ.

ზემოთ მოცემული მოკლე შესავლის შემდეგ განვიხილოთ როგორ ურთიერთზემოქმედებს ატომები და როგორ წარმოშობს სხვადასხვა ნივთიერების წარმოქმნელ **მოლეკულებს**.



ნახ.დ2.4. წყლის (ა) და საჭმელი მარილის (ბ) მოლეკულების წარმოქმნა

ატომის სტაბილური მდგომარეობა ეწოდება ისეთ მდგომარეობას, რომლის დროსაც ატომის გარე ორბიტაზე **8** ელექტრონია. სტაბილური ატომი არ ცდილობს მეზობელ ატომებს არც წაართვას და არც დაუთმოს ელექტრონები. ამაში დასარწმუნებლად საკმარისია შევხედოთ პერიოდულ ცხრილში არსებულ ინერტულ აირებს **ნეონს, არგონს, კრიპტონსა და ქსენონს**. თითოეული მათგანის ატომის გარე შრეში რვა-რვა ელექტრონია, რის გამოც ეს აირები სხვა ნივთიერებებთან რეაქციაში არ შედის და ახალ ქიმიურ ნივთიერებებს არ წარმოქმნის.

სხვანაირად იქცევა ატომები, რომელთა გარე შრეში **8-ზე** ნაკლები რაოდენობის ელექტრონებია. ისინი ცდილობს გაუერთიანდეს სხვა ატომებს და მათგან გადმოიბიროს ელექტრონები საკუთარ გარე შრეში არსებული ატომების რაოდენობის რვამდე შესავსებად.

მაგალითად, წყლის **H₂O** მოლეკულა შედგება წყალბადის ორი და ჟანგბადის ერთი ატომისაგან (ნახ.დ2.4,ა).

ნახ.დ2.4,ა-ს მარცხენა მხარეზე ცალ-ცალკეა გამოსახული წყალბადის ორი და ჟანგბადის ერთი ატომი. ჟანგბადის ატომის გარე ორბიტაზე არსებობს **6** ელექტრონი და ამ ატომის მახლობლად იმყოფება წყალბადის ორი ატომის ორი ელექტრონი. ჟანგბადს გარე ორბიტაზე არსებული ელექტრონების რაოდენობის სანუკვარ რვაზე შეესაყვებად სწორედ ორი ელექტრონი აკლია და იგი ამ მიზანს მიაღწევს წყალბადის ზემოთ აღნიშნული ორი ატომის მიერთებით.

ანალოგურ მდგომარეობაშია წყალბადის ატომები. მათ გარე ორბიტის შესავსებად შვიდ-შვიდი ელექტრონი სჭირდება. წყალბადის პირველ (ზედა) ატომს შეუძლია **6** ელექტრონი ჟანგბადის ატომის გარე ორბიტიდან, ხოლო **1** ატომი მეორე წყალბადის გარე ორბიტიდან მიიღოს. ამის შედეგად მის გარე ორბიტაზე ელექტრონების რაოდენობა **8**-ის ტოლი გახდება. ასევე შეუძლია მოიქცეს წყალბადის მეორე ატომმა და მივიღებთ **ნახ.დ2.4,ა** ნახაზის მარჯვენა ნაწილში გამოსახულ წყლის მოლეკულას.

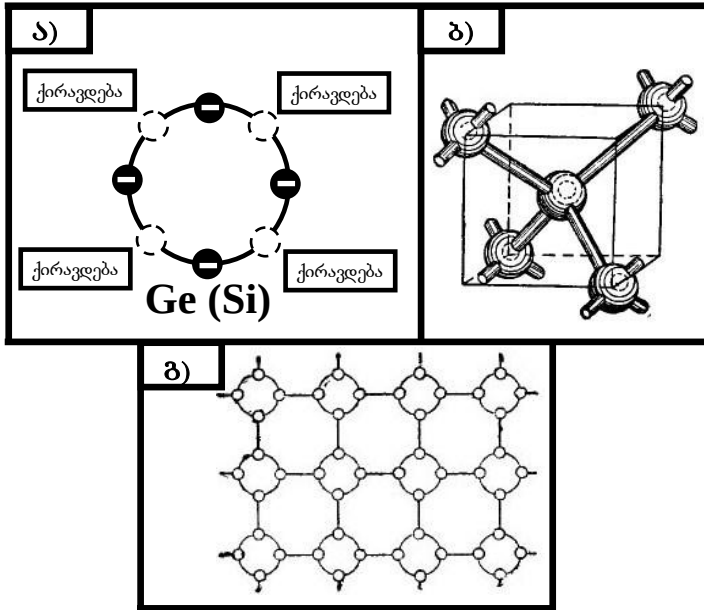
ნახ. **დ2.4,ბ**-ზე ნაჩვენებია ნატრიუმისა და ქლორის ატომების შეერთების პროცესი, რომლის შედეგადაც მიიღება ნატრიუმის ქლორიდი, რომელიც ჩვეულებრივ საჭმელი მარილია.

ამ შემთხვევაშიც რეაქციაში მონაწილე თითოეული ატომი მეორე ატომისაგან იღებს მისთვის საჭირო ელექტრონს: ნატრიუმი საკუთარ ერთადერთ ელექტრონს მიუერთებს ქლორის **7** ელექტრონს და იმავედროულად საკუთარი გამგებლობაში გადაიყვანს ქლორის შვიდივე ელექტრონს. ამის შემდეგად ორივე ატომის გარე შრეზე ელექტრონების რაოდენობა რვის ტოლი გახდება, რითაც სრული თანხმობა და კეთილდღეობა მიიღწევა!

დ.2.3. ატომების ვალენტობა

ატომები, რომელთა გარე ორბიტაზე **6** ან **7** ელექტრონია, ცდილობს მიუერთოს **1** ან **2** ელექტრონი. ასეთ ატომებზე ამბობენ, რომ ისინი ერთ- ან ორვალენტიანებია. ატომის გარე ორბიტაზე თუ **1,2** ან **3** ელექტრონია, მაშინ იგი მათ გაცემას ცდილობს და იგი შესაბამისად ერთ-, ორ- ან სამვალენტიანად ითვლება.

ატომის გარე ორბიტაზე **4** ელექტრონის არსებობისას იგი ცდილობს ისეთ ატომთან გაერთიანდეს, რომლის გარე შრეზეც ასევე **4** ელექტრონია. სწორედ ამიტომ ერთიანდება ტრანზისტორების დასამზადებლად გამოყენებული **გერმანიუმის** და **სილიციუმის** ატომები. ამ შემთხვევაში ატომებს ოთხვალენტიანებს უწოდებენ (გერმანიუმისა და სილიციუმის ატომები სხვა, მაგალითად, ჟანგბადისა და წყალბადის ატომებთანაც ერთიანდება, მაგრამ ეს შეერთებები ჩვენთვის არაა საინტერესო).



ნახ. 2.5. გერმანიუმის (სილიციუმის) ატომი (ა), ალმასისებური კრისტალური სტრუქტურა (ბ), გერმანიუმის კრისტალური ბრტყელი სტრუქტურა (გ)

ნახ. 2.5, ა-ზე ნაჩვენებია თავის მსგავს ატომთან გაერთიანების მსურველი გერმანიუმის ან სილიციუმის ატომი. ელექტრონებს შორის პუნქტურული წრეწირები გამოსახავს ადგილებს, რომლებშიც შეიძლება მოხდეს მეზობელი ატომის ოთხი ელექტრონი.

2.4. ნახმარებამტარების კრისტალური სტრუქტურა

გერმანიუმისა და სილიციუმის ატომები პერიოდულ ცხრილის იმ ჯგუფშია მოთავსებული, რომელშიც შედის ნახშირბადი. ამიტომ ისინი გაერთიანების დროს წარმოქმნის ალმასისებურ კრისტალურ სტრუქტურას, რომლის გამარტივებული გამოსახულება **2.5, ბ** ნახაზზეა წარმოდგენილი.

გერმანიუმის ერთი ატომი კუბის ცენტრში, ხოლო დანარჩენი **4** ატომი – კუბის წვეროებშია განთავსებული. კუბის ცენტრში განთავსებული ატომი საკუთარი სავალენტო ელექტრონებით უახლოეს მეზობლებთანაა დაკავშირებული. კუთხური ატომები საკუთარ სავალენტო ელექტრონებს აძლევს ცე-

ნტრში განთავებულ და მეზობელ ატომებს, რომლებიც ნახაზზე ნაჩვენებია არ არის. ამგვარად, გარე ორბიტები რვა-რვა ელექტრონებამდეა შევსებული. კრისტალურ გისოსში, რა თქმა უნდა, არავითარი კუბი არ არსებობს - იგი ნახაზზე ატომების მოცულობითი განლაგების ნათლად გაგებისთვისაა ნაჩვენები.

ნახევარგამტარების აღწერის მაქსიმალურად გამარტივებისათვის კრისტალური მესერი შეიძლება არა სივრცულად (იხ. ნახ. **დ2.5ბ**), არამედ ბრტყელი სახითაც გამოვსახოთ (ნახ. **დ2.5გ**).

ასეთ კრისტალში ყველა ელექტრონი საკუთარი სავალენტო კავშირებით ატომებთან მჭიდროდაა მიბმული და თავისუფალი ელექტრონები უბრალოდ არ არსებობს. მათი არარსებობის გამო საქმე თითქოს იზოლატორთან უნდა გვქონდეს, მაგრამ სინამდვილეში ეს ასე არ არის.

დ.2.5. გამტარობის სახეები

საქმე ისაა, რომ ტემპერატურის ზემოქმედებით ზოგიერთი ელექტრონი ახერხებს მოწყდეს საკუთარ ატომებს და დროის გარკვეული მონაკვეთის განმავლობაში ბირთვთან კავშირს თავი დააღწიოს. ამიტომ გერმანიუმის კრისტალში ყოველთვის არსებობს მცირე რაოდენობის თავისუფალი ელექტრონები, რომლებითაც შეიძლება წარმოიშვას ელექტრული დენი. რამდენი თავისუფალი ელექტრონი შეიძლება არსებობდეს გერმანიუმში ნორმალურ პირობებში?

10^{10} (ათ მილიარდ) ატომში შეიძლება არსებობდეს ორზე არაუმეტესი თავისუფალი ელექტრონი, ამიტომ გერმანიუმში ცუდი გამტარი, ანუ, ნახევარგამტარია. ამავე დროს უნდა აღინიშნოს, რომ სულ რაღაც ერთ გრამი გერმანიუმი შეიცავს **10^{22}** , ე.ი. **$10^3 \cdot 10^{18}$** ანუ ათას კვინტილიონ ატომს, რის გამოც მასში შეიძლება არსებობდეს დაახლოებით ორი ათასი მილიარდი თავისუფალი ელექტრონი. ეს საკმარისი არ არის დიდი დენის წარმოსაქმნელად, რადგან **1** ამპერი დენის დროს წამში გადის **1** კულონი ელექტრული მუხტი, ანუ **$6 \cdot 10^{18}$** (ექვსი კვინტილიონი) ელექტრონი. სამაგიეროდ თბური მოძრაობის წყალობით გერმანიუმს მაინც აქვს **საკუთარ გამტარობად** წოდებული მცირე გამტარობა.

ტემპერატურის ამაღლებით ელექტრონები იძენს დამატებით ენერგიას და ამის შედეგად ზოგიერთი ელექტრონი ახერხება საკუთარი ატომებისაგან მოწყვეტას. ისინი გადაიტყევა თავისუფალ ელექტრონებად და გარე ელექტრული ველის არარსებობისას კრისტალის თავისუფალ სივრცეში ქაოტურად მოძრაობს.

ელექტრონდაკარგულ ატომებს მოძრაობა არ შეუძლია და თავისი ნორმალური მდგომარეობის მიმართ კრისტალურ მესერში ოდნავ ირხევა. ელექტრონდაკარგულ ასეთ ატომებს **დადებითი იონები** ეწოდება. შეიძლება ჩავთვალოთ, რომ საკუთარი ატომებისაგან მოწყვეტილი ელექტრონების ადგილებზე ჩნდება თავისუფალი ადგილები, რომლებსაც **ხვრელები** ეწოდება.

ელექტრონებისა და ხვრელების რაოდენობები ერთმანეთის ტოლია და ამიტომ ხვრელს შეიძლება მიიტაცოს მის ახლოს მოხვედრილი ელექტრონი. ამის შედეგად დადებითი იონი ხელახლა ხდება ნეიტრალური. ხვრელებთან ელექტრონების შეერთების პროცესს **რეკომბინაცია** ეწოდება.

ასეთივე სიხშირით ხდება ატომებისაგან ელექტრონების მოწყვეტა, ამიტომ კონკრეტულ ნახევარგამტარში ელექტრონებისა და ხვრელების საშუალო რაოდენობა მუდმივი სიდიდეა და გარე პირობებზე, უპირველეს ყოვლისა ტემპერატურაზეა დამოკიდებული.

ნახევარგამტარის კრისტალზე თუ მოვდებთ ძაბვას, მაშინ ელექტრონების მოძრაობა წესრიგდება და კრისტალში გაჩნდება დენი, რომელიც განპირობებული იქნება ელექტრონულ-ხვრელური (ე.ი. ჯამური) გამტარობით. ასეთი ნახევარგამტარი არ შეიძლება გამოვიყენოთ დიოდების, ტრანზისტორებისა და სხვა ელექტრონული ხელსაწყოების ასაგებად, რადგან მასში შეუძლებელია **p-n** გადასასვლელის ფორმირება. ამ გადასასვლელის ფორმირებისათვის აუცილებელია გამოვიყენოთ ორი სხვადასხვა ტიპის ნახევარგამტარი. ერთ-ერთ მათგანს უნდა ჰქონდეს მხოლოდ **p**-გამტარობისა (**p**-ნიშნავს **positive**-ს, ანუ დადებითს, ხვრელურს), სოლო მეორეს - **n**-გამტარობის (**n** ნიშნავს **nitve**-ს, ანუ უარყოფითს, ელექტრონულს).

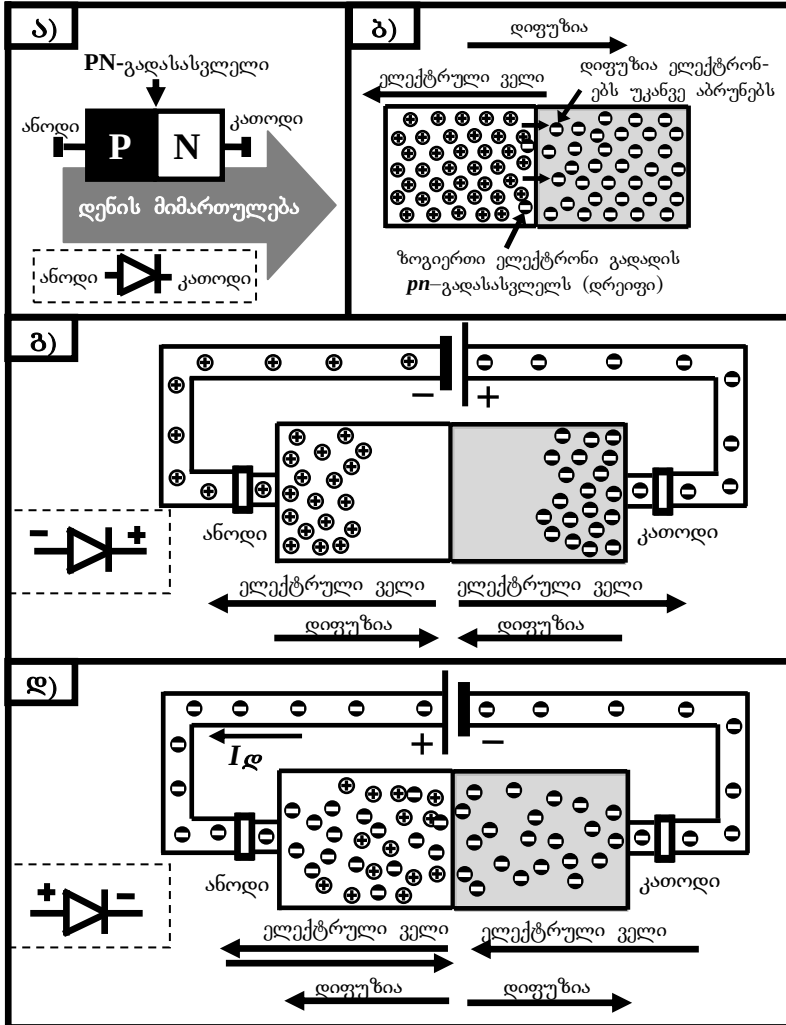
უმნიშვნელო რაოდენობის მინარევების მიუხედავად, მათი არსებობა მნიშვნელოვანწილად ცვლის ნახევარგამტარის თვისებებს და სხვადასხვა გამტარობის მქონე ნახევარგამტარების მიღების საშუალებას იძლევა.

დ.2.6. დიოდის მოწყობილობა და მუშაობა

ნახევარგამტარული მოწყობილობების ოჯახში **დიოდი** უმარტივესი ხელსაწყოა. ნახევარგამტარის, მაგალითად, გერმანიუმის ფირფიტის მარცხენა ნაწილში თუ შევიტანთ აქცეპტორულ, ხოლო მარჯვენა ნაწილში – დონორულ მინარევს, მაშინ აღნიშნულ ნაწილებში მივიღებთ შესაბამისად **p**-ტიპისა და **n** ტიპის მახევარგამტარებს. ფირფიტის შუა ნაწილში კი წარმოიშობა ე. წ. **pn** გადასასვლელი (ნახ. **დ.2.6.ა**).

ამ ნახაზის ქვედა ნაწილში პუნქტირითაა შემოხაზული სქემებზე დიოდის პირობითი აღნიშვნა.

ასეთ კრისტალში სხვადასხვა გამტარობის ორი ზონაა, რომლებიდანაც ორი გამომყვანი გამოდის. ამიტომ მიიღო ხელსაწყომ **დიოდის** სახელწოდება («დი» – ორს ნიშნავს).



ნახ. 2.6. ნახევარგამტარული დიოდის სქემები

p და n გამტარობებიანი ნახევარგამტარობების შეპირაპირების ადგილზე წარმოშობილი pn -გადასასვლელი ყველა დანარჩენი ნახევარგამტარული ხელსაწყოს საფუძველია. დიოდისაგან განსხვავებით, რომელსაც მხოლოდ ერთი ასეთი გადასასვლელი აქვს, **ტრანზისტორს** აქვს ორი, ხოლო **ტირისტორს** – სამი ასეთი გადასასვლელი.

დ.2.6.1. pn გადასასვლელი სიმშვიდის მდგომარეობაში

განცალკევებულად აღებული pn -გადასასვლელის, ჩვენს შემთხვევაში – **დიოდის**, შიგნით სიმშვიდის მდგომარეობაშიც მიმდინარეობს საინტერესო პროცესები (**ნახ. დ2.6,ბ**). ასეთი მოძრაობის გამო p მხარეზე გარკვეულ დონემდე იზრდება ნივთიერების სიმკვრივე. ისევე, როგორც სუნამოს სურნელი მთელ ოთახში ვრცელდება (რასაც დიფუზია ეწოდება), ასევე ნაწილაკებიც ცდილობს მთელ სივრცეში თანაბრად განაწილდეს, ამიტომ, ადრე თუ გვიან, ელექტრონები ხელახლა უბრუნდება n ზონას.

ელექტრონერგიის მომხმარებელთა უმრავლესობისათვის დენის მიმართულებას მნიშვნელობა არა აქვს - ნათურა ანათებს, უთო ცხელდება და ა.შ. დიოდისათვის დენის მიმართულება ძალიან დიდ როლს თამაშობს. სწორედ ამ თვისებას უზრუნველყოფს pn -გადასასვლელი. განვიხილოთ როგორ იქცევა დიოდი მასთან დენის მიერთების ორი შესაძლო შემთხვევის დროს.

დ.2.6.2. დიოდის უპშოშიმართულებით ჩართვა

ნახევარგამტარულ დიოდს თუ კვების წყაროს ისე მივუერთებთ, როგორც ეს **ნახ. დ2.6,გ**-ზეა ნაჩვენები, მაშინ მასში დენი არ გავა. ნახაზის თანახმად კვების წყაროს დადებითი პოლუსი მიერთებულია n , ხოლო უარყოფითი პოლუსი – p ზონასთან. ამის შედეგად ელექტრონები n ზონიდან მიისწრაფვის წყაროს დადებითი პოლუსისაკენ. თავის მხრივ p ზონის დადებით მუხტებს (ხვრელებს) იზიდავს კვების წყაროს უარყოფითი პოლუსი. ამიტომ, როგორც ნახაზიდან ჩანს, გადასასვლელში წარმოიქმნება სიცარიელე და მასში არ რჩება მუხტის მზიდები და უბრალოდ შეუძლებელია დენის წარმოქმნა.

კვების წყაროს ძაბვის გაზრდით იზრდება კვების წყაროს მიერ ელექტრონებისა და ხვრელების მიზიდვის ძალა და გადასასვლელში უფრო მცირდება მუხტის მზიდების რაოდენობა. ამიტომ დიოდის უკუჩართვის დროს დიოდში არ გადის დენი. ასეთი შემთხვევის დროს ამბობენ, რომ **დიოდი უკუძაბვითაა ჩაკეტილი**. პოლუსების სიახლოვეს ნივთიერების სიმკვრივის გაზრდა წარმოშობს **დიფუზიას** – მთელ მოცულობაში ნივთიერების თანაბრ-

ად განაწილებისკენ სწრაფვას, რაც მოხდება დიოდთან კვების ძაბვის მოხსნის შემდეგ.

ჩაკეტილ დიოდში მაინც გადის უმნიშვნელო სიდიდის დენი, რომელსაც **უკუდენი** ეწოდება. ამ დენს წარმოქმნის მუხტის არაძირითადი მზიდები, რომლებიც ძირითადი მზიდებივით, ოღონდ შებრუნებული მიმართულებით მოძრაობს. ბუნებრივია, რომ ასეთი მოძრაობას განაპირობებს უკუძაბვა. უმნიშვნელო რაოდენობის არაძირითადი მზიდები ასევე უმნიშვნელო სიდიდის უკუდენს წარმოქმნის.

კრისტალის ტემპერატურით იზრდება არაძირითადი მზიდების რაოდენობა, რაც ზრდის უკუდენის სიდიდე. ამ დენის სიდიდე შეიძლება იმდენად გაიზარდოს, დაარღვიოს **pn** გადასასვლელი. ამიტომ შეზღუდულია ნახევარგამტარული ხელსაწყოების – დიოდების, ტრანზისტორების, მიკროსქემების სამუშაო ტემპერატურის სიდიდე. გადახურებისაგან მძლავრი დიოდებისა და ტრანზისტორების დასაცავად საჭიროა გავითვალისწინოთ სითბოს არინების სპეციალური საშუალებები (ქულერები, რადიატორები და ა. შ.).

დ2.6.3. დიოდის პირდაპირი მიმართულებით ჩართვა

შეცვალოთ კვების წყაროს ჩართვის პოლარობა (ნახ.ნდ): მინუსი მიეერთოთ **n** ზონას (კათოდს), ხოლო მინუსი – **p** ზონას (ანოდს). ასეთი ჩართვის დროს **n** ზონიდან ელექტრონებს განდევნის ბატარეის მინუსოვანი პოლუსი და ისინი დაიწყებს მოძრაობას **pn** გადასასვლელისაკენ. ზონის დადებითად დამუხტულ ზვრელებს **p** ზონიდან განდევნის ბატარეის პლუსოვანი პოლუსი. მამასადაძე, ელექტრონები და ზვრელები ურთიერთშემხვედრი მიმართულებით ამოძრავდება.

pn გადასასვლელთან თავს მოიყრის სხვადასვა პოლარობის ნაწილაკი და მათ შორის წარმოიქმნება ელექტრული ველი. ამიტომ ელექტრონები გადალახავს **pn** გადასასვლელს და გზას **p** ზონის გავლით გააგრძელებს. ამ დროს მათი მცირე ნაწილი რეკომბინირდება ზვრელებთან, მაგრამ დიდი ნაწილი გაეშურება ბატარეის პლუსოვანი პოლუსისაკენ, რის შედეგადაც დიოდში გავა **I_d** დენი (იხ .ნახ. **დ2.6.დ**)

ამ დენს ეწოდება **პირდაპირი დენი**. მის მაქსიმალურ სიდიდეს განსაზღვრავს დიოდის ტექნიკური მონაცემები. პირდაპირი დენის სიდიდე თუ გადააჭარბებს ამ მაქსიმალურ მნიშვნელობას, მაშინ წამოიჭრება დიოდის მწყობრიდან გამოსვლის საშიშროება. ნახაზზე პირდაპირი დენის მიმართულება ემთხვევა საერთოდ მიღებულ მიმართულებას, რომელიც ელექტრონების მოძრაობის საწინააღმდეგოა.

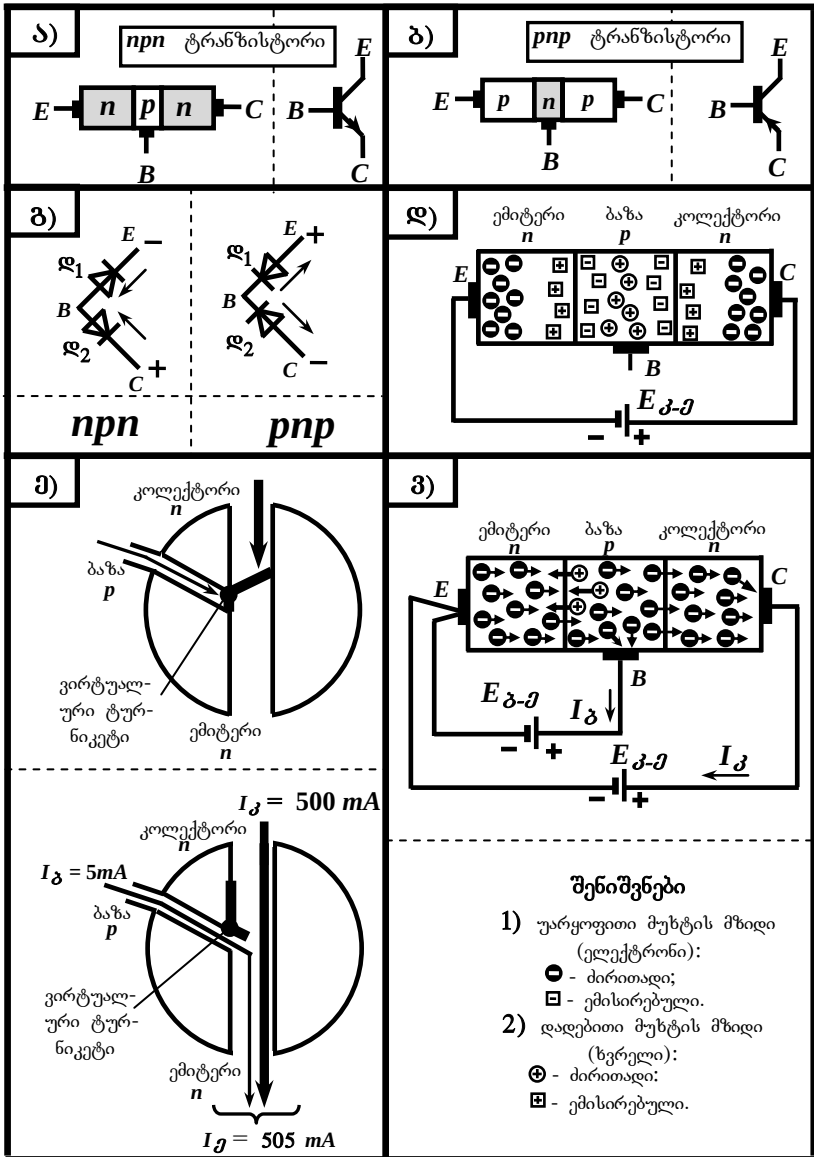
პირდაპირი მიმართულებით დიოდის ჩართვისას მცირეა დიოდის წინაღობა. ეს წინაღობა მრავალჯერ იზრდება დიოდის უკუმიმართულებით ჩართვისას და მასში იმდენად უმნიშვნელო სიდიდის დენი გადის, რომ იგი შეიძლება უგულებელვყოთ. საბოლოოდ შეიძლება დაეასკვნათ, რომ დიოდი იქცევა მექანიკური ვენტილივით, რომელიც წყალს ერთი მიმართულებით ატარებს, ხოლო მეორე მიმართულებით კი არა. ამ თვისების გამო დიოდს **ნახევარგამტარული ვენტილი** ეწოდება.

დ.2.7. ბიპოლარული ტრანზისტორის მოწყობილობა და მუშაობა

ზემოთ განხილული ნახევარგამტარული დიოდი თუ ერთი $p-n$ გადასასვლელისაგან შედგებოდა, ტრანზისტორში ამ გადასვლელების რაოდენობა ორის ტოლია. ამიტომ ნახევარგამტარული დიოდი შეიძლება განვიხილოთ ან როგორც ტრანზისტორის წინაპარი, ან როგორც მისი ნახევარი ნაწილი. ბიპოლარული ტრანზისტორის აგებულება ძალიან ჰგავს პურის ორი ნაჭრისაგან დამზადებული სენდვიჩის აგებულებას. პურის ნაჭრების ფუნქციას ტრანზისტორში ასრულებს გარკვეული (n ან p) ნახევარგამტარული მასალისაგან დამზადებული ფირფიტები, ხოლო შიგთავსის ფუნქციას – საწინააღმდეგო ტიპის ნახევარგამტარული მასალისაგან დამზადებული ფირფიტა. მაგალითად, პურის ნაჭრების შესაბამისი ფირფიტები თუ n ტიპის ნახევრისაგანაა დამზადებული, მაშინ შიგთავსის დასამზადებლად გამოყენებული იქნება p ტიპის ნახევარგამტარისაგან დამზადებული ფირფიტა და ასეთ ტრანზისტორს მისი შემადგენელი შრეების განთავსების თანამიმდევრობის შესაბამისად npn ტიპის ტრანზისტორი ეწოდება. ზემოთ აღნიშნული ტიპის ნახევარგამტარებს თუ შეეცვლით საწინააღმდეგო ტიპის ნახევარგამტარებით მივიღებთ pnp ტიპის ტრანზისტორს.

npn ტიპის ტრანზისტორის აგებულება **დ.2.7,ა** ნახაზზე, ხოლო pnp ტიპის ტრანზისტორი – **დ.2.7,ბ** ნახაზზეა გამოხაზული. ამ ნახაზების მარჯვენა ნაწილებში ნაჩვენებია შესაბამისი ტრანზისტორების პირობითი აღნიშვნები. აღნიშნული ნახაზების თანახმად, შიგთავსს ეწოდება **ბაზა**, ხოლო ამ შიგთავსის შემოწმებებს – ემიტერი და კოლექტორი. აქვე ხაზგასმით უნდა აღვნიშნოთ, რომ **ტრანზისტორის ნორმალურად მუშაობისათვის ბაზის სისქე გაცილებით ნაკლები უნდა ემიტერისა და კოლექტორის სისქეზე.**

აღრე ნახევარგამტარულ მასალად გამოიყენებოდა გერმანიუმი, მაგრამ უკეთესი ტექნიკური მახასიათებლების გამო დღეს უმეტესწილად სილიციუმისაგან დამზადებული ტრანზისტორები გამოიყენება. გერმანიუმის გამოყენებისას თუ უფრო ტექნოლოგიური იყო pnp ტიპის ტრანზისტორებ-



ნახ. ლ2.7. ტრანზისტორის აგებულებისა და მუშაობის პრინციპის მაილუსტრირებული ნახაზები

ის წარმოება, სილიციუმის გამოყენების დროს უფრო ტექნოლოგიური გაზ-და **npn** ტიპის ტრანზისტორების წარმოება; ამიტომ დღეისათვის ყველაზე გავრცელებულია **npn** ტიპის კაჟბადური ტრანზისტორები და ჩვენ სწორედ მას განვიხილავთ. ყველაფერი, რასაც ვიტყვით **npn** ტრანზისტორებზე, სამართლიანი იქნება **pnp** ტრანზისტორებისთვისაც, ოღონდ საჭიროა შევცვალოთ ტრანზისტორისა კვების პოლარობა.

ტრანზისტორის მუშაობაში გარკვევისათვის გავიხსენოთ ელექტრონების, ხვრელების, დონორებისა და აქცეპტორების რაობა.

ტრანზისტორების აგებულება და პირობითი გამოსახულებები **დ2.7,ა,ბ** ნახაზებზეა ნაჩვენები; **დ2.7,გ** ნახაზზე მათში არსებული **pn**-გადასასვლელე-ბი დიოდების სახითაა წარმოდგენილი. იგი დაგვეხმარება ტრანზისტორში მიმდინარე პროცესების ნათლად გააზრებისათვის. დაწვრილებით გავეცნოთ **npn** ტიპის ტრანზისტორის შინაგან სამყაროს, რომელიც **დ2.7,დ** ნახაზზეა წარმოდგენილი. მასზე კვების წყაროს პოლუსები ისეა მიერთებული, როგორც ეს ხდება რეალურ სქემებში არსებული ტრანზისტორების დროს. ამ შემთხვევაში ბაზა-ემიტერის გადასასვლელი (ნახაზ **დ2.7,ბ** ნაჩვენები **დ1** დიოდი) გაღებულია და მასში გავა მარცხნიდან მარჯვნივ მოძრავი ელექტრონები. ბაზის გავლის შემდეგ ეს ელექტრონები დაეჯახება ბაზა-ემიტერის დაკეტილ გადასასვლელს (**7,ბ** ნახაზზე ნაჩვენებ დაკეტილ **დ2** დიოდს), რომელიც შეაჩერებს ამ მოძრაობას: ელექტრონების მოძრაობის გზა დაკეტილია.

კვების წყაროს პოლარობის შეცვლისას დაიკეტება ბაზა-ემიტერის გადასასვლელი (**დ2.7,ბ** ნახაზის **დ1** დიოდი), ხოლო გაიღება – ბაზა-კოლექტორის გადასასვლელი (**დ2.7,ბ** ნახაზის **დ2** დიოდი) და მდგომარეობა არ შეიცვლება: დაკეტილი იქნება ელექტრონების მოძრაობის გზა.

საბოლოოდ შეიძლება დავასკვნათ, რომ ტრანზისტორში დენი არ გავა ემიტერსა და კოლექტორზე ნებისმიერი პოლარობის ძაბვის მოდების დროს.

მიუხედავად იმისა, რომ დაკეტილია ელექტრონების სამოძრაო გზა, მაინც მოიძებნება ტემპერატურის ზემოქმედებით «ძალმოცემული» ზოგიერთი მარდი ელექტრონი, რომელიც დაძლევს პოტენციურ ბარიერსა და იმოძრავეს დაკეტილ გზაზე. ამიტომ ტრანზისტორის ასეთი ჩართვის დროსაც ბაზიდან კოლექტორის მიმართულებით (ე. ი. **დ7,ბ** ნახაზზე ნაჩვენები დაკეტილი **დ2** დიოდის გავლით) მაინც იარსებებს **უმნიშვნელო დენი** (ემიტერიდან წამოსული დენი ბაზაში მნიშვნელოვნად შესუსტდება და კოლექტორის გავლით გააგრძელებს გზას). იმის გამო, რომ ამ დენის წარმოქმნაში მონაწილეობს ბაზა-კოლექტორზე წარმოშობილი პოტენციური ბარიერის გადამლახავი **ყველა თავისუფალი ელექტრონი**, ამიტომ მას **საწყისი გაჯერების დენი** ეწოდება. იგი უმართავია, არსებობს ყველა ტრანზისტორში და მცირე-

რედაა დამოკიდებული გარე ძაბვაზე; დასაშვებ ფარგლებში გარე ძაბვის მაქსიმალურად გაზრდისას იგი უმნიშვნელოდ იზრდება. სამაგიროდ აღნიშნული დენის სიდიდეზე მნიშვნელოვან როლს ასრულებს ტემპერატურა.

ტემპერატურის შემდგომი ამაღლება გაზრდის გაჯერების საწყის დენს, რომელიც დამატებით გააცხელებს ბაზა-კოლექტორის გადასასვლელს (**ღ2** დიოდს). ასეთ ტემპერატურულ არასტაბილურობას შეუძლია გამოიწვიოს სითბური გარღვევა და ტრანზისტორი მწყობრიდან გამოიყვანოს. ამიტომ საჭიროა მივიღოთ ტრანზისტორის გაგრილებისათვის საჭირო ზომები და მაღალი ტემპერატურის დროს ტრანზისტორზე არ მოვდოთ ზღვრული ძაბვები.

ზემოთ განხილულ სქემებში ბაზაზე არ იყო მოდებული ძაბვა. ტრანზისტორის ასეთი ჩართვა პრაქტიკულად არ გამოიყენება. აუცილებელია ბაზაზე მოდებული იყოს ემიტერის ძაბვაზე მცირე ისეთი პოლარობის ძაბვა, რომლის მეშვეობითაც პირდაპირ იქნება წანაცვლებული ბაზა-ემიტერის გადასასვლელი (ნახ. **ღ2.7,გ** ნახაზზე შესაბამისი **ღ1** დიოდი). ტრანზისტორის ასეთი სწორი ჩართვა **ღ2.7,ე** ნახაზზეა მოყვანილი.

დიოდის შემთხვევაში თუ ყველაფერი ძალიან მარტივადაა მოწყობილი – გალების შემდეგ მასში გადის დენი, ხოლო ტრანზისტორში სხვა მოვლენებიც ხდება. ემიტერულ დენს n გამტარობის მქონე E ემიტერს ელექტრონები შეაქვს p გამტარობის B ბაზაში (იხ. ნახ. **ღ2.7,ე**). ელექტრონების ნაწილი შეავსებს ბაზაში არსებულ ხვრელებს (მოხდება მათი რეკომბინაცია) და გაჩნდება ბაზის უმნიშვნელო I_{δ} დენი (იხ. ნახ. **ღ2.7,ე**). ვინაიდან **ბაზა თხელია**, ამიტომ **მცირეა მასში არსებული ხვრელების რაოდენობაც** და E ემიტერიდან ბაზაში შემოსული ელექტრონების მხოლოდ მცირე ნაწილის რეკომბინაცია მოხდება. დანარჩენი დიდი რაოდენობის ელექტრონები ბაზიდან ამოიღება.

ამგვარად, ბაზა-ემიტერის გადასასვლელზე (იხ. ნახ.**დ.3.7,ე**), ანუ ამ გადასასვლელით წარმოქმნილ **ღ1** დიოდზე (იხ. **ნახ.დ.3.7,გ**) მოდებული ძაბვის მცირე **ეა-ე** წყარო ეხმარება ელექტრონებს დაძლიოს უკუწანაცვლებული (დაკეტილი) ბაზა-კოლექტორის (**ღ2** დიოდის) პოტენციური ბარიერი და I_{κ} დენის სახით დაბრუნდეს E ემიტერში. ამას ეწოდება **ტრანზისტორული ეფექტი**, რომლის აღმოჩენისათვის **უ. შოკლიმ**, (**ჯ. ბარდინთან** და **უ. ბრაიტ-ენტან** ერთად) **1956** წელს მიიღო ნობელის პრემია. ეს ეფექტი სამეცნიერო ლიტერატურაში **შოკლის ტრანზისტორული ეფექტის** სახელით შევიდა.

შოკლის ტრანზისტორულ ეფექტის არსში გასარკვევად განვიხილოთ **ღ2.7,ვ** ნახაზი. ამ ნახაზის ზედა ნაწილში გამოხატული სქემა ახდენს **ღ327,დ** ნახაზზე გამოსახული ტრანზისტორის შინაგანი არხების მდგომარეობის ილუსტრირებას: ვირტუალური ტურნიკეტის ფრთებით თავისუფალ

ელექტრონებს გადაკეტილი აქვს სამოძრაო გზები და ტრანზისტორში დენი არ გადის.

დ.3.7.ე ნახაზის ქვემო ნაწილზე გამოსახული სქემა ახდენს **დ.3.7.ე** ნახაზზე გამოსახული ტრანზისტორის შიგნით მიმდინარე პროცესების ილუსტრირებას. პირდაპირ წანაცვლებულ **ბაზა-ემიტერში** გამავალი სუსტი I_b დენი ვირტუალური ტურნიკეტის მოკლე ფრთაზე ზემოქმედებით თითქოს «შეატრიალებს ტურნიკეტს» და გზას გაუხსნის I_b და I_c დენებს. სწორედ ამ ვირტუალური ტურნიკეტის მოქმედება ახდენს **შოკლის ტრანზისტორული ეფექტის ილუსტრირებას**. სუსტი დენი გზის გახსნაში ეხმარება მძლავრ დენს! ამის შემდეგ ყველაფერი კანონზომიერად გრძელდება: ერთმანეთს შეერწყმება I_b და I_c დენები და ტრანზისტორში გაივლის მძლავრი ემიტერული $I_e \approx I_b + I_c$ დენი. მიახლოების ნიშანი აქ იმის გამო დგას, რომ ბაზაში მცირე დანაკარგების გამო I_e დენი იმდენად უმნიშვნელოდაა ნაკლები $I_b + I_c$ დენზე, რომ ისინი შეიძლება თითქმის ერთმანეთის ტოლად ჩავთვალოთ.

დ.2.8. ტრანზისტორის მუშაობა საბასალეზო რეჟიმში

ტრანზისტორზე ძაბვას თუ არ მივაწოდებთ, ან ბაზისა და ემიტერის გამოყვანებს ერთმანეთთან შევავრთებთ, მაშინ $U_{ბ-ე}$ ძაბვა ნულის ტოლი გახდება და, აქედან გამომდინარე, არ იქნება ბაზის I_b დენი. ტრანზისტორი და-იკეტება, კოლექტორული (სწორედ ის საწყისი) დენი იმდენად უმნიშვნელო იქნება, რომ შეიძლება უგულვებელყოთ. ამ შემთხვევისას ამბობენ, რომ ტრანზისტორი იმყოფება **წაკვეთის** მდგომარეობაში, ე. ი. დაკეტილია.

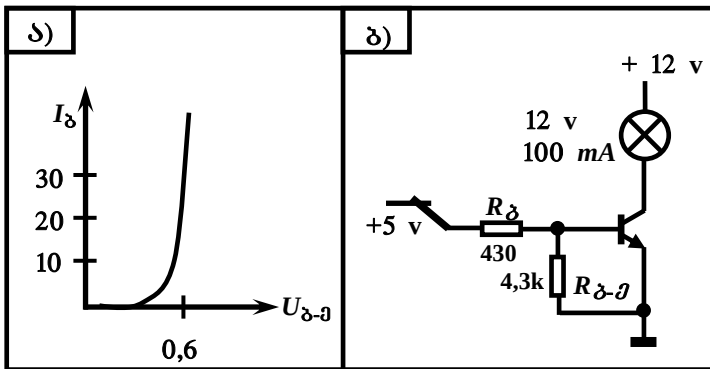
წაკვეთის საწინააღმდეგო მდგომარეობას **გაჯერების** მდგომარეობა ეწოდება. ეს ხდება ტრანზისტორის მთლიანად გაღებისას, როდესაც უფრო მეტად გაღება შეუძლებელია. ასეთი გაღების დროს კოლექტორ-ემიტერის უბნის წინაღობა უმნიშვნელოა და კოლექტორულ წრედში რეზისტორის გაუთვალისწინებლად ტრანზისტორის ჩართვისას იგი მყისიერად დაიწვება.

წაკვეთისა და გაჯერების მდგომარეობების არსში გასარკვევად შეიძლება გამოვიყენოთ **დ.2.7.ე** ნახაზის ქვედა ნაწილზე გამოსახული სქემა. აღნიშნულ მდგომარეობებებს შეესაბამება წარმოსახვითი ტურნიკეტის განაპირა მდგომარეობები. კერძოდ, **ტრანზისტორი იქნება წაკვეთის მდგომარეობაში**, თუ ტურნიკეტის ორივე (პატარა და დიდი) ფრთა სრულად ჩაკეტავს კონტროლირებად არხებს და პირიქით, **ტრანზისტორი იქნება გაჯერების მდგომარეობაში**, თუ ტურნიკეტის ორივე ფრთა სრულად გააღებს აღნიშნულ არხებს. პირველ შემთხვევაში აღნიშნული არხების წინააღობები მაქსიმალურია (თითქმის უსასრულობის ტოლია), ხოლო მეორე შემთხვევაში

- მინიმალური (თითქმის ნულის ტოლი). დანარჩენ შემთხვევებში ტრანზისტორი იქნება ნაწილობრივ ღია (არც წაკვეთისა და არც გაჯერების) მდგომარეობაში.

ამ მდგომარეობამდე ტრანზისტორის მისაყვანად საჭიროა არსებობდეს საკმარის მაღალი ბაზისური I_B დენი, რისთვისაც ბაზის-ემიტერის გადასასვლელზე მოდებული $U_{ბ-ე}$ ძაბვა **0,6...0,7** ვოლტის რანგის უნდა იყოს. შემზღუდავი რეზისტორის არარსებობისას ბაზი-ემიტერის გადასასვლელისათვის ასეთი სიდიდის ძაბვა ძალიან დიდია. მართლაც, ტრანზისტორის შესასვლელი მახასიათებელი (**ნახ.დ2.8,ა**) ძალიან ჰგავს დიოდის მახასიათებლის პირდაპირ შტოს.

ეს ორი (წაკვეთისა და გაჯერების) მდგომარეობა გამოიყენება ტრანზისტორის **საგასაღებო მდგომარეობაში (ციფრულ ტექნიკაში) მუშაობისას**, როდესაც ტრანზისტორი ასრულებს ჩვეულებრივი რელეს კონტაქტის როლს. **ანალოგურ ტექნიკაში** ტრანზისტორის გამოყენებისას, პირიქით, იღებენ სპეციალურ ზომებს გაჯერების მდგომარეობაში ტრანზისტორის გადასვლის გამოსარიცხავად.



ნახ. დ.2.8. ტრანზისტორის შესასვლელი მახასიათებელი (ა), საგასაღებო კასკადის სქემა (ბ)

გასაღების მდგომარეობაში მუშაობის ძირითადი არსი ისაა, რომ ბაზის მცირე დენი მართავს კოლექტორის მასზე რამდენიმე ათეულჯერ მეტ დიდ დენს. მიუხედავად იმისა, რომ კოლექტორის დიდი დენი ენერგიის გარე წყაროდან მიიღება, **დენის მიხედვით გაძლიერების** ფაქტი მაინც გვაქვს. მარტივი მაგალითი: მცირე მიკროსქემას შეუძლია დიდი ნათურის ან ძრავის ჩართვა.

საგასაღებო რეჟიმში ტრანზისტორის ასეთი გაძლიერების სიდიდის განსაზღვრისათვის გამოიყენება **«დიდი დენის რეჟიმში დენის მიხედვით გაძლი-**

ერების β კოეფიციენტი». საგასაღებო რეჟიმში მუშაობისას ეს კოეფიციენტი არავითარ შემთხვევაში არ არის **10...20-ზე** ნაკლები.

β განისაზღვრება, როგორც კოლექტორის შესაძლო მაქსიმალური დენის ფარდობა ბაზის შესაძლო მინიმალურ დენთან. სიდიდე უგანზომილებოა და გვიჩვენებს «თუ რამდენჯერაა დიდი»:

$$\beta \geq \frac{I_{\text{კmax}}}{I_{\text{ბმინ}}} . \quad (1)$$

დიდი უბედურება არ იქნება, დენის სიდიდე მოთხოვნილზე მეტი რომ იყოს: ტრანზისტორი გავჯერებულ მდგომარეობაშია (ნახ **დ2.7,ე**-ზე ვირტუალური ტურნიკეტი ბოლომდეა შეტრიალებული, ე.ი. მთლიანად აქვს გაღებული არხები) და ამიტომ იგი უფრო მეტად ვერ გაიღება. ჩვეულებრივი ტრანზისტორების გარდა საგასაღებო რეჟიმში მუშაობისათვის გამოიყენება «დარლინგტონური» ანუ შედგენილი ტრანზისტორები, რომელთა «**სუპერ ბეტა**» შეიძლება **1000**-ის ტოლი და უფრო მეტიც იყოს.

საგასაღებო კასკადის განხილა უსაბუთო რომ არ გამოგვივიდეს, განვიხილოთ **დ2.8,ბ** ნახაზზე ნაჩვენები საგასაღებო კასკადის მუშაობა.

კასკადი დანიშნულებაა ჩართოს და ამორთოს **ნათურა**. ცხადია, დატვირთვად ნათურის ნაცვლად შეიძლება გამოვიყენოთ ნებისმიერი ელექტრული ხელსაწყო: რელე, ელექტროძრავა, ელექტროქურა და ა. შ. ამოცანის თავისებურებაა ის, რომ ნათურის სრული ვარვარებისათვის საჭიროა სათანადოდ შევირჩიოთ ბაზის წრედში ჩართულ რეზისტორის წინააღობის სიდიდე.

ასეთი ნათურები გამოიყენება, მაგალითად, ავტომობილში ხელსაწყოთა დაფის გასანათებლად. **1,5** ამპერიანი **KT815** ტრანზისტორი ჩვენი ხელსაწყოსათვის სრულიად საკმარისია.

ყველაზე საინტერესოა ის ფაქტი, რომ გამოთვლებში ძაბვას ყურადღება არ ექცევა და მხოლოდ პირობა (**1**)-ის დაცვა მოწმდება. ამიტომ ნათურა შეიძლება იკვებებოდეს **200** ვოლტი ძაბვით, ხოლო ტრანზისტორის ბაზის წრედი იმართებოდეს **5** ვოლტი კვების მქონე მიკროსქემით. ჩვენს მაგალითში მიკროსქემა არ არსებობს და ბაზის წრედი იმართება კონტაქტით, რომელზედაც მოდებულია **5** ვოლტი ძაბვა. ნათურის კვების ძაბვაა **12** ვოლტი და იგი მოიხმარს **100** მილიამპერი დენს. ივარაუდება, რომ $\beta=10$. ბაზა-ემიტერის გადასასვლელზე ძაბვის ვარდნა $U_{\text{ბ-ე}}=0,6$ ვოლტს (იხ.ნახ. **დ2.8,ა**). ასეთი მონაცემების დროს:

▲ ბაზის დენის სიდიდე უნდა იყოს $I_{\text{ბ}}=I_{\text{კ}}/\beta=100/10=10$ მილიამპერი.

▲ ბაზის **R_ბ** რეზისტორზე მოდებული ძაბვა შეადგენს:

$$5V - U_{\text{ბ-ე}} = 5V - 0,6V = 4,4V.$$

▲ ომის კანონის თანახმად:

$$R = U / I = 4,4 \text{ ვოლტი} / 0,01 \text{ ამპერი} = 440 \text{ ომს.}$$

სტანდარტული ტრანზისტორების ჩამონათვლიდან ვირჩევთ **430** ომი წინააღობიან რეზისტორს და ამით მთავრდება გამოთვლის პროცესი. ამ პროცესის დროს არ გამოგვითვლია ბაზასა და ემიტერს შორის ჩართული **R_{ბ-ე}** რეზისტორის წინააღობა, რომლის დანიშნულება არის განრთული ღილაკის დროს საიმედოდ დაკეტოს ტრანზისტორი. ეს რეზისტორი რომ არ არსებობდეს ნებისმიერი დაბრკოლება ტრანზისტორზე აუცილებლად მოახდენდა ზეგავლენას. ამ მხრივ იგი შეიძლება დეტექტორული რადიომიმღების ანტენას შევადაროთ.

ტრანზისტორის საიმედოდ დასაკეტად, წაკვეთის მდგომარეობაში მის გადასაყვანად აუცილებელია ურთიერთტოლი იყოს ემიტერისა და ბაზის პოტენციალები. ჩვენი «სასწავლო სქემისათვის» უფრო მოსახერხებელი იქნებოდა ისეთი გადამრთველი კონტაქტი გამოგვეყენებინა, რომლითაც ნათურას ანთებისათვის მივუერთებდით **+5** ვოლტ ძაბვას, ხოლო ჩაქრობისათვის – მთელ კასკადს გადავრთავდით «მიწაზე».

ყველგან და ყოველთვის ამის ფუფუნება არ გვექნება. ამიტომ უფრო ადვილია **R_{ბ-ე}** რეზისტორის დახმარებით ერთმანეთს გაუუტოლოთ ბაზისა და ემიტერის პოტენციალები. ამ რეზისტორის ნომინალის გამოთვლა საჭირო არ არის. მისი წინააღობა **10-ჯერ** მეტი უნდა იყოს **R_ბ** რეზისტორის წინააღობაზე. პრაქტიკული მონაცემების თანახმად მისი სიდიდე **5...10** კილოომის ტოლი უნდა იყოს.

განხილული სქემა წარმოადგენს საერთო ემიტერიანი სქემის ნაირსახეობას. აქ უნდა აღინიშნოს შემდეგი ორი თავისებურება. **ჯერ ერთი**, ესაა მმართველ ძაბვად **+5** ვოლტი ძაბვის გამოყენება: სწორედ ასეთი ძაბვა გამოიყენება მაშინ, როდესაც საგასაღები კასკადი უერთდება ციფრულ მიკროსქემებს ანუ, უფრო ხშირად, მიკროკონტროლერებს. **მეორეც**, კოლექტორზე არსებული სიგნალი ბაზაზე არსებულ სიგნალის მიმართ ინვერტირებულია (ე.ი. შესასვლელი სიგნალი ინვერტირდება). კონტაქტით ბაზაზე **+5** ბაზაზე ძაბვის მიწოდებისას კოლექტორზე მოდებული ძაბვა თითქმის ნულამდე ვარდება. ამ დროს ვიზუალურად ნათურა არ ინვერტირდება: ბაზაზე თუ სიგნალი არსებობს, მაშინ ნათურა ანთია. შევნიშნავთ, რომ შესასვლელი შესასვლელი სიგნალი ინვერტირდება ტრანზისტორის ანალოგურ სქემებში გამოყენების დროსაც.

დანართი 3. ციფრული ელემტრონული სქემები

დ.3.1. ველის ტრანზისტორების აგებისა და ფუნქციონირების საკითხები

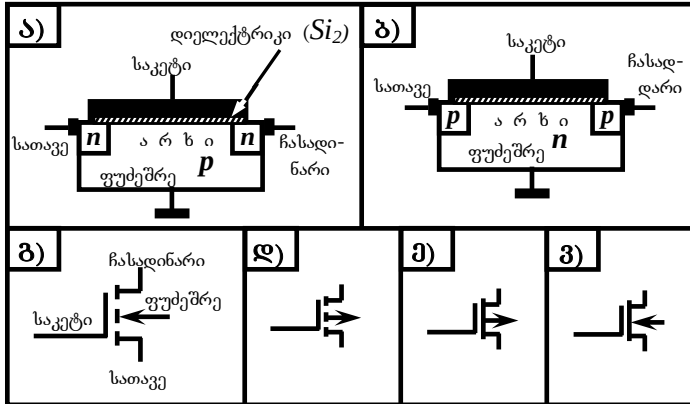
ციფრული ელექტრონული სქემების ასაგებად გამოყენებულ მასობრივად გამოიყენება **pn**-დიოდები, ბიპოლარული და ველის ტრანზისტორები. აღნიშნული ელემენტებიდან პირველი ორი მათგანის აგებისა და ფუნქციონირების პრინციპები მეტ-ნაკლებად სრულად განვიხილეთ დანართ 2-ში. ახლა შევხებით ველის ტრანზისტორების აგებისა და ფუნქციონირების პრინციპებს.

ველის ტრანზისტორი ნახევარგამტარული ხელსაწყოა, რომლის ორ გამომყვანს შორის არსებული უბნის წინააღმდეგობა იცვლება მესამე გამომყვანზე მოდებული პოტენციალით. **დ.3.1.ა** ნახაზზე მოყვანილია ველის ტრანზისტორის ერთ-ერთი ნაირსახეობა, რომელსაც **ლითონ-ჟანგეულ-ნახევარგამტარის**, ანუ შემოკლებით - **ლჟნ** ტიპის ტრანზისტორი ეწოდება. მის ასაგებად გამოყენებულია ორი ნახევარგამტარული უბნის მქონე კრისტალი, რომელთაგანაც ერთ-ერთი უბანი **n**, ხოლო მეორე - **p** ტიპისაა. ამ კრისტალს **ფუძეშრე** ეწოდება.

ფუძეშრის ერთ-ერთ უბანს ეწოდება **სათავე**, ხოლო მეორეს - **ჩასადინარი**. სათავე ფუძეშრისა ის უბანია, რომლიდანაც სათავეს იღებს მუხტის მზიდების ნაკადი, ხოლო ჩასადინარი - ის უბანი, რომელშიც აღნიშნული ნაკადი ჩაედინება. სათავესა და ჩასადინარს შორის არსებულ სივრცეს **არხი** ეწოდება. არხის ზემოთ განთავსებულია **საკეტად** წოდებული ლითონის ელექტროდი. იგი მთლიანად ფარავს არხს, ოღონდ მისგან დიელექტრიკის (ჩვეულებრივ კაჟბადის ორჟანგის) თხელი შრითაა იზოლირებული. ვინაიდან ხელსაწყო შეიცავს **ლითონის** საკეტს, მაიზოლირებული **ჟანგეულის** შრესა და **ნახევარგამტარის** ფუძეშრეს, ამიტომ მან მიიღო ლითონ-ჟანგეულ-ნახევარგამტარის ტიპის ხელსაწყოს სახელწოდება.

სამუშაო რეჟიმში დენი სათავიდან არხის მეშვეობით მიედინება ჩასადინარისაკენ. ეს დენი სათავისა და ჩასადინარისათვის მუხტის ძირითადი მზიდებისაგანაა წარმოქმნილი. მაგალითად, **დ.3.1.ა** ნახაზზე მოყვანილი ტრანზისტორში სათავედ და ჩასადინარად გამოყენებულია **n** ტიპის ნახევარგამტარი, რომელშიც მუხტის ძირითადი მზიდები ელექტრონებია და ამიტომ ამ ნახევარგამტარში ზემოთ აღნიშნულ დენი ელექტრონების მოწესრიგებული მოძრაობის შედეგად უნდა წარმოიქმნას. ნორმალურ პირობებში **p**-ტიპის ნახევარგამტარისაგან წარმოქმნილ არხში მცირე რაოდენობითაა თავისუფალი

(მოძრავი) ელექტრონები და ამიტომ მაღალია მისი წინააღობა. მდგომარეობა შეიცვლება საკეტზე ჩამოწეული ფუძეშრის მიმართ დადებით პოტენციალის მოღებით. ამ პოტენციალის წყალობით საკეტზე გაჩნდება დადებითი მუხტები, რომლის წყალობით ელექტრონები ფუძეშრის ფართო სივრციდან გადაინაცვლებს არხში და შეამცირებს მის წინააღობას.



ნახ. 3.1. ველის ნორმალურად დაკეტილი n -არხიანი (ა) და p -არხიანი (ბ) ტიპის **ლშე**-ტრანზისტორი, **ლშე**-ტრანზისტორების სტანდარტული აღნიშვნები (ბ, გ, დ, ე, ზ)

საკეტზე მოდებული ძაბვისათვის არსებობს გარკვეული ზღურბლური მნიშვნელობა, რომლის დროსაც მკვეთრად მცირდება არხის წინააღობა. საკეტზე მოდებული ძაბვის სიდიდე თუ ამ ზღურბლურ მნიშვნელობაზე ნაკლებია, მაშინ ძალიან დიდია არხის წინააღობა, რაც მნიშვნელოვნად ამცირებს მასში გამავალი დენის სიდიდეს და ამიტომ თვლიან, რომ **ტრანზისტორი დაკეტილია**. საკეტზე მოდებული ძაბვის სიდიდე თუ აღემატება ზღურბლურ მნიშვნელობას, მაშინ არხის წინააღობა უმნიშვნელო ხდება და ითვლება, რომ **ტრანზისტორი გაღებულია**.

ჩვენ მიერ აღწერილი ტრანზისტორზე ამბობენ, რომ იგი მუშაობს **გამდიდრების რეჟიმში**, რამდენადაც საკეტზე მოდებული ძაბვა ზრდის არხში ელექტრონების რაოდენობას, ე. ი. არხს **ელექტრონებით ადიდრებს**. ნორმალურად ამ ტრანზისტორის საკეტზე ძაბვა მოდებული არ არის, რის გამოც იგი დაკეტილია. ამიტომ მას ველის **ნორმალურად დაკეტილ ტრანზისტორსაც** უწოდებენ. იგი შეიძლება შევადაროთ რელეს კონტაქტს, რომელიც რელეს გრაგნილზე ძაბვის არარსებობისას წყვეტს წრეს.

არსებობს ველის ნორმალურად ღია ტრანზისტორებიც, რომლის საკეტზე დაბვის არარსებობის (ანუ, ნულოვანი დაბვის არსებობის) დროს არხს შედარებით დაბალი წინაღობა აქვს. ასეთ ტრანზისტორში, როგორც სათავისა და ჩასადინარის, ისე ფუძეშრის ასაგებად ერთი და იგივე ტიპის ნახევარგამტარული მასალა გამოიყენება. **ღ3.1.ა** ნახაზზე ნაჩვენებ ტრანზისტორში ფუძეშრისათვის გამოიყენება **p**, ხოლო სათავისა და ჩასადინარისათვის - **n** ტიპის ნახევარგამტარული მასალა. სამივეს შესაქმნელად თუ **n** ტიპის ნახევარგამტარული მასალას გამოიყენებთ, მაშინ მივიღებთ გაღარიბების რეჟიმში მომუშავე ველის ტრანზისტორს. ნორმალურად, ე. ი. საკეტზე **0**-ის ტოლი დაბვის არსებობისას მისი არხის წინაღობა უმნიშვნელოა და მასში დენი უმნიშვნელო დანაკარგით გაივლის ანუ **ტრანზისტორი ღიაა**. საკეტზე ზღურბლურ სიდიდეზე მეტი დაბვის მოდებისას არხიდან განიდევენება ელექტრონები, ე.ი. არხი ელექტრონებისაგან გაღარიბდება, მნიშვნელოვნად გაიზრდება მისი წინაღობა ე. ი. **ტრანზისტორი დაიკეტება**. ველის მამასადამე გაღარიბების რეჟიმში მომუშავე ტრანზისტორი **ნორმალურად** (საკეტზე დაბვის არარსებობისას) **დაკეტილია**.

ღ3.1.ა ნახაზზე ნაჩვენებ ტრანზისტორის კონფიგურაციის მქონე როგორც დაკეტილ, ისე ღია ველის ტრანზისტორებში დენს ელექტრონები წარმოქმნის და ამიტომ მათ **n-არხიანი ხელსაწყოები** ეწოდება. ამ ტრანზისტორების მუშაობის ჩვეულებრივი რეჟიმის დროს სადინართან შეფარდებით სათავეს პოტენციალი დადებითია (მაღალია). არსებობს **ველის p-არხიანი ტრანზისტორებიც**. მათში დენი ხერელური გამტარობის ხარჯზე წარმოიქმნება. ისინი **n-არხიანი ხელსაწყოებით** მუშაობს, ოღონდ იმ განსხვავებით, რომ ყველა დაბვას საწინააღმდეგო პოლარობა უნდა ჰქონდეს.

ღ3.1.ბ ნახაზზე მოყვანილია ველის ნორმალურად დაკეტილი **n-არხიანი ლშ6** ტრანზისტორის აგებულება.

არსებობს ორი (**n** და **p**) ტიპის არხი და ნორმალურ პირობებში შესაძლო ორი (ნორმალურად დაკეტილი და ნორმალურად ღია) მდგომარეობა. მათი კომბინაციით შეიძლება წარმოიქმნეს შემდეგი ოთხი ტიპის **ლშ6** ტრანზისტორი: **1. n-არხიანი ნორმალურად დაკეტილი** (გამდიდრების რეჟიმში მომუშავე) **ლშ6** ტრანზისტორი (ნახ. **ღ3.1.გ**); **2. p-არხიანი ნორმალურად დაკეტილი** (გამდიდრების რეჟიმში მომუშავე) **ლშ6** ტრანზისტორი (ნახ. **ღ3.1.დ**); **3. n-არხიანი ნორმალურად ღია** (გაღარიბების რეჟიმში მომუშავე) **ლშ6** ტრანზისტორი (ნახ. **ღ3.1.ე**); **4. p-არხიანი ნორმალურად ღია** (გაღარიბების რეჟიმში მომუშავე) **ლშ6** ტრანზისტორი (ნახ. **ღ3.1.ვ**).

ველის **ლშ6** ტრანზისტორებით აგებული სქემების სწრაფმოქმედებას ძირითადად განსაზღვრავს საკეტისა და სხვა ელექტროდებს შორის წარმოქმნილ ტევადობებთან სიდიდეები. ხელსაწყოს ერთი მდგომარეობიდან მე-

ორეში გადასვლამდე ამ ტევადობებმა უნდა მოასწოროს დამუხტვა და გან-
მუხტვა. სიტუაციას ისიც ართულებს, რომ ბიპოლარულ ტრანზისტორებთან
შედარებით ველის ტრანზისტორებს გამტარ მდგომარეობებში უფრო
მაღალი წინაღობები აქვს. ველის ტრანზისტორი, როგორც წესი, მისი ჩარ-
თვის წრედში არსებული ველის მეორე ტრანზისტორით იმართება, რაც
მნიშვნელოვნად ზრდის მისი ტევადობის დამუხტვის დროს. ამ მიზეზის გა-
მო **ლშნ** ტრანზისტორებით აგებული სქემები ზოგადად ბიპოლარული
ტრანზისტორებითა და დიოდებით აგებულ სქემებზე უფრო ნელმოქმედა.

დ.3.2. ლოგიკური ელემენტები

ლოგიკური ელემენტები ანუ **ვენტილები** წარმოადგენს ელემენტალურ
ლოგიკურ ფუნქციათა მარეალიზებელ დისკრეტულ მოწყობილობებს, რომ-
ლებიც რთული დისკრეტული მოწყობილობების ასაგებად საჭირო საელემენ-
ტო ბაზის შესაქმნელად გამოიყენება. მინიმალური რაოდენობის ლოგიკური
ელემენტების ერთობლიობას, რომლის გამოყენებითაც ნებისმიერი სირთულ-
ის დისკრეტული მოწყობილობის სინთეზია შესაძლებელი, **ლოგიკურ ელე-
მენტთა ფუნქციონალურად სრული სისტემა** ეწოდება.

ნებისმიერი სირთულის დისკრეტული მოწყობილობის სინთეზის თეორი-
ული პრობლემების გადასაწყვეტად გამოიყენება ლოგიკურ ელემენტების ფუ-
ნქციურად სრული სისტემა, რომელიც შედგება კონიუნქტორის (**და**-ელ-
ემენტის), დიზიუნქტორისა (**ან**-ელემენტისა) და ინვერტორისაგან (**არა**-
ელემენტისაგან), ე. ი. იგი **სამი ელემენტისაგან შემდგარი სისტემაა**. რაც
შეეხება რთული დისკრეტული მოწყობილობის პრაქტიკულ რეალიზებას, ამ
მიზნისათვის გამოიყენება **ერთი ლოგიკური ელემენტისაგან წარმოქმნილი
სრული სისტემა** და ეს ელემენტი შეიძლება იყოს **და-არა** ელემენ-ტი ან
ან-არა ელემენტი.

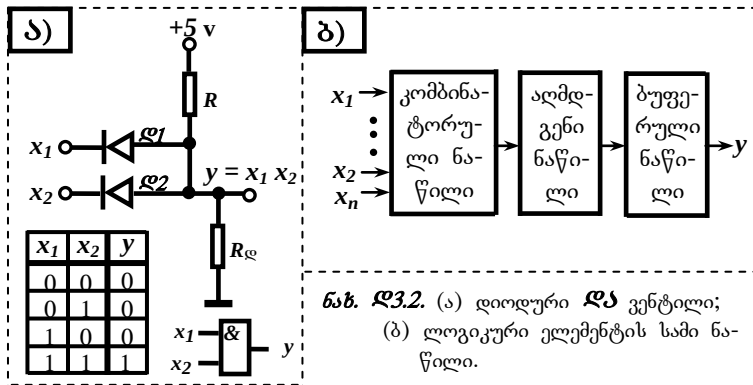
ზემოთ აღნიშნულიდან გამომდინარე, რთული ლოგიკური ფუნქციების მა-
რეალიზებელი დისკრეტული მოწყობილობები აიგება ლოგიკური ელე-
მენტებით. თავად ლოგიკური ელემენტები შეიძლება ავაგოთ ელექტრომაგნი-
ტური ელემენტების კონტაქტებით ან უკონტაქტო ელექტრონული ელემენ-
ტებით – დიოდებით ან ტრანზისტორებით. **დ4.2,ა** ნახაზზე მოყვანილია დი-
ოდებით აგებული **და**-ვენტილის სქემა. მის ორივე x_1 და x_2 შესასვლელზე
მაღალი (5 ვოლტის ტოლი) პოტენციალის, ე.ი. ლოგიკური სიგნალ I -ის
არსებობისას y გამოსასვლელზედაც იარსებებს ლოგიკური I . თუნდაც ერთ
შესასვლელზე ნულოვანი პოტენციალის (ლოგიკური 0 -ის) არსებობისას შე-
საბამისი დიოდი პირდაპირ წანაცვლდება, ე.ი. მისი წინაღობა თითქმის 0 -
ის ტოლი გახდება და გამოსასვლელზე დამყარდება 0 -თან ახლომდებარე

პოტენციალი (ლოგიკური 0). ამ სქემის მოქმედებას გამოხატავს **ღ3.2,ა** ნახაზზე მოყვანილი ჭეშმარიტობის ცხრილი, რომელიც **ღა**-ფუნქციას შეესაბამება.

დიოდური ვენტილის გამოყენება შეიძლება ზოგჯერ სასარგებლო იყოს, მაგრამ ლოგიკურ ელემენტად მის ფართოდ გამოყენებას ხელს უშლის მისთვის დამახასიათებელი შემდეგი ორი ნაკლი.

1. მის გამოსასვლელზე ფორმირებული პოტენციალი მგრძნობიარეა შესასვლელზე მოდებული პოტენციალების დონეთა უმნიშვნელო ცვლილებების მიმართ. ეს ნაკლი განსაკუთრებით მწვავედ მაშინ იჩენს თავს, როდესაც ერთ-ერთ შესასვლელზე გვაქვს ლოგიკური 0. ამ შემთხვევაში შესასვლელზე იდეალური ნულოვანი პოტენციალისაგან ნებისმიერი გადახრა ზუსტად ასეთივე გადახრას წარმოშობს მის გამოსასვლელზე. გარდა ამისა, გამოსასვლელზე ნულოვანი ძაბვისაგან დამატებით გადახრას განაპირობებს პირდაპირ წანაცვლებულ დიოდზე არსებული **არანულოვანი ძაბვის ვარდნაც**.

დიოდური ვენტის მიმდევრობით ჩართვისას ერთი ვენტილიდან მეორე ვენტილში შესასვლელი სიგნალის გავლისას რხევებისადმი ზემოთ აღწერილი მგრძნობიარობით გამოწვეული გადახრები იკრებება, რამაც შეიძლება სერიოზული დარღვევები გამოიწვიოს.



2. ვენტის მუშაობა დამოკიდებულია მის გამოსასვლელზე ჩართული მიმღების წინააღობაზე. **მაღალი დონის გამოსასვლელი დენის დროს** დენი ვენტის გამოსასვლელიდან მიმღებისაკენ ვენტის რეზისტორის გავლით მიედინება; რეზისტორზე ძაბვის ვარდნა გამოსასვლელზე პოტენციალს ამცირებს. ეს შემცირება მნიშვნელოვანია, რადგან შესასვლელზე დაბალი პოტენციალების დროს შესასვლელი წრედების გადატვირთვის თავიდან ასაცილებლად აღნიშნული რეზისტორის წინააღობა მნიშვნელოვანი უნდა იყოს. **მცირე**

დონის გამოსასვლელი დენის დროს დენი მიმდებარეობს ვენტილისაკენ არის მიმართული. ამ დენმა დაბალი პოტენციალის შესასვლელებში უნდა გაიაროს. ამან შეიძლება წარმოქმნას სიტუაცია, რომლის დროსაც ერთ შესასვლელს მოუხდება ბევრ სხვა ვენტილიდან მოსული დენის გატარება, რაც გარკვეულ სირთულესთან არის დაკავშირებული.

ზოგადად, დიოდური სქემებისადმი დამახასიათებელ ნაკლს განაპირობებს ის, რომ დიოდი **პასიური ხელსაწყოა**. ტრანზისტორები პირიქით **აქტიური ხელსაწყოებია** იმ თვალსაზრისით, რომ მათში დიდ სიგნალებს სუსტი სიგნალები მართავს.

დიოდური ვენტილების ზემოთ მოყვანილი ნაკლოვანებები შეგვიძლია **სპეციალური ტრანზისტორული სქემებით** აღმოვფხვრათ. კერძოდ, **პირველს ნაკლს** თავიდან ავიცილებთ ტრანზისტორული სქემით, რომელიც ვენტილის გამოსასვლელზე ფორმირებულ პოტენციალის დონეს დაუახლოვებს იდეალურ მნიშვნელობას; **მეორე ნაკლს** აღმოვფხვრით მიმდებისათვის განკუთვნილი დენისაგან ვენტილის შესასვლელების განმამხოლოებელი დამატებითი წრედის მეშვეობით.

ამ ორ დამატებით სქემას ვენტილის **აღმდგენი** და **ბუფერული ნაწილები** უწოდეს. საწყისმა დიოდურმა სქემამ კი მიიღო ვენტილის **კომბინაციური ნაწილის** სახელი, რადგან მისი საშუალებით შესასვლელ სიგნალთა სხვადასხვა კომბინაციები წარმოიშობა. დიოდური ვენტილის ამგვარად მოდერნიზებული სქემის ბლოკური გამოსახულება **ფ3.2,ბ** ნახაზზეა მოყვანილი. მისი სტრუქტურა შეიცავს როგორც დიოდებისაგან, ისე ტრანზისტორებისაგან აგებულ ნაწილებს. ვენტილების აგების ასეთმა ლოგიკამ **დიოდურ-ტრანზისტორული ლოგიკის (დტლ-ის)** სახელწოდება მიიღო.

ვენტილის სქემის **ფ3.2,ბ** ნახაზზე მოყვანილი პირობითი დაყოფა თითოეული ნაწილის მუშაობის განცალკევებულად განხილვის საშუალებას გვაძლევს. ამა თუ იმ კონკრეტული მიზნის მისაღწევად შეგვიძლია მარტო ბუფერული ან აღმდგენი ნაწილის მოდერნიზება მოვახდინოთ, ხოლო სხვა კომპონენტები უცვლელად დავტოვოთ. არსებობს ისეთი ვენტილებიც, რომელთა ასეთ სამ ნაწილად დაყოფა შეუძლებელია. ასეთია, მაგალითად, **უშუალო კავშირებიანი სქემების ოჯახში** შემავალი ვენტილები. მათში სამივე ფუნქციას ასრულებს განუყოფლად დაკავშირებული ტრანზისტორებისაგან შედგენილი სქემა.

ვენტილები გარკვეულ ოჯახებადაა დაყოფილი. თითოეულ ოჯახში გაერთიანებულია საერთო ტექნოლოგიით აგებული, მაგრამ სხვადასხვა ლოგიკური ფუნქციის შემსრულებელი ვენტილების ნაკრები. ამ ლოგიკურ ფუნქციებიდან ერთ-ერთი მათგანი წამყვანია და მასზე მახვილდება ყურადღება. ასეთ წამყვან ფუნქციად ყოველთვის აღებულია ისეთი ფუნქცია, რომელიც

დამოუკიდებლად წარმოქმნის ლოგიკური ფუნქციების ფუნქციურად სრულ სისტემას. **პოსტ-აბლონსკის** თეორემის თანახმად ასეთებია ლოგიკური **და-არა** და **ან-არა** ფუნქციები. პირველ მათგანს შეფერის ფუნქცია, ხოლო მეორე მათგანს – პირისის ისარს უწოდებენ. ლოგიკურ ოჯახში შეიძლება დავყოთ **ბიპოლარული ტრანზისტორებისაგან** აგებული ვენტილებისა და **ლშნ ტრანზისტორებისაგან** აგებული ვენტილების **კლასებად**. ვენტილების განხილვისას ოპერირებას ვახდენთ დაბალი და მაღალი დონის პოტენციალზე. ამ დროს საჭიროა შევთანხმდეთ მათ აღნიშვნებზე. დაბალ პოტენციალს თუ აღვნიშნავთ ლოგიკური **0**-ით, ხოლო მაღალ პოტენციალს – ლოგიკური **1**-ით, მაშინ გვექნება **დადებითი კონვენცია**, ხოლო პირიქით აღნიშვნის დროს – **უარყოფითი კონვენცია**.

ვენტილების დამახასიათებელი ძირითადი პარამეტრებია: **1) გამოსასვლელის მიხედვით განშტოების კოეფიციენტი**, რომელიც გვიჩვენებს ვენტილის გამოსასვლელთან მისაერთებელი ვენტილების მაქსიმალურ რაოდენობას; იგი განსაზღვრება გამოსასვლელში გამავალი დენის ძალის მნიშვნელობით, რომელიც აუცილებელია გამოსასვლელზე მნიშვნელოვანი გადახრის გარეშე ლოგიკური **0**-ისა და **1**-ის შესაბამისი პოტენციალების შესანარჩუნებლად; **2) შესასვლელის მიხედვით გაერთიანების კოეფიციენტი**, რომელიც გვიჩვენებს მოცემული ტიპის ვენტილის შესასვლელების რაოდენობას; **3) დაყოვნების დრო** ანუ **სიგნალის გავრცელების დაყოვნება**, რომელიც გვიჩვენებს ვენტილზე სიგნალების კომბინაციის მიწოდებიდან რა დროის გასვლის შემდეგ ფორმირდება შესაბამისი გამოსასვლელი სიგნალი. **4) დაბრკოლება-მდგრადობა**, რომელიც ახასიათებს ვენტილის უნარს გაუმკლავდეს ორი ლოგიკური მნიშვნელობების შესაბამისი სტანდარტული სიდიდეებიდან სიგნალის გადახრას; **5) სიმძლავრის განბნევა**, რომელიც წარმოადგენს მუშაობის დროს ვენტილის მიერ მოხმარებულ სიმძლავრეს;

დ3.3. ტრანზისტორულ-ტრანზისტორული ლოგიკა და მისი მოდიფიკაციები (მონტაჟური და სამსტაბილური ლოგიკები)

ტრანზისტორულ-ტრანზისტორული ლოგიკის (ტტლ-ის)

სახელწოდების ოჯახში შემავალი ლოგიკური ელემენტები მხოლოდ ბიპოლარული ტრანზისტორებითაა აგებული. მასში შემავალი ერთ-ერთი ვენტილი **დ3.3.ა** ნახაზზეა გამოსახული.

ვენტილის კომბინატორული ნაწილი შეიცავს მრავალემიტერულ T_1 ტრანზისტორს. ნახაზზე ნაჩვენებია ორი ემიტერი, თუმცა მათი რაოდენობა შეიძლება უფრო მეტიც იყოს. თითოეული შესასვლელი სიგნალი საკუთარ

ვენტილის აღმდგენი ნაწილი შედგება T_2 ტრანზისტორისა და ორი რეზისტორისაგან. T_2 -ის ბაზა T_1 -ის კოლექტორთანაა შეერთებული, ე.ი. T_1 -ის კოლექტორის დენი T_2 -ის ბაზურ დენს წარმოადგენს. როდესაც T_1 გაღებულია, მაშინ დენი მისი კოლექტორიდან დაბალი პოტენციალის მქონე ემიტერის ან ემიტერებისაკენ არის მიმართული. ეს მიმართულება იმ დენის მიმართულების საწინააღმდეგოა, რომელიც უნდა ჰქონდეს T_2 -ის ბაზის დენს ამ ტრანზისტორის ბაზა-ემიტერის გადასასვლელის პირდაპირ წასანაცვლებლად. ე.ი. **ყოველთვის, როდესაც T_1 ღიაა, დაკეტილია T_2 .**

T_1 -ის დაკეტილ მდგომარეობაში ყოფნისას მის ბაზაზე მოდებული $+5$ ვოლტის პოტენციალის გამო ბაზა-კოლექტორის გადასასვლელი პირდაპირაა წანაცვლებული. ამიტომ პირდაპირ წანაცვლებული **pn**-დიოდის მსგავსად იგი გამტარ მდგომარეობაში უნდა იყოს. ეს თავის მხრივ პირდაპირ წანაცვლებს T_2 -ის ბაზა-ემიტერსაც, ასე რომ T_2 აღმოჩნდება გაჯერებულ (გამტარ) მდგომარეობაში. T_2 ტრანზისტორის ამ ურთიერთსაწინააღმდეგო (წაკვეთისა და გაჯერების) მდგომარეობიდან თითოეული შესასვლელზე პირობების მთელი დიაპაზონისათვის შეიმჩნევა. ამ თვალსაზრისით T_2 ტრანზისტორის წრედი რეალურად ასრულებს სიგნალის აღმდგენის ფუნქციას.

ვენტილის ბუფერული ნაწილი T_3 ტრანზისტორისა R რეზისტორისაგან შედგება. T_3 -ის ბაზის პოტენციალს მართავს აღმდგენი ნაწილის T_2 ტრანზისტორი. T_2 -ის **გამტარ მდგომარეობაში ყოფნისას** მისი ემიტერი იღებს 0 -სა და $+5$ ვოლტს შორის არსებულ რაღაც დადებით მნიშვნელობას (კონკრეტული სიდიდე აღმდგენი ნაწილის ორ რეზისტორზეა დამოკიდებული). ეს თავის მხრივ პირდაპირ წანაცვლებს ბუფერული ნაწილის T_3 ტრანზისტორს და იგი გაიღება. ასეთ სიტუაციაში ვენტილის y გამოსასვლელზე გაჩნდება «მიწის» პოტენციალთან ახლომდებარე პოტენციალი.

მეორე შემხვევაში, როდესაც T_2 **არ ატარებს**, ნულის ტოლი აღმოჩნდება მის ემიტერზე მოდებული ძაბვა, რის გამოც T_3 -ის ბაზა-ემიტერის გადასასვლელი არ იქნება პირდაპირ წანაცვლებული და T_3 დაიკეტება. ამ სიტუაციაში ბუფერის კოლექტორული წრედის რეზისტორის წყალობით ვენტილის გამოსასვლელზე დამყარდება კვების $+5$ ვოლტთან ახლომდებარე პოტენციალი. გამოსასვლელზე პოტენციალის რეალური სიდიდე დამოკიდებულია R რეზისტორზე ძაბვის კარდნით და მას განსაზღვრავს ამ რეზისტორში გამავალი დატვირთვის დენი. განხილული **ტტლ**- ვენტილის ფუნქციონირების განმსაზღვრელი ჭეშმარიტობის ცხრილი **ღ3.3კ** ნახაზზეა მოყვანილი - იგი შესაბამება **ღა-არა** ფუნქციის ჭეშმარიტობის ცხრილს. ე. ი. განხილული ვენტილი წარმოადგენს **ღა-არა** ლოგიკურ ელემენტს. ამ ელემენტის პირობითი გამოსახულება **ღ3.3დ** ნახაზზეა ნაჩვენები. მის შესა-

სვლელზე მართო ერთი ემიტერის არსებობისას მივიღებთ **არა** ელემენტს (*ინვერტორს*).

ბუფერს უნდა შეედლოს მასთან მიერთებული სხვა ვენტილების სწორად მუშაობისათვის საჭირო სიდიდის დენის გატარება. **ტტლ**- ვენტილის შესასვლელზე მნიშვნელოვანი დენი მასზე დაბალი პოტენციალის არსებობის დროს შეინიშნება. ამ შემთხვევაში დენი მართული ვენტილის შესასვლელიდან მმართველი ვენტილის გამოსასვლელისაკენ არის მიმართული. ჩვენს მიერ განხილული სქემა დააკმაყოფილებს მმართველი ვენტილისადმი წაყენებულ მოთხოვნებს, თუ ბუფერულ T_3 ტრანზისტორს შეედლება გაატაროს მისი მართული ყველა შესასვლელიდან მოსული ჯამური და საკუთარი კოლექტორული რეზისტორიდან მოსული დენი.

განხილულ ვენტილში დაკეტილი T_3 -ის დროს ვენტილის გამოსასვლელებზე დაბალი პოტენციალიდან მაღალ პოტენციალზე გადასართველად **R** რეზისტორი გამოიყენება, რაც ზრდის სიგნალის გავრცელების დაყოვნებას. ვენტილის გამოსასვლელ ხაზსა და «მიწას» შორის ყოველთვის წარმოიშვება საგრძნობი პარაზიტული ტევადობა. **დაბალი პოტენციალი მაღალი პოტენციალით ვერ შეიცვლება ამ ტევადობის განმუხტვამდე, რაც აყოვნებს ამ პროცესს. მაღალი პოტენციალი დაბალი პოტენციალით გაცილებით სწრაფად იცვლება.**

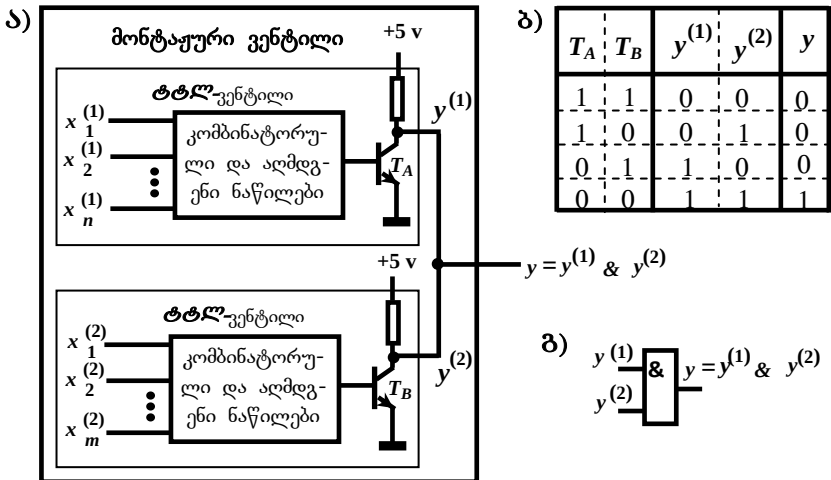
ტტლ-ვენტილების გადართვის სიჩქარის გასაზრდელად ბუფერულ ნაწილში არსებული პასიური **R** რეზისტორის ნაცვლად ხშირად ტრანზისტორი გამოიყენება. ეს **ტრანზისტორი გაიღება მაშინ, როდესაც ვენტილის გამოსასვლელებზე პოტენციალი მაღალი ხდება** და წარმოქმნის პარაზიტული ტევადობის სწრაფად დამმუხტველ დაბალიმიან წრედს. **დ3.3,ბ** ნახაზზე წარმოდგენილი ამგვარად მოდიფიცირებული **ტტლ**- ვენტილის სქემის ბუფერულ ნაწილს ეწოდება **აქტიური დატვირთვითი გამოსასვლელი კასკადი**. ამ ბუფერში გვაქვს T_H და T_L ტრანზისტორები. ამათგან T_H ტრანზისტორი განკუთვნილია ვენტილის გამოსასვლელებზე მაღალი დონის პოტენციალის, ხოლო T_L ტრანზისტორი, პირიქით – დაბალი დონის პოტენციალის ფორმირებისათვის.

T_2 -ის **დაკეტილი მდგომარეობის** დროს T_L -ის ბაზაზე მოდებულია «მიწის» დაბალი პოტენციალი, ხოლო T_H -ის ბაზაზე მაღალი პოტენციალი; ამიტომ T_H გამტარ მდგომარეობაშია, ხოლო T_L დაკეტილია.

T_2 -ის **გამტარი მდგომარეობის** დროს ორივე T_L და T_H ტრანზისტორების ბაზაზე ისეთი საშუალო სიდიდის პოტენციალია მოდებული, რომ იგი საკმარისია T_L ტრანზისტორის, მაგრამ არაა საკმარისი T_H ტრანზისტორის გასაღებად. T_H -ის მიმდევრობით მიერთებული დიოდი განკუთვნილია T_H -ის პოტენციალის დაახლოებით **0,7** ვოლტამდე გასაზრდელად. ეს უზრუნველ-

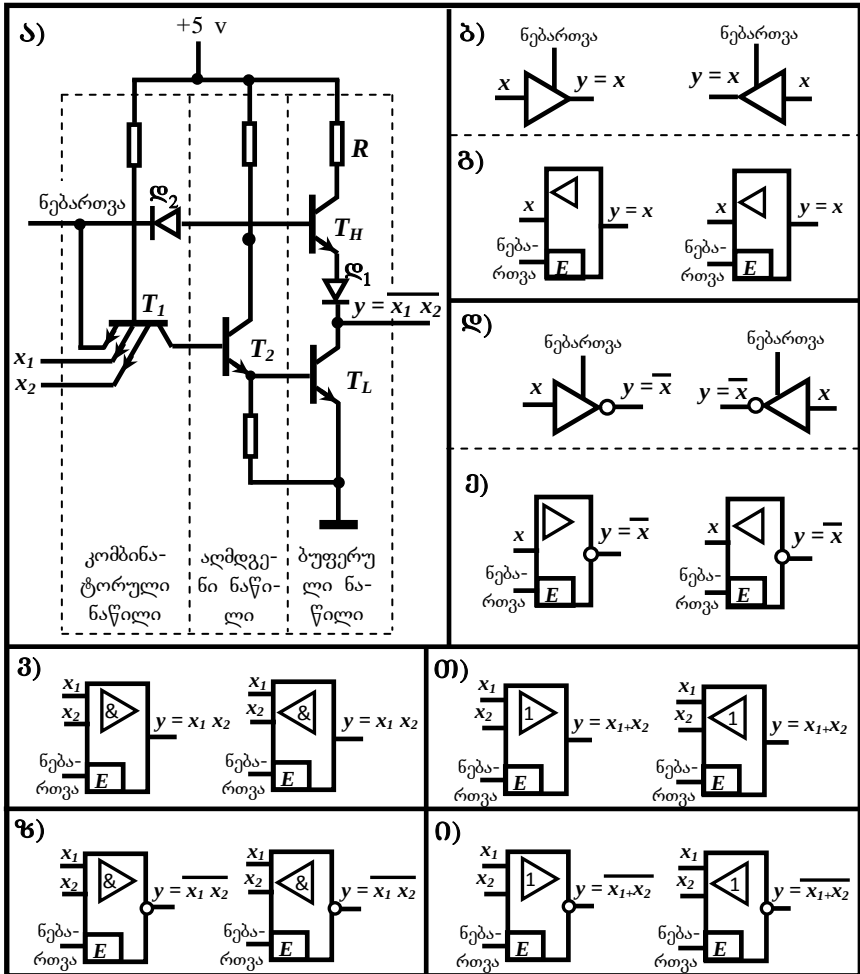
ყოფს T_2 და T_L ტრანზისტორების ღია მდგომარეობაში ყოფნისას გარანტირებულად იყოს დაკეტილი T_H ტრანზისტორი. T_H და T_L ტრანზისტორებს შორის მცირე წინაღობა ჩართულია ერთი მდგომარეობიდან მეორეში გადასვლის დროს გამავალი ღენის შეზღუდვისათვის, როდესაც ორივე ტრანზისტორის ნაწილობრივ გამტარ მდგომარეობაში იმყოფება.

გამოსასვლელზე სადატვირთო რეზისტორის მქონე რამდენიმე **ტტლ** ვენტილის გამოსასვლელების შეერთებით ახალი ლოგიკური ელემენტი მიიღება. ახალი ლოგიკური ელემენტის მიღების ასეთ სამონტაჟო ხერხს **მონტაჟური ლოგიკა** ეწოდება. **დ3.4,ა** ნახაზზე გამოსახულია **და-არა** ფუნქციის მარეალიზებული ორი **ტტლ** ვენტილი, რომელთა გამოსასვლელი ხაზებია შეერთებული. ერთ-ერთი ან ორივე ბუფერული (T_A, T_B) ტრანზისტორის ღია მდგომარეობაში ყოფნის დროს საერთო ხაზზე მყარდება «მიწის» ტოლი დაბალი პოტენციალი, ანუ ლოგიკური **0**. საწინააღმდეგო შემთხვევაში რეზისტორების წყალობით გამოსასვლელზე მყარდება მაღალი პოტენციალი, ანუ ლოგიკური **დ3.4,ბ** ნახაზზე მოყვანილია ამ გაერთიანებით მიღებული სქემის ჭეშმარიტობის ცხრილი, რომლის თანახმადაც მიღებული სქემა ახდენს $y = y^{(1)} \& y^{(2)}$ კონიუნქციის რეალიზებას, ე. ი. წარმოადგენს **და** ელემენტს.



ნახ. დ4.4. ორი **ტტლ** ვენტილით მონტაჟური **და** ვენტილის აგება.

მონტაჟური ლოგიკის გამოყენებით მიღებულ ვენტილს ექნება მაღალი სწრაფმოქმედება მის ბუფერულ ნაწილში აქტიური დატვირთვის მქონე **ტტლ** ვენტილების (ნახ. დ3.4,ბ) გამოყენებისას (ამ უკანასკნელთა მაღალი სწრაფმოქმედების გამო). ამ იდეის რეალიზების საშუალებას არ გვაძლ-



ნახ. 4.5. (ა) სამსტაბულური ტტლ-სქემები (ბ)-(ი) სამსტაბილური სქემების სახესხვაობების პირობითი აღნიშვნები

ეკს შემდეგი ორი გარემოება: 1) ერთ-ერთი ტტლ-კენტილი მის ბუფერული ნაწილის ზედა ტრანზისტორის ღია მდგომარეობის დროს შეეცდებოდა ავტომატურად პოტენციალი საერთო გამოსასვლელზე; იმავე დროს მეორე ტტლ-კენტილი მის ბუფერულ ნაწილში ქვედა ტრანზისტორის ღია მდგომარეობისას ამ საერთო გამოსასვლელის პოტენციალის პირიქით, დასა-

დაბლებად არ დაიშურებდა ძალისხმევას. ამის შედეგად ღია ტრანზისტორებში გაივლიდა ძალიან დიდი დენი, რომლებსაც შეიძლება ისინი დაეზიანებინა. 2) ზიფათს თავს ან ვერც ამ დაზიანების განუხორციელებიას ავიცილებდით, რადგან საერთო გამოსასვლელზე პოტენციალის დონე არ იქნებოდა არც იმდენად დაბალი, რომ იგი ლოგიკურ 0 -ად ჩაგვეთვალა და არც იმდენდენად მაღალი, რომ ლოგიკურ 1 -ად მიგვეჩინა.

ზემოთ აღნიშნული მიუხედავად შეიძლება სამონტაჟო ლოგიკის ღირსებას შევეთავსოთ გამოსასვლელ კასკადში სადატვირთო ტრანზისტორების მქონე ვენტილების სწრაფმოქმედება. კერძოდ, **ტტლ**- ვენტილის ქცევა შეიძლება შევცვალოთ, თუ მდგომარეობისათვის, რომლის დროსაც მისი პოტენციალი არც საკმაოდ მაღალია და არც საკმაოდ დაბალი, **მესამე მდგომარეობის ცნებას შემოვიტანთ!** ამ დროს მიღებულ ვენტილს **სამი მდგომარეობის მქონე სქემას**, ანუ **სამსტაბილურ სქემას (ვენტილს)** უწოდებენ.

ღ3.5.ა ნახაზზე მოყვანილია **ღა-არა** ფუნქციის მარეალიზებული სამსტაბილური **ტტლ**- ვენტილი, რომელშიც T_H და T_L ტრანზისტორების სამართავად შემოტანილია **ნებართვის ზაზად** წოდებული დამატებითი **მმართველი ზაზი**. ეს ზაზი $\mathcal{L}_2$ დიოდით უერთდება აღმდგენი ნაწილის T_2 ტრანზისტორის ემიტერსა და ბუფერული სქემის ზედა T_H ტრანზისტორის ბაზას.

ნებართვის ზაზზე დაბალი პოტენციალის (ლოგიკური 0 -ის) მიწოდებისას ორივე გამოსასვლელი T_H და T_L ტრანზისტორი დაკეტილია. ზედა T_H ტრანზისტორს კეტავს $\mathcal{L}_2$ დიოდის პირდაპირი წანაცვლების (გამტარ მდგომარეობაში ყოფნის) გამო მის ბაზაზე დამყარებული დაბალი პოტენციალი. ქვედა T_L ტრანზისტორის ჩაკეტვას კი იწვევს შესასვლელ T_1 ტრანზისტორის ემიტერზე ლოგიკური 0 -ის არსებობა.

ნებართვის ზაზზე მაღალი პოტენციალის (ლოგიკური 1 -ის) მიწოდებისას $\mathcal{L}_2$ დიოდი დაიკეტება და ამიტომ ზედა T_H ტრანზისტორის ქცევა დაემთხვევა **ტტლ**- ვენტილში მის ნორმალურ ქცევას. ამიტომ შესასვლელი T_1 ტრანზისტორის რომელიმე ემიტერზე მიწოდებულ ლოგიკურ 1 -ს ეს ემიტერი თითქოს თამაშიდან გაყავს. ამგვარად, ნებართვის ზაზზე მაღალი პოტენციალის მიწოდებისას ვენტილის მდგომარეობას მთლიანად განსაზღვრავს სხვა შესასვლელები და იგი **ღა-არა** ფუნქციის მარეალიზებული ჩვეულებრივი **ტტლ**- ვენტილივით იმუშავებს.

არსებობს სამი შესასვლელის მქონე შემდეგი სახის სამსტაბილური ვენტილი:

1. სამსტაბილური მაფორმირებელი, რომელსაც გამოსასვლელზე გადააქვს მის შესასვლელზე მიწოდებული პოტენციალი. მისი პირობითი გამოსახულება **ღ3.5.ბ** ნახაზზე მოყვანილია უცხოურ ლიტერატურაში, ხოლო **ღ3.5.გ** ნახაზზე – სამამულო სამეცნიერო-ტექნიკურ ლიტერატურაში მიღე-

ბული მისი პირობითი გამოსახულება; 2. სამსტაბილური **არა-** ვენტილი (ნახ. **დ3.5,დ,ე**); 3. სამსტაბილური **და-** ვენტილი (ნახ. **დ4.5,ე**); 4. სამსტაბილური **და-არა-** ვენტილი (ნახ. **დ4.5,ზ**); 3. სამსტაბილური **ან** ვენტილი (ნახ. **დ3.5,თ**); 4. სამსტაბილური **ან-არა-** ვენტილი (ნახ. **დ3.5,ი**).

სამსტაბილური ორი ან უფრო მეტი რაოდენობის ვენტილების გამოსახულებების შეერთებისას **ნებართვის სიგნალი** დროის ნებისმიერ მომენტში მხოლოდ ერთ ვენტილს უნდა ეწოდებოდეს, ე. ი. «ნებართვა» მხოლოდ ერთ ვენტილს უნდა ეძლეოდეს. ამის შედეგად მიიღება **გარკვეულად შეზღუდული სახის სამონტაჟო ლოგიკა**. მისი ქცევის აღწერა ჩვეულებრივი სამონტაჟო ლოგიკის ქცევის აღწერაზე რამდენადმე რთულია.

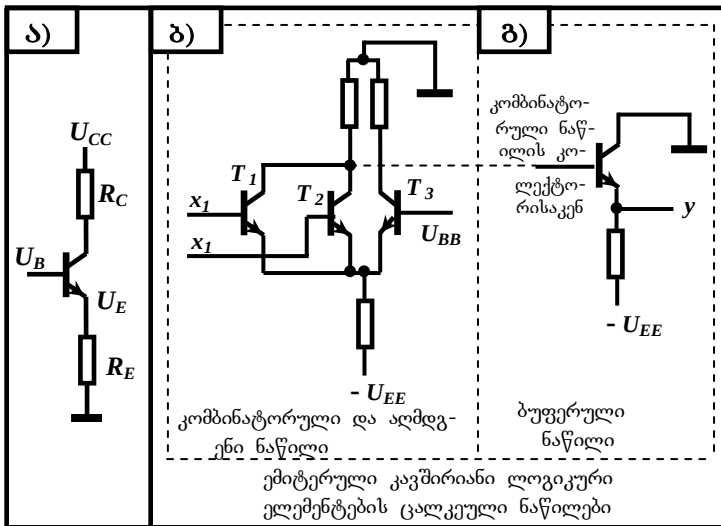
ტბლ ფართოდ გავრცელდა კომპიუტერებში, ელექტრონულ-სამუსიკო ინსტრუმენტებში, საკონტროლო-საზომ აპარატურასა და ავტომატიკაში. **ტბლ**-ის ფართოდ გავრცელების გამო ელექტრონული მოწყობილობებს ხშირად **ტბლ**-თან შეთავსებად შესასვლელ და გამოსასვლელ წრედებით აღჭურავენ.

ელექტრონული სისტემების კონსტრუქტორებისათვის **ტბლ** პოპულარული **Texas Instruments** ფირმის მიერ 1965 წელს 7400 სერიის შემოთავაზების შემდეგ გახდა. მიკროსქემების ეს სერია სამრეწველო სტანდარტად გადაიქცა. ვინაიდან **Texas Instruments** ფირმის 7400 სერია ყველაზე მეტად გავრცელდა, ამიტომ მას ფუნქციურად და პარამეტრულად იმეორებს სხვა (**AMD, Harris, Intel, Intersil, Motorola, National**) ფირმების მიერ გამოშვებული პროდუქციები. **ტბლ**-ის მნიშვნელობას განაპირობებს ის, რომ **ტბლ**-მიკროსქემები მეტად მოსახერხებელია მასობრივი წარმოებისათვის და მისმა პარამეტრებმა მნიშვნელოვნად გაააწვრო ადრე წარმოებული (**რდტ-, ღრტ-**) მიკროსქემების პარამეტრებს.

დ3.4. მმითმრული კავშირიანი ლოგიკური ელემენტების აგების საფუძვლები

ბიპლარული ტრანზისტორებით აგებული ლოგიკური ვენტილების სქემების სწრაფმოქმედების გასაზრდელად საჭიროა გამოვიდგნოთ მათში არსებული ტრანზისტორების გაჯერების მდგომარეობაში გადასვლა. **გაჯერება** ეწოდება ტრანზისტორის მდგომარეობას, რომლის დროსაც მისი ორივე გადასასვლელი პირდაპირ არის წანაცვლებული. გაჯერების მდგომარეობაში მყოფ ტრანზისტორში მუხტის არაძირითადი მზიდავები ორივე გადასასვლელის გავლით მიგრირებს და ბაზის ზონაში გროვდება ჭარბი რაოდენობის არაძირითადი მზიდავები, რომელიც უნდა გაიფანტოს ტრანზისტორის დაკეტილ მდგომარეობაში გადასვლაზე. ლოგიკური ელემენტების **მმითმრული კავშირებიანი ლოგიკის (მპლ** ლოგიკის) სახელწოდების ოჯახში გაჯერების რეჟიმს კოლექტორულ დენს საჭირო ზღვრებში შენარჩუნების გზით იცილებენ თავიდან.

მპლ-ვენტილის ტრანზისტორში კოლექტორული დენის დონეს მართავს ემიტერთან მიერთებული რეზისტორი (ნახ. **ფ3.6,ა**). ამ რეზისტორის არარსებობის (ე. ი. ემიტერის პირდაპირ ჩამოწების) დროს გაღებული ტრანზისტორის გაჯერების თავიდან აცილება გაგვიჭირდებოდა, რადგან მისი ამ მდგომარეობაში ყოფნისას ბაზა-ემიტერის გადასასვლელზე მოდებულ ძაბვის სიდიდე მცირედ (**0,2-0,3** ვოლტით) განსხვავდება გაჯერების მდგომარეობის დროს იმავე გადასასვლელზე მოდებული ძაბვის სიდიდისაგან. ამის გამო ტრანზისტორის გასაღებად ბაზაზე ძაბვის მიწოდებისას სიგნალის დონის ოდნავმა დარღვევამ, ან ტრანზისტორის პარამეტრების მცირეოდენმა გადახრამ შეიძლება ტრანზისტორი გაღებულ მდგომარეობაში გადაიყვანოს.



ნახ.ფ3.6. კოლექტორული დენის შემზღუდველი ემიტერიანი რეზისტორის მექანიზმ ტრანზისტორის სქემა (ა); **მპლ**-ვენტილის კომბინატორული (ბ) და ბუფერული (გ) ნაწილების სქემა

დაეუშვათ, რომ ტრანზისტორის ბაზაზე მიწასთან შეფარდებით მიწოდებულია დადებითი U_B პოტენციალი (იხ. ნახ. **ფ3.6,ა**). ემიტერული დენით R_E რეზისტორზე გამოწვეული ძაბვის ვარდნა ემიტერზე წარმოშობს დადებით U_E პოტენციალს. ამის გამო ბაზა-ემიტერზე მოდებული U_{B-E} ძაბვა ბაზაზე მოდებულ U_B ძაბვაზე U_E სიდიდით იქნება ნაკლები. უფრო მეტიც, U_B ძაბვის ზრდის კვალობაზე გაიზრდება ემიტერში გამავალი დენი, რაც გაზრდის ემიტერზე მოდებულ U_E ძაბვას. ემიტერზე მოდებული ძაბვის ზრდას გარკვეულწილად აკომპენსირებს ბაზაზე ძაბვის გაზრდა. ამგვარად ბაზა-ემიტერის

გადასასვლელზე პოტენციალთა სხვაობა გაცილებით უფრო ნელა გაიზრდება, ვიდრე მიწის მიმართ ბაზის ძაბვა. სხვა სიტყვებით რომ ვთქვათ, ემიტერის წრედში რეზისტორის არსებობის გამო წარმოიშვება *უარყოფითი უკუკავშირი*, რომელიც *ამცირებს ბაზაზე მოდებული ძაბვის ცვლილებისადმი ტრანზისტორის მგრძნობიარობას*. ამ უარყოფითი კავშირის გამო *მცირდება ტრანზისტორის პარამეტრების ცვლილებისადმი კოლექტორში გამავალი დენის მგრძნობიარობაც*. ამ ორი გარემოების ერთობლიობა გვაძლევს ტრანზისტორის გაჯერების გამორიცხვის საშუალებას

როგორც დაგვრწმუნდით, ტრანზისტორის ემიტერულ წრედში რეზისტორის ჩართვით თავიდან ვიცილებთ გაჯერებას, ოღონდ ემიტერის დენის სასურველი ცვლილების უზრუნველყოფისათვის საჭიროა ბაზაზე მოდებული ძაბვა საკმაო ფართო დიაპაზონში იცვლებოდეს. სამწუხაროდ, არაა სასურველი, ორი ლოგიკური მნიშვნელობის შესაბამისი შესასვლელი ძაბვის დონეები ერთმანეთისაგან მნიშვნელოვნად განსხვავდებოდეს. ამიტომ *მპლ*-გენტილში შესასვლელი სიგნალები კომბინირდება დიფერენციალური (ან დენით გადამრთველი) სქემის მეშვეობით (ნახ. *დ3.6,ბ*). ასეთი სქემის დროს ორი ლოგიკური მნიშვნელობის შესაბამის შესასვლელ ძაბვებს შორის განსხვავება მცირეა. სქემა შეიცავს ბმული ემიტერებიან რამდენიმე ტრანზისტორს, რომლებსაც აქვს საერთო ემიტერული რეზისტორი. სქემის მარცხენა ნაწილში განთავსებული ტრანზისტორების ბაზები x_1 და x_2 შესასვლელებთანაა დაკავშირებული. ამ შესასვლელი ტრანზისტორების კოლექტორები საერთო კოლექტორულ რეზისტორთანაა მიერთებული. მარჯვნივ განთავსებული ტრანზისტორის ბაზას მიეწოდება სტაბილური საყრდენი U_{BB} ძაბვა, ხოლო კოლექტორულ წრედში ჩართულია განცალკევებული რეზისტორი. კოლექტორული რეზისტორების ზედა ბოლოები ჩამოწებულია და კვების უარყოფითი U_{BB} ძაბვა ემიტერული რეზისტორის ქვედა ბოლოზეა მოდებული.

T_3 ტრანზისტორის ბაზაზე მოდებული U_{BB} ძაბვის სიდიდე შესასვლელი ძაბვებისათვის ზღურბლურ სიდიდეს წარმოადგენს. T_3 ტრანზისტორის წყალობით ყველა ემიტერის შეერთების წერტილზე მოდებულ ძაბვის სიდიდე $(U_{BB} - U_{B-E})$ -ზე არანაკლებ სიდიდემდე დაიყვანება. ამიტომ, თუ ერთ-ერთ მარცხენა ტრანზისტორზე მოდებული შესასვლელი ძაბვა U_{BB} -ზე ნაკლები იქნება, მაშინ ეს ტრანზისტორი დაიკეტება, ვინაიდან მისი ბაზა-ემიტერის გადასასვლელი საკმაოდ პირდაპირ ვერ წანაცვლდება.

მეორე მხრივ, ერთ-ერთ მარცხენა ტრანზისტორის ბაზაზე U_{BB} -ზე მეტი ძაბვის მოდებისას მის ემიტერზე მოდებული ძაბვა $(U_{BB} - U_{B-E})$ -ზე მეტი აღმოჩნდება. ამ სიტუაციაში T_3 ტრანზისტორი დაიკეტება, ვინაიდან მისი ბაზა-ემიტერის გადასასვლელი საკმაოდ პირდაპირ ვერ წანაცვლდება. ამგვარად, ვენტილის შესასვლელებზე მოდებული ძაბვის მნიშვნელობაზე დამოკიდებულებ-

ით დენი მხოლოდ მარცხენა ან მარჯვენა ნაწილის ტრანზისტორში (ან ტრანზისტორებში) გაივლის.

სინამდვილეში შესასვლელზე მოდებულ ძაბვათა დონეები U_{BB} -ს მნიშვნელობასთან ძალიან ახლოა; ასე, რომ ემიტერზე მოდებული პოტენციალის სიდიდე შედარებით მუდმივია. ამიტომ შედარებით მუდმივია ემიტერულ რეზისტორში გამავალი დენიც, რომელიც ღია ტრანზისტორში გამავალ დენს წარმოადგენს. საყრდენი U_{BB} ძაბვის სიდიდე ისე შეირჩევა, რომ I დენმა არ გამოიწვიოს ტრანზისტორის გაჯერება.

სქემის იმ ნაწილის კოლექტორულ რეზისტორზე, რომელშიც I დენი გადის, მოხდება ძაბვის ვარდნა. ამის შედეგად გამტარი ნაწილის კოლექტორზე მოდებული ძაბვა მიიღებს უარყოფით $-U_{CL}$ მნიშვნელობას და არაგამტარ ნაწილში კოლექტორზე მოდებული ძაბვა ნულის ტოლი გახდება. ერთ-ერთ შესასვლელზე მოდებული ძაბვის მნიშვნელობა თუ U_{BB} -ს მნიშვნელობაზე მეტი (ე.ი. უფრო ნაკლებ უარყოფითი) იქნება, მაშინ მარცხენა ნაწილის ტრანზისტორი გაღებული იქნება, რის შემწეობითაც მარცხენა ნაწილის კოლექტორზე მოდებული ძაბვა მიიღებს $-U_{CL}$ მნიშვნელობას, ხოლო მარჯვენა ნაწილში კოლექტორზე მოდებული ძაბვა ნულის ტოლი გახდება.

მეორე მხრივ, თუ ორივე შესასვლელზე მოდებული ძაბვა თუ U_{BB} -ზე ნაკლები იქნება, მაშინ დაიკეტება მარცხენა ნაწილში არსებული ორივე T_1 და T_2 ტრანზისტორი და, მამასადამე, მარცხენა ნაწილის კოლექტორზე მოდებული ძაბვა ნულის ტოლი, ხოლო მარჯვენა ნაწილის კოლექტორზე მოდებული ძაბვა $-U_{CL}$ -ს ტოლი გახდება. ამგვარად, სქემა ახდენს *შესასვლელი სიგნალების კომბინირებას*. იგი *აღმღვინის ფუნქციასაც ასრულებს*, რადგან კოლექტორზე მოდებული ძაბვები შესასვლელი სიგნალის რყევებისადმი ნაკლებად მგრძნობიარეა, ამ რყევების სიმცირის გამო.

ზემოთ განხილულ სქემის გარდა *მკლ*-ვენტილის აქვს ბუფერული ნაწილიც (ნახ. **ფ3.6,გ**). ბუფერული ტრანზისტორის ბაზა სქემის კომბინატორული ნაწილის ნებისმიერ კოლექტორულ გამომყვანთან არის მიერთებული. მთლიანად ვენტილის y გამოსასვლელს ფაქტურად ბუფერული ტრანზისტორის ემიტერი წარმოადგენს (იხ.ნახ. **ფ3.6,გ**). ვინაიდან ბუფერული ტრანზისტორის ემიტერულ ნაწილზე ჩართულია რეზისტორი, რომელზეც კვების უარყოფითი $-U_{EE}$ ძაბვაა მოდებული, ამიტომ ამ ტრანზისტორის ბაზა-ემიტერის გადასასვლელი პირდაპირ მიმართულებითაა წანაცვლებული და იგი ყოველთვის გაღებულია. მიუხედავად ამისა, ემიტერული რეზისტორის წყალობით ბუფერული ტრანზისტორის გაჯერება არ ხდება. მის ემიტერზე მოდებული ძაბვის სიდიდე უდრის ბაზაზე მოდებულ ძაბვის სიდიდეს მინუს U_{BE} (ე.ი. ემიტერზე მოდებული ძაბვა ბაზაზე მოდებულ ძაბვაზე უფრო უარყოფითია). ბაზის ძაბვის ცვლილებისას მასთან ერთად იცვლება ემიტერის ძაბვაც. ამ თვალსაზრისით ემი-

ტერზე მოდებული ძაბვა იმეორებს ბაზაზე მოდებულ ძაბვას. ამიტომ ასეთ სქემას ჩვეულებრივ *ემიტერულ მამეორებელს* უწოდებენ.

მკლ- ვენტილში ბუფერული ნაწილი ასრულებს ორ ფუნქციას. **ჯერ ერთი**, იგი გამორიცხავს დატვირთვის დენზე (რომელიც ვენტილის გამოსასვლელზე გვაქვს) კომბინაციური ნაწილის კოლექტორზე მოდებული ძაბვის დამოკიდებულებას; **და მეორეც**, მისი წყალობით განისაზღვრება ვენტილის გამოსასვლელზე ლოგიკური **0**-ისა და ლოგიკური **1**-ის შესაბამისი ძაბვების ისეთი მნიშვნელობები, რომელთა დროსაც გამოირიცხება ამ გამოსასვლელთან დაკავშირებული სხვა **მკლ-** ვენტილის შესასვლელი ტრანზისტორის გაჯერება. კერძოდ, ლოგიკურ **1**-ს შესატყვისება U_{B-E} ძაბვა, ხოლო ლოგიკურ **0**-ს – $(U_{CL} - U_{B-E})$ ძაბვა.

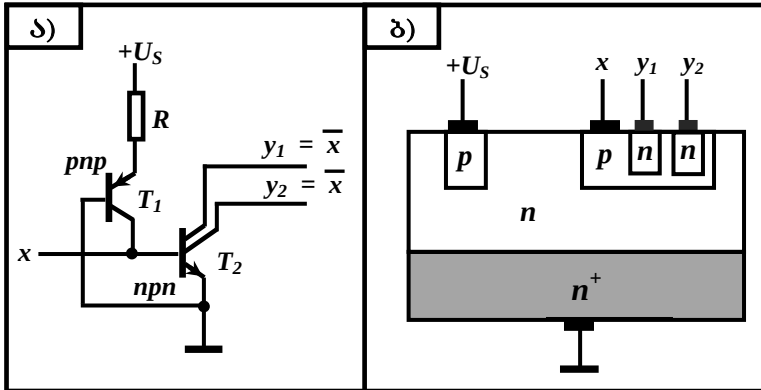
დ3.5. ინტეგრალური ინჟექციური ლობიკის თავისებურებები

მიკროპროცესორებისა და მასთან დაკავშირებული კომპონენტების რეალიზაციისას ერთ-ერთი უმნიშვნელოვანესი პარამეტრია ვენტილების რაოდენობა, რომლებიც შეიძლება ჩაღადავს ერთ ინტეგრალურ სქემაში. ერთიკრისტალური მიკროპროცესორის ასაგებად საკმაოდ მაღალი უნდა იყოს კრისტალზე ვენტილების განთავსების სიმჭიდროვე. ასე მჭიდროდ შეიძლება განთავსდეს **ინტეგრალური ინჟექციური ლობიკის (I^2L) ოჯახის** შემადგენლობაში შემავალი ლოგიკური სქემების ასაგებად გამოყენებული ვენტილები..

ჩვეულებრივ I^2L ვენტილები აიგება **დ3.7,ა** ნახაზზე მოყვანილი ორტრანზისტორული სქემის საფუძველზე, რომელიც ინვერტორს წარმოადგენს. მასში **R** რეზისტორიანი **pnp** ტიპის T_1 ტრანზისტორი ასრულებს **npn** ტიპის T_2 ტრანზისტორის ბაზაზე დენის მიმწოდებელი კვების წყაროს როლს. T_1 ტრანზისტორის ბაზა ჩამოწეულია და მისი ბაზა-ემიტერის გადასასვლელი უკუწანაცვლებულია. ამიტომ T_1 -ის ემიტერის პოტენციალი შედარებით მუდმივი და მცირე (დაახლოებით **0,7** ვოლტის ტოლი) რჩება ასევე თითქმის მუდმივია **R** რეზისტორზე არსებული ძაბვის ვარდნა და იგი დაახლოებით $(+U_S - 0,7)$ ვოლტის ტოლია. ამგვარად, **R** რეზისტორში გადის T_1 -ის ემიტერული დენის ტოლი $U_S - 0,7/R$ სიდიდის დენი. ეს დენი პრაქტიკულად T_1 -ის კოლექტორული დენის ტოლია (მათი სხვაობა ძალიან მცირეა და უდრის ბაზის დენს).

შესასვლელი წრედი თუ არ მოიხმარს დენს (x შესასვლელი გაწვევტილია), მაშინ T_1 -ის კოლექტორული დენი T_2 -ის ბაზას მიეწოდება. ამბობენ, რომ ეს დენი «**ინჟექტირდება**» T_2 -ის ბაზაში (აქედან წარმოადგება ოჯახის სახელწოდება.) ამ რეჟიმში T_2 -ის ბაზა-ემიტერი საკმაოდაა პირდაპირ წანაცვლებული და გადებულია. მეორე მხრივ, შესასვლელი თუ მიწასთანაა მიერთებული, მაშინ T_1 -ში გამავალი დენი გაივლის შესასვლელ წრედში, რის შედეგადაც T_2 დაიკეტება. ამგვარად, როდესაც ვენტილის შესასვლელი «განთოულია», მაშინ მი-

სი გამოსასვლელი «ჩამიწებული», ზოლო თუ “ჩამიწებული”, მაშინ მისი გამოსასვლელი «განართული» აღმოჩნდება. ლოგიკურ სიდიდეებად «განართვისა» და «ჩამიწების» ინტერპრეტირებისას მივიღებთ ინვერტორს.



ნახ. 47. I^2L -ინვერტორი (ა) და მისი ფიზიკური სტრუქტურა (ბ)

I^2L ვენტილის სქემაზე უფრო ადვილი მისი დამზადებაა (ნახ. 43.7,ბ). რამდენადაც ერთმანეთთანა შეერთებული T_1 -ის კოლექტორისა და T_2 -ის ბაზას დასამზადებლად p -ტიპის ნახევარგამტარი გამოიყენება და ამიტომ ისინი კრისტალზე ერთიანი გარემის სახით რეალიზდება. ანალოგურ გაერთიანებას წარმოქმნის T_1 -ის ბაზა და T_2 -ის ემიტერი. ამიტომ უწოდებენ I^2L ლოგიკას შეთავსებულ ტრანზისტორულ ლოგიკასაც.

რამდენიმე შესასვლელიანი ვენტელები შეიძლება განხილულ საბჭისო ვენ-ტილების მონტაჟის გზით, ე. ი. მონტაჟური ლოგიკის გამოყენებით ავაგოთ. კერძოდ, **ან-არა** ლოგიკური ფუნქციის მარეალიზებელი ორშესასვლელიანი I^2L ვენტილს მივიღებთ თუ ორი ინვერტორის გამოსასვლელებს ერთმანეთთან შევაერთებთ.

I^2L ლოგიკის განსაკუთრებული ღირსებაა ის, რომ მისი განთავსებისათვის კრისტალის ძალიან მცირე ფართობია საკმარისი, რის გამოც იგი ინტეგრირებისათვის მეტად მოსახერხებელია.

T_1 ტრანზისტორი ასრულებს მუდმივი I_0 დენის წყაროს როლს. თუ $x = 1$ მაშინ ეს დენი მთლიანად შედის T_2 ტრანზისტორის ბაზაში, რის შედეგადაც იგი ღიაა. ამ შემთხვევაში $y_1 = 0$ და $y_2 = 0$. თუ $x = 0$, მაშინ იგი გადის T_1 ტრანზისტორის ბაზაში და $y_1 = 1$, $y_2 = 1$.

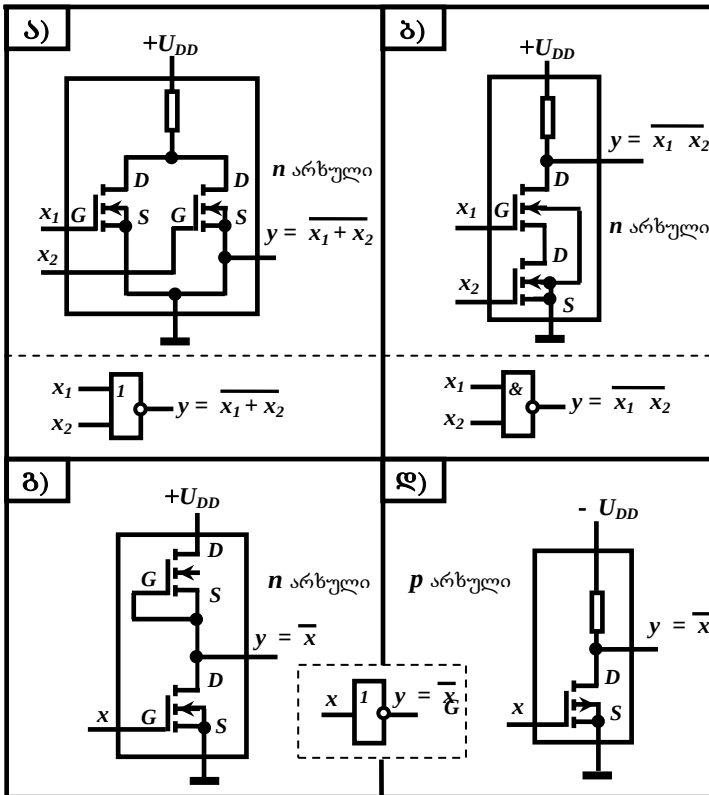
დ.3.6. ველის ტრანზისტორებით აგებული ლოგიკური ელემენტები

ველის ტრანზისტორებით აგებული ელემენტების რამდენიმე სერია არსებობს. ორი ფართოდ ცნობილი ოჯახი აგებულია ***n-ლშნ***- და ***p-ლშნ*** ტექნოლოგიით; ისინი შესაბამისად იყენებს ***n***-არხულ და ***p***-არხულ ტრანზისტორებს. მესამე ოჯახის კენტილებში გამოიყენება როგორც ***n***-არხული, ასევე ***p***-არხული ტრანზისტორები, რომლებიც ერთმანეთს «აესვენს», ერთმანეთის მიმართ «დამატებას» (ინგ. **Complementary** – «დამატებითი», «ურთიერთშემაჯავბადი») წარმოადგენს, ამიტომ მას კომპლემენტარული ლოგიკის ***ლშნ*** ოჯახი ეწოდა და შემოკლებულად აღნიშნავენ, როგორც ***კლშნ***.

n-არხული და ***p***-არხული ***ლშნ***- ტრანზისტორებით აგებული ლოგიკური ელემენტები სქემები მიკუთვნება **უშუალო კავშირებიანი სქემების ოჯახს**. ამ ოჯახში შემავალ სქემებში გადამრთველად მომუშავე ტრანზისტორები მიმდევრობით ან პარალელურადაა შეერთებული. მაგალითისათვის, გავანალიზოთ პარალელურად შეერთებული ნორმალურად დაკეტილი (გამდიდრების რეჟიმში მომუშავე) ***n***-არხული ორი ***ლშნ***- ტრანზისტორისაგან მიღებული სქემა (ნახ. **ფ3.8ა**). x_1 და x_2 შესასვლელიდან ერთ ერთზე (ან ორივეზე) დადებითი პოტენციალის (ლოგიკური **1**-ის) მოდებისას მასთან დაკავშირებული ტრანზისტორი (ტრანზისტორები) გაიღება, გამოსასვლელ ზაზსა და მიწას შორის წარმოიქმნება დაბალი წინაღობის წრედი და გამოსასვლელზე დამყარდება დაბალი პოტენციალი. მეორე მხრივ, თუ ორივე ტრანზისტორზე მოდებულია მიწის პოტენციალი, ისინი დაიკეტება. ამ სიტუაციაში ***R*** რეზისტორის ხაზით გამოსასვლელზე დამყარდება დაახლოებით ***U_{DD}***-ს ტოლი პოტენციალი, რადგან მაღალია დაკეტილი ტრანზისტორების იმპედანსი. დადებითი კონვენციის გამოყენების შემთხვევაში **ფ3.8ა** ნახაზზე მოყვანილი ვენტილი მოახდენს **ან-არა**- ფუნქციის რეალიზებას, რადგან მის გამოსასვლელზე დაბალი პოტენციალი გაჩნდება მაშინ და მხოლოდ მაშინ, როდესაც ერთ-ერთ შესასვლელზე მაინც იქნება მოდებული მაღალი პოტენციალი.

ნორმალურად დაკეტილი ***n***-არხულ ***ლშნ***- ტრანზისტორების მიმდევრობით შეერთებისას (ნახ. **ფ3.8ბ**) მივიღებთ **და-არა**- ვენტილს. ამ შემთხვევაში მიმდევრობითად შეერთებული ტრანზისტორები შესასვლელსა და მიწას შორის შედარებით დაბალი წინაღობის მქონე წრედს მხოლოდ მაშინ წარმოქმნის, როდესაც ორივე შესასვლელზე გვექნება მაღალი პოტენციალი. ერთ-ერთ შესასვლელზე მაინც დაბალი პოტენციალის არსებობისას გამოსასვლელზე გვექნება დაახლოებით ***U_{DD}***-ს ტოლი პოტენციალი. რადგან მიმ-

დევრობითი შეერთების დროს წინალობები იკრიბება, ამიტომ შეზღუდულია მიმდევრობითი შეერთებული ტრანზისტორების რაოდენობა.



ნახ. 3.8. კელის ტრანზისტორებით აგებული ლოგიკური: ა) **ან-არა**-ელემენტი; ბ) **და-არა** ელემენტი; გ) **n-ლშვ** ინვერტორი; დ) **p-ლშვ** ინვერტორი

რეზისტორები ინტეგრალურ სქემაში სხვა კომპონენტებთან შედრებით დიდ მოცულობას იკავებს, რის გამოც მოუხერხებელია მათი გამოყენება. ამიტომ **ლშვ**-ტრანზისტორებით აგებულ ვენტილში სადატვირთო რეზისტორადაც **ლშვ**-ტრანზისტორს იყენებენ, რომლებიც არაწრფივი რეზისტორების მოქმედებს. ძალიან ხშირად ამ მიზნისათვის იყენებენ გალარიების რეჟიმში მოქმედავ **ლშვ**-ტრანზისტორებს, რომლებშიც საკეტი სათავესთანაა შეერთებული, ხოლო ფუძეშრესთან შეერთებული კონტაქტი გამოყვანებადაა დატოვებული, როგორც ეს **3.8.გ** ნახაზზე მოყვანილ, **ინვერტორის**

სქემაზეა ნაჩვენები. ამ ინვერტორის x შესასვლელზე დაბალი პოტენციალის (ლოგიკური 0 -ის) მიწოდებისას დაკეტილია მასთან დაკავშირებული ქვედა ტრანზისტორი. y გამოსასვლელისა და სადატვირთო ზედა ტრანზისტორის შემცველ ხაზში გადის მცირე დენი. ზედა სადატვირთო ტრანზისტორი იღება, რადგან იგი გადარიბების რეჟიმში მუშაობს; ძაბვის ვარდნა ძირითადად ქვედა ტრანზისტორზე ხდება და გამოსასვლელზე მყარდება მაღალი პოტენციალი (ლოგიკური 1).

x შესასვლელზე პირიქით, მაღალი პოტენციალის (ლოგიკური 1 -ის) არსებობისას ღიაა მასთან დაკავშირებული ქვედა ტრანზისტორი; ზედა სადატვირთო ტრანზისტორის საკეტსა და სათავეზე, აგრეთვე ვენტილის y გამოსასვლელზე მყარდება დაახლოებით მიწის პოტენციალის ტოლი დაბალი პოტენციალი (ლოგიკური 0). ჩასადინართან დაკავშირებულ არხთან შეფარდებით საკეტის პოტენციალი უარყოფითი ხდება; მკვეთრად იზრდება სადატვირთო ტრანზისტორის წინაღობა ე. ი იგი ტრანზისტორი არაწრფივი რეზისტორივით იქცევა და მისი გამოყენება სჯობია არაწრფივი რეზისტორის გამოყენებას.

n -არხულ **ლშ6**- სქემებში ძაბვა დადებითი უნდა იყოს. კვების ძაბვის სიდიდეს თუ **+5** ვოლტის ტოლად ავიღებთ და **ლშ6**- ტრანზისტორების საკეტებზე უზრუნველყოფთ ზღურბლური ძაბვის საჭირო U_T მნიშვნელობას, მაშინ მიღებული n -არხულ **ლშ6**- სქემები **ტტლ**- სქემებისადმი შეთავსებადები იქნება.

p -**ლშ6**- ვენტილების სქემა ძირითადად n -**ლშ6**- სქემების ანალოგურია, ოღონდ p -არხული **ლშ6**- ტრანზისტორების მუშაობისას მათ საკეტსა და ჩასადინარზე სათავესთან შეფარდებით უარყოფითი (დაბალი) ძაბვა უნდა იყოს მოღებული, როგორც ეს **ღ3.8.დ** ნახაზზე მოყვანილ **ინვერტორის** სქემაზეა ნაჩვენები.

ლშ6- ტრანზისტორებს საკეტში გამავალი დენის მიმართ აქვს მაღალი წინაღობა, რის შედეგადაც სტატიკურ მდგომარეობაში **ლშ6** ვენტილები მათი **მმართველი სქემებისაგან დენს პრაქტიკულად არ მოიხმარს**. ამის გამო მათ აქვთ გამოსასვლელის მიმართ განშტოების დიდი კოეფიციენტი. ამასთანავე შეგვიძლია ინტეგრალურ სქემაში ისინი მჭიდროდ ჩავალაგოთ. მეორე მხრივ საკმაოდ დიდია **ლშ6**- ტრანზისტორის საკეტს, სათავეს, ჩასადინარსა და ფუძემრეს შორის წარმოქმნილი ტევადობების მნიშვნელობები. ამიტომ ბიპოლარული ტრანზისტორებით აგებულ ვენტილებთან შედარებით დაბალია **ლშ6**- ვენტილების სწრაფმოქმედება (ამ უკანასკნელებში მდგომარეობის შეცვლამდე აღნიშნული ტევადობები საჭიროა განიმუხტოს). გარდა ამისა, ტევადობის გადამუხტველი დენი მმართველი ვენტილიდან უნდა მო-

დიოდეს, რაც ხშირი გადართვების დროს მნიშვნელოვნად ზრდის გაბნეულ სიმძლავრეს.

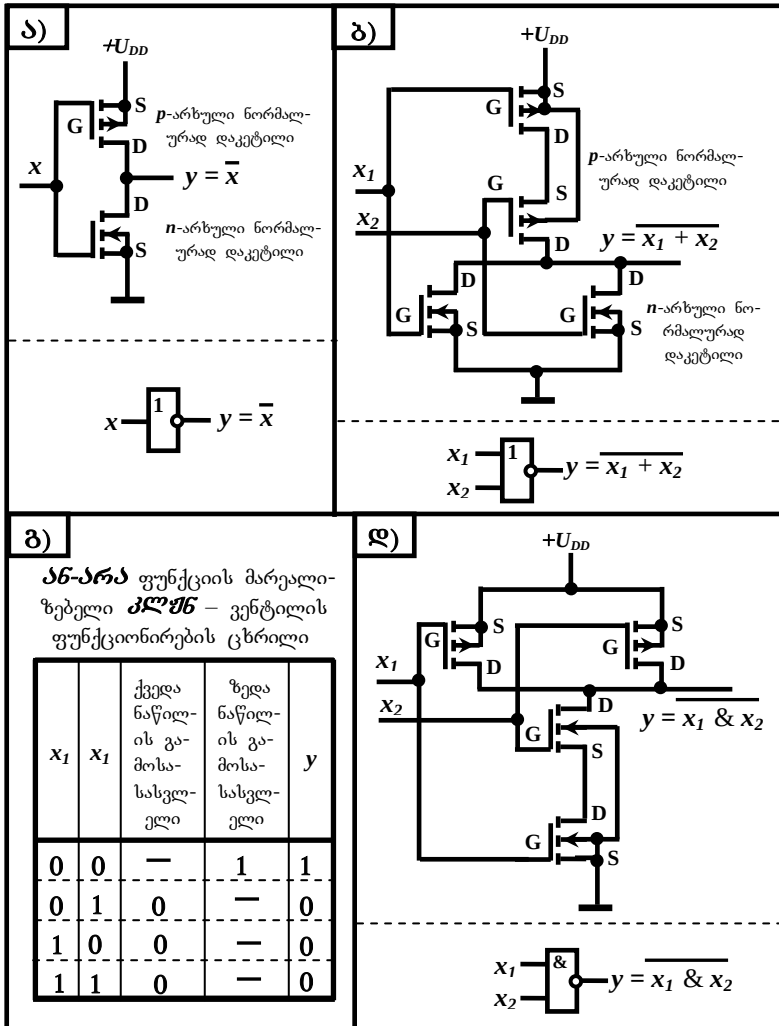
დ.4.7. კლშნ-სტრუქტურებით აგებული ლოგიკური ელემენტები

კომპლემენტარული ლითონ-ჟანგეულ-ნახევარგამტარის ანუ **კლშნ** სტრუქტურაში ზემოთ განხილული **n-ლშნ**- და **p-ლშნ**- სტრუქტურებისაგან განსხვავებით არსებობს ველის როგორც **n**- ასევე **p**-არხიანი ტრანზისტორები. **კლშნ**- ტექნოლოგია 1963 წელს, ხოლო ამ ტექნოლოგიით აგებული **პირველი მიკროსქემები - 1968** წელს დამუშავდა.

კლშნ ვენტილი შედგება ორი ნაწილისაგან, რომელთაგანაც ერთ-ერთი **ადაბლებს** გამოსასვლელზე, ხოლო გარკვეული პირობების დროს, შესასვლელზეც მოდებულ პოტენციალს; მეორე ნაწილი კი პირიქით - აღნიშნულ პოტენციალებს **აძაბლებს**. ორივე ნაწილი აგებულია უშუალო კავშირში სქემის სახით. **ფ.9,ა** ნახაზის ზედა ნაწილზე მოყვანილია **კომპლემენტებით** აგებული **არა**- ვენტილის სქემა, ხოლო ქვედა ნაწილზე ამ ვენტილის პირობითი აღნიშვნა. მისი «**დამადაბლებელი ნაწილი**» შედგება **n**-არხული ნორმალურად დაკეტილი **ლშნ**- ტრანზისტორისაგან, რომლის **ჩა-სადინარი y** გამოსასვლელთან, ხოლო **სათავე** – მიწასთანაა შეერთებული. «**ამაძაბლებელი ნაწილი**» შედგება შედგება **p**-არხული ნორმალურად დაკეტილი **ლშნ**- ტრანზისტორისაგან, რომლის **ჩასადინარი y** გამოსასვლელთან, ხოლო **სათავე** - კვების დადებით **U_{DD}** ძაბვასთანაა მიერთებული. ინვერტორის **x** შესასვლელი ორივე ტრანზისტორის **საკეტს** უერთდება.

n-არხული ქვედა **ლშნ**- ტრანზისტორი მაშინ გაიღება, როდესაც **x** შესასვლელზე მოდებული ძაბვის სიდიდე ვენტილის ზღურბლურ **U_T** სიდიდეს გადააჭარბებს. ამის შედეგად **y** გამოსასვლელზე დამყარდება დაბალი პოტენციალი. საწინააღმდეგო შემთხვევაში ამ ტრანზისტორს ექნება მაღალი წინაღობა და გავლენას ვერ მოახდენს გამოსასვლელის დონეზე. **p**-არხული ზედა ტრანზისტორი მუშაობის სათავის პოტენციალზე შედარებით მაღალი ჩასადინარის პოტენციალის დროს. იგი მაშინ გაიღება, როდესაც **საკეტის** პოტენციალი სათავის **U_{DD}**-ს ტოლ პოტენციალზე საკმაოდ ნაკლები იქნება. ამგვარად, ყოველთვის, როდესაც შესასვლელის პოტენციალი **U_{DD}**-ს ჩამოუვარდება ვენტილის ზღურბლური **U_T** ძაბვაზე მეტი სიდიდით, ეს ტრანზისტორი გაიღება და გამოსასვლელზე დამყარდება მაღალი პოტენციალი. საწინააღმდეგო შემთხვევაში **p**-არხულ ტრანზისტორს ექნება მაღალი წინაღობა და გავლენას ვერ მოახდენს გამოსასვლელი სიგნალის დონეზე. ნათელია, რომ დადებითი კონვენციის დროს თუ **x=0**, მაშინ **y=1** და პი-

რიქით, როდესაც $x=1$, მაშინ $y=0$, ე.ი. სქემა ახდენს შესასვლელზე მოდებული ლოგიკური სიგნალის ინვერტირებას.



ნახ. 3.9. კმოპ-ვენტილები: ა) კმოპ- ინვერტორი; ბ) ორშესასვლელიანი ან-არა- ვენტილი; გ) ან-არა ვენტის ფუნქციონირების ცხრილი; დ) ორ-შესასვლელიანი და-არა- ვენტილი;

კმოპ-ელემენტებისაგან აგებული ორშესასვლელიანი **ან-არა**- ვენტილის სქემა **ფ.9.8** ნახაზის ზედა, ზოლო მისი პირობითი გამოსახულება – ქვედა ნაწილზეა მოყვანილი. ვენტილის «**დამადაბლებელი ნაწილი**» სქემის ქვედა ნაწილში მოყვანილი პარალელურად შეერთებული და ჩამოწეული სათავეების მქონე ორი **n**-არხული ტრანზისტორისაგან შედგება. თითოეული ამ ტრანზისტორის საკეტი ერთ-ერთ (x_1 ან x_2) შესასვლელს უკავშირდება. რომელიმე შესასვლელზე თუ მოდებულია ზღურბლურ U_T ძაბვაზე დიდი ძაბვა (ლოგიკური **1**), მაშინ მასთან დაკავშირებული ტრანზისტორი გაიღება და გამოსასვლელზე დამყარდება ლოგიკური **0** (დაბალი პოტენციალი). საწინააღმდეგო შემთხვევაში ორივე ტრანზისტორი დიდი წინააღობიან რეზისტორებისაგან იმოქმედებს და გავლენას ვერ მოახდენს გამოსასვლელი y სიგნალის დონეზე.

ვენტილის «ამაღლებელი» ნაწილი შედგება მიმდევრობით შეერთებული ორი **p**-არხიანი **ლშნ**-ტრანზისტორისაგან. ამ ტრანზისტორების თითოეული საკეტი შეერთებულია ერთ-ერთ გამოსასვლელთან. ორივე შესასვლელზე მოდებული პოტენციალი როდესაც U_{DD} -ზე ნაკლებია ვენტილის გაღებისათვის საჭირო U_T -ზე მეტი სიდიდით, მაშინ ორივე ტრანზისტორი გაიღება და მაღლა ასწევს გამოსასვლელის პოტენციალს. საწინააღმდეგო შემთხვევაში ისინი მაღალი წინააღობიანი რეზისტორების მსგავსად იმოქმედებს.

დადებითი ლოგიკის ჩარჩოში ნებისმიერ შესასვლელზე ლოგიკური **1**-ის დროს სქემის ქვედა ნაწილი გამოსასვლელზე დონეს ამცირებს ლოგიკურ **0**-მდე, ზოლო როდესაც ორივე შესასვლელს მიეწეოდა ლოგიკური **0**, მაშინ სქემის ზედა ნაწილი გამოსასვლელზე უზრუნველყოფს ლოგიკურ **1**-ს. ამგვარად ვენტილი ახდენს ლოგიკურ **ან-არა** ოპერაციას. მისი ფუნქციონირების ცხრილიდან (ნახ. **ფ.9.9.ვ**) ჩანს, რომ სქემის ქვედა ნაწილი ახდენს ლოგიკური **0**-ის, ზოლო ზედა ნაწილი – ლოგიკური **1**-ის ფორმირებას. **და-არა** ოპერაციის მარეალიზებელი **კმოპ**- ვენტილები შეიძლება ავსებით «დამადაბლებელი» ნაწილის **n**-არხული ტრანზისტორების მიმდევრობითი და «ამაღლებელი» ნაწილის **p**-არხული ტრანზისტორების პარალელური შეერთების გზით (**ფ.9.9.დ** ნახაზი).

კლშნ- ლოგიკის სტრუქტურა წინა პარაგრაფში განხილულ სტრუქტურებზე უფრო რთულია და ამ ტექნოლოგიით დამზადებულ ლოგიკური ელემენტებს მიკროსქემაში მაღალი სიმჭიდროვით ვერ განვათავსებთ. სამაგიეროდ მას აქვს ერთი მეტად მნიშვნელოვანი ღირსება. სტრუქტურის შესასვლელი სიგნალების მუდმივად მიწოდების პერიოდში სტრუქტურა უმნიშვნელო სიმძლავრეს მოიხმარს. ეს ძალიან მნიშვნელოვანია ბატარეით მომუშავე მოწყობილობებისათვის.

დანართი 4.

ციფრული მოწყობილობების აბსტრაქტული სინთეზის ფორმალური ალგორითმი [6,7] (დამუშავებულია სახელმძღვანელოს ავტორის მიერ 2005-2008 წლებში)

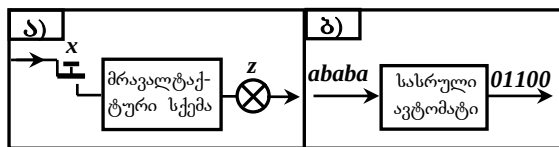
მმართველი მოწყობილობის აგების პირველ სტადიაზე გარკვეული ენის გამოყენებით შედგენილი უნდა იქნეს დავალება, რომელშიც ზუსტად და ლაკონურად იქნება ფორმულირებული აღნიშნული მოწყობილობის მიერ შესასრულებელი ფუნქციები. ასეთ ენად ბუნებრივი სალაპარაკო ენის გამოყენება არაა სასურველი მისი ბუნებრივი სიჭარბისა და არაერთმნიშვნელობის გამო. ამიტომ დამუშავებული იქნა სხვადასხვა არაჭარბი ფორმალური ენები. ერთ-ერთ ასეთ ენას წარმოადგენს *რეგულარულ გამოსახულებათა ენა*.

რეგულარული გამოსახულების შემგებობით ზუსტად და ცალსახად ფორმულირდება მმართველი მოწყობილობის აგების დავალება, რომლის მიხედვითაც კონსტრუქტორი ახდენს აღნიშნული გამოსახულების *პროგრამულ ან აბსტრაქტურულ რეალიზებას*. რეგულარული გამოსახულების სახით შედგენილი დავალების მიხედვით მმართველი მოწყობილობის რეალიზების პროცესში გარკვევისათვის, უპირველეს ყოვლისა, უნდა გვესმოდეს თავად რეგულარული გამოსახულების რაობა, რომელიც ავტომატების აბსტრაქტული თეორიაშია განმარტებული.

დ4.1. ავტომატების აბსტრაქტული თეორიის ელემენტები

აუცილებელ საწყის ცნებებს გავეცნოთ კერძო მაგალითის განხილვის პროცესში.

დავუშვათ, რომ ასაგებია ერთი შესასვლელისა (ლილაკი x) და ერთი გამოსასვლელის (ნათურა z) მქონე დისკრეტული მოწყობილობა, რომელიც z ნათურას ჩართავს x ლილაკზე თითის ყოველ კენტი რაოდენობით და ამორთავს - თითის ყოველი ლუწი რაოდენობით დაჭერისას (ნახ. დ4.1,ა).



ნახ. დ4.1. აბსტრაქტული ავტომატის განსაზღვრის ილუსტრირება

ავტომატების აბსტრაქტული თეორია დისკრეტულ მოწყობილობას «შავი ყუთის» სახით განიხილავს, ე.ი. მას არ აინტერესებს მისი შინაგანი სტრუქ-

ქტურა, ე. ი როგორაა აგებული რეალური მრავალტაქტური სქემა. ამ თეორიის მეთოდები დისკრეტული მოწყობილობის ქცევას განსაზღვრავს სიგნალების შესასვლელი და გამოსასვლელი მიმდევრობების სახით. ეს საშუალებას გვაძლევს, ვიპოვოთ დისკრეტული მოწყობილობის ფუნქციონირების უზოგადესი კანონზომიერებები. «შავი ყუთის» სახით განხილულ დისკრეტულ მოწყობილობას **აბსტრაქტული ავტომატი** ანუ უბრალოდ, **ავტომატი** ეწოდება.

ავტომატის შესასვლელი ცვლადების ნაკრებს ვუწოდოთ **შესასვლელი ასო. დ4.1,ა** ნახაზზე ნაჩვენები შემთხვევისათვის არსებობს შესასვლელი ცვლადების ორი ნაკრები $x=0$ და $x=1$, რომლებიც შესაბამისად **a** და **b** ასოებით აღვნიშნოთ. შესასვლელი ასოების სიმრავლეს ეწოდება **შესასვლელი ალფაბეტი** და **A** სიმბოლოთი აღვნიშნება, ე.ი. $A=(a,b)$. ანალოგურად, გამომოსასვლელი ცვლადების ნაკრებს ეწოდება **გამოსასვლელი ასოები**, ხოლო მათ სიმრავლეს – **გამოსასვლელი ალფაბეტი**. ჩამქრალი **Z** ნათურის შესაბამის გამოსასვლელ ასოს თუ აღვნიშნავთ **0**-ით, ჩამქრალი ნათურის შესაბამის ასოს – **1**-ით, ხოლო გამოსასვლელ ალფაბეტს **Z**-ით, მაშინ შეგვიძლია დავწეროთ, რომ $Z=(0,1)$.

ავტომატის თითოეულ შინაგან მდგომარეობას შევუსაბამოთ გარკვეული გამოსასვლელი ასო. განხილულ შემთხვევაში სულ ორი გამოსასვლელი ასო არსებობს, ავტომატის შინაგან მდგომარეობათა რაოდენობაც ორის ტოლი იქნება. ერთ-ერთს, რომლის დროსაც ნათურაში დენი არ გადის, შევუსაბამოთ გამოსასვლელი ასო **0**, ხოლო მეორეს, რომლის დროსაც ნათურაში დენი გადის – გამოსასვლელი ასო **1**. მივიღებთ ავტომატს, რომლის გამოსასვლელი სიგნალი მხოლოდ შინაგან მდგომარეობის ფუნქციას წარმოადგენს. ასეთ ავტომატს **მურის ავტომატი** ეწოდება, ე.ი. ჩვენი ავტომატი **მურის ტიპის სასრულ ავტომატს** წარმოადგენს (მას სასრული რაოდენობის, კერძოდ ორი შინაგანი მდგომარეობა აქვს). არსებობს ე. წ. **მილის ავტომატიც**, რომლის გამოსასვლელი სიგნალი ავტომატის შესასვლელი სიგნალისა და შინაგანი მდგომარეობის ფუნქციას წარმოადგენს. მურის ნებისმიერ ავტომატს ცალსახად შეესაბამება ეკვივალენტური მილის ავტომატი, ამიტომ საკმარისია მხოლოდ მურის ავტომატი განვიხილოთ: მიღებული შედეგები სამართლიანი იქნება მილის ავტომატისთვისაც.

სასრული შესასვლელი და გამოსასვლელი ალფაბეტების მქონე ავტომატს, რომელსაც აქვს სასრული რაოდენობის შინაგანი მდგომარეობები, **სასრული ავტომატი** ეწოდება. ცხადია, რომ ჩვენს მაგალითში განხილულია მურის ტიპის აბსტრაქტული სასრული ავტომატი.

ავტომატის შინაგან მდგომარეობებს, რომელებსაც $z=1$ გამოსასვლელი შეესაბამება, **გამოსასვლელი სიგნალით მონიშნული მდგომარეობა** ანუ სიმა-

რტივისათვის უბრალოდ *მონიშნული მდგომარეობა* ვუწოდოთ. ჩვენ მიერ განხილულ ავტომატში მონიშნულია ყველა ის მდგომარეობა, რომელშიც ავტომატის ყოფნის დროს ანთია z (იხ.ნახ.**დ41,ა**) ნათურა, ე. ი. როდესაც $z=1$. ავტომატი მუშაობის დაწყების წინ გარკვეულ ფიქსირებულ მდგომარეობაში უნდა იყოს. ამ მდგომარეობას *საწყისი მდგომარეობა* ეწოდება. ყოველი ამუშავების წინ ავტომატი გადაიყვანება საწყის მდგომარეობაში. ამას *ავტომატის ინიციალიზაცია* ეწოდება.

განვიხილოთ მათემატიკური აპარატი, რომელიც საშუალებას მოგვცემს შესასვლელ და გამოსასვლელ სიგნალთა მიმდევრობების გამოყენებით აბსტრაქტული სასრული ავტომატის მუშაობა აღვწეროთ. შესასვლელი თუ გამოსასვლელი ასოების ნებისმიერ მიმდევრობას *სიტყვა* ვუწოდოთ. შესასვლელი ასოებით წარმოიქმნება ავტომატის *შესასვლელი სიტყვები*, ხოლო გამოსასვლელი ასოებით – *გამოსასვლელი სიტყვები*. ივარაუდება, რომ აბსტრაქტული ავტომატი მუშაობს *დისკრეტულ დროში*. მაშინ რეალური სქემის შესასვლელების ნებისმიერი ცვლილება აბსტრაქტულად (ფიზიკური არსში გარკვევის გარეშე) შეიძლება ავტომატის შესასვლელზე გარკვეული შესასვლელი სიტყვის მოსვლად ინტერპრეტირდეს.

დ41,ბ ნახაზზე ნაჩვენებია, რომ შესასვლელი *ababa* სიტყვის მოსვლით ავტომატი გამოიმუშავებს გამოსასვლელ *01100* სიტყვას, რაც ჩაიწერება ასე: *ababa... → 01100 ...*; ამგვარად, სასრული ავტომატი შეიძლება *სიტყვების გარდამქნელოდ* განვიხილოთ. იგი $A=\{a,b\}$ ალფაბეტით შედგენილი სიტყვების სიმრავლეს ცალსახად ასახავს $Z=\{0,1\}$ ალფაბეტით შედგენილი სიტყვების სიმრავლეში. აქვე შევნიშნავთ, რომ სასრული ალფაბეტის საშუალებით წარმოქმნილი სიტყვების რაოდენობა უსასრულოა.

ჩავთვალოთ, რომ შესასვლელი ρ სიტყვა ავტომატში *წარმოდგენილია*, თუ მისი ზემოქმედებით ავტომატი საწყისი მდგომარეობიდან გადადის ერთ-ერთ მონიშნულ მდგომარეობაში. მაგალითად, *ababa* სიტყვა ჩვენს ავტომატში არ არის წარმოდგენილი, რადგან მას ავტომატი გადაჰყავს მოუნიშნავ მდგომარეობაში (გამოსასვლელ სიტყვაში უკანასკნელი ასოა $z=1$). ავტომატში წარმოდგენილი შესასვლელი სიტყვის მაგალითია *ababab* სიტყვა, რადგან *ababab → 011001*. ამ შემთხვევაში ღილაკზე თითო სამჯერ არის დაჭერილი და ნათურა ანთია.

$A=\{a,b\}$ ალფაბეტით აგებული სიტყვების სიმრავლეს ეწოდება *ხდომილება* და აღინიშნება E ასოთი. ხდომილება წარმოდგენილია ავტომატში, თუ ამ ავტომატში წარმოდგენილია ხდომილებაში შემავალი ყველა სიტყვა. მაგალითად, განვიხილოთ ხდომილება $E_1=\{ab, aba, abab\}$. ჩვენს ავტომატში წარმოდგენილია ამ ხდომილებაში შემავალი *ab, abab* სიტყვები და არაა წა-

რმოდგენილი სიტყვა **aba**, ამიტომ ავტომატში E_1 ხდომილება წარმოდგენილი არ არის.

მტკიცდება, რომ სასრულ ავტომატში წარმოდგენილია ნებისმიერი რეგულარული ხდომილება. **რეგულარული ხდომილება** ეწოდება ისეთ ხდომილებას, რომელიც შეიძლება ერთი ფორმულის სახით ჩაეწეროს მხოლოდ ისეთი სამი ოპერაციის გამოყენებით, როგორიცაა დიზიუნქცია, გამრავლება და იტერაცია. ამ ფორმულას ეწოდება რეგულარული გამოსახულება, ე. ი. **რეგულარული გამოსახულება** წარმოადგენს ერთი ფორმულის სახით ჩაწერილ ხდომილებას. ამ ფორმულაში პირველად სრულდება იტერაციის, შემდეგ - გამრავლებისა და ბოლოს იტერაციის ოპერაცია. განვსაზღვროთ ზემოთ აღნიშნული ოპერაციები: 1) E_1 და E_2 ხდომილების $E_1 \vee E_2$ **დიზიუნქცია** ეწოდება ამ ხდომილებების სიტყვათა სიმრავლეების გაერთიანებით მიღებულ სიმრავლეს. თუ $E_1 = (ab, aba, abab)$, ხოლო $E_2 = (ba, bab, aba)$, მაშინ $E_1 \vee E_2 = (ab, aba, abab, ba, bab, aba)$ 2) E_1 და E_2 ხდომილების $E_1 E_2$ **გამრავლება** ეწოდება ხდომილებას, რომელიც შედგება pq სახის ყველა სიტყვისაგან, სადაც $p \in E_1$ ხოლო $q \in E_2$. 3) E ხდომილების $\{E\}$ იტერაცია ეწოდება ხდომილებას: $\{E\} = e \vee E \vee EE \vee EEE \vee \dots$, სადაც არის ცარიელი სიტყვა, რომელის შეესატყვისება ავტომატის შესასვლელზე შესასვლელი ასოს მოუსვლელობას, მაგ., $\{ab\} = e \vee ab \vee abab \vee ababab \vee abababab \vee \dots$

აღგებრას, რომლის მზიდი სიმრავლეა შესასვლელი ალფაბეტით შედგენილი ყველა სიტყვის სიმრავლე, ხოლო ოპერაციები - ზემოთ ჩამოთვლილი სამი ოპერაცია, **ხდომილების აღგებრა** ეწოდება. მაშასადამე, რეგულარული გამოსახულება წარმოადგენს ხდომილების აღგებრის ფორმულას.

დ4.2. რეგულარული გამოსახულების ანალიზი

რეგულარული გამოსახულებაში შეყურსულია სასრული ავტომატების ყველა შესასვლელი სიტყვა. სასრული ავტომატების **აბსტრაქტული სინთეზის ალგორითმი** [5] საშუალებას გვაძლევს, თითოეულ შესასვლელი სიტყვის საპასუხოდ ავტომატის მიერ ფორმირებული **გამოსასვლელი სიტყვა** რეგულარული გამოსახულებიდან განვსაზღვროთ. რეგულარული გამოსახულებიდან მიმდევრობითი ავტომატის შესასვლელი სიტყვებისა და მათი შესატყვისი გამოსასვლელი სიტყვების განსაზღვრის პრაქტიკულ მეთოდს **რეგულარული გამოსახულების გაშლა** ეწოდება.

რეგულარული გამოსახულების გაშლის ოპერაცია საშუალებას გვაძლევს, ავაგოთ ავტომატის **გადასვლებისა და გამოსასვლელების ცხრილი**, აგრეთვე **გადასვლების დიაგრამა და მატრიცა**. აღნიშნული ელემენტების ერ-

თობლიობა წარმოქმნის სპეციფიკურ ენას, რომელსაც მოწყობილობის **დამ-
მუშავებლის ენას** ვუწოდებთ. ამ ენის გამოყენება აძლევს საშუალებას დამ-
მუშავებელს ფორმალური გზით მოახდინოს მოწყობილობის სტრუქტურის
სინთეზირება.

ზემოთ აღნიშნულის თანახმად, მართვის ციფრული მოწყობილობების
კონსტრუირების პროცესში დამმუშავებლის წინაშე ბუნებრივად წამოიჭრება
შემკვეთის ენიდან მისთვის ჩვეულ ენაზე გადასვლის საჭიროება. დღეისა-
თვის აღნიშნული გადასვლა არაა ფორმალიზებული, რაც ართულებს მოწყ-
ობილობის კონსტრუირების საერთო პროცესს. ჩვენს სწორედ ამ გადას-
ვლის ფორმალური მეთოდი დავამუშავეთ. რადგან დამმუშავებლის ენის
ელემენტების დახმარებით მმართველი ციფრული მოწყობილობის სტრუქტუ-
რის აგების ამოცანა უკვე ფორმალიზებულია, ჩვენი მეთოდის გამოყენებით
მთლიანად ფორმალიზდება **მიმდევრობითი ავტომატების სინთეზის კლასი-
კური მეთოდების დახმარებით მმართველი მოწყობილობების კონსტრუირების**
მთელი ციკლი.

რეგულარული გამოსახულებების განხილვისას ადვილად შევამჩნევთ მათ-
ში შემავალ ცალკეულ ნაწილებს, რომლებიც მოთავსებულია როგორც იტე-
რაციულ (ფიგურულ), ისე ალგებრულ (მრგვალ) ფრჩხილებში. ფიგურულ
ფრჩხილებში მოქცეულ რეგულარული გამოსახულების ცალკეულ ნაწილებს
იტერაციული რგოლები, ხოლო მრგვალ ფრჩხილები მოქცეულ ნაწილებს –
ალგებრული რგოლები ვუწოდოთ. სხვა იტერაციული (ალგებრული) რგო-
ლის შემცველ იტერეტიულ (ალგებრულ) რგოლს **რთული**, ხოლო ასეთი
რგოლების არმქონე რგოლი – **მარტივი რგოლი** ვუწოდოთ.

შემოვიღოთ ელემენტის ცნება. ნებისმიერი (როგორც იტერაციულ, ისე
ალგებრულ) რგოლში დიზიუნქციის ნიშნებით დაკავშირებულ წევრებს ამ
რგოლის **ელემენტები** ვუწოდოთ. ერთი ელემენტის შემცველ რგოლს –
ერთელემენტაანი, ხოლო რამდენიმე ელემენტის შემცველ რგოლს – **მრავა-
ლელემენტაანი რგოლი** ვუწოდოთ. განსაზღვრების თანახმად შეიძლება არ-
სებობდეს **ერთელემენტაანი რთული** ან **მრავალელემენტაანი მარტივი** რგო-
ლი.

რეგულარული გამოსახულების მაგალითად ავიღოთ შემდეგი გამოსახულ-
ლება [19]:

$$E = (b \ a \vee \{a\} \ b \ \{a \vee \{b\} \ b\}) \ a, \quad (\text{ფ4.1})$$

სადაც არსებული ლათინური ასოები წარმოადგენს გარკვეული მიმდევრობი-
თი აბსტრაქტული ავტომატის შესასვლელი ალფაბეტის ასოებს.

მოცემულ რეგულარულ გამოსახულებაში შედის მარტივი ერთელემენტი-
ანი $\{a\}$ და $\{b\}$, რთული ორელემენტიანი $\{a \vee \{b\} \ b\}$ იტერაციული რგოლი,

აგრეთვე მარტივი ორელემენტიანი ალგებრული $(bv\{a\}b\{av\{b\}b\})$ ელემენტი.

ჩვენი მიზანია დავამუშავოთ მისი გაშლის ფორმალური ალგორითმი.

რეგულარული გამოსახულების გაშლისათვის შემოღებულია მოცემული გამოსახულების ადგილების ცნება. რეგულარული გამოსახულების **ადგილები** ეწოდება გამოსახულების ნებისმიერ ორ სიმბოლოს (ასოს, ფრჩხილის, დი-ზიუნქციის ნიშნის) შორის, აგრეთვე გამოსახულების მარცხენა და მარჯვენა განაპირა ადგილებზე მოთავსებულ განცალკევების სპეციალურ (პატარა ვერტიკალურ) ხაზებს. რეგულარული გამოსახულება თუ მრავალწევრს წარმოადგენს, იგი უნდა ჩაისვას ფრჩხილებში.

რეგულარული გამოსახულების ადგილებს შორის განასხვავებენ ძირითად და არაძირითად ადგილებს. **ძირითადი ადგილი** ეწოდება: 1) ადგილს, რომლის უშუალოდ მარცხნივ დგას შესასვლელი ალფაბეტის ასო და 2) საწყის ასოს (რომლის მარჯვნიდან იწყება გამოსახულება). ყველა დანარჩენი ასო ითვლება **არაძირითად ასოებად**.

რეგულარული გამოსახულების არაძირითადი ადგილების სიმრავლიდან გამოიყოფა ძირითადისწინა ადგილები. **ძირითადისწინა ადგილი** ეწოდება რეგულარული გამოსახულების ისეთ არაძირითად ადგილს, რომლის უშუალოდ მარჯვნივ დგას შესასვლელი ალფაბეტის ასო.

რეგულარული გამოსახულების ადგილები სპეციფიკური გეომეტრიული ობიექტებია. ამ ობიექტებით მანიპულირების საშუალება რომ გვქონდეს, ისინი ინომრება ნატურალური რიცხვებით და ამის შემდეგ თითოეული კონკრეტული ადგილის რიგითი ნომერი იგივედება ამ გეომეტრიულ ადგილთან.

გეომეტრიული ადგილების დასანომრად გამოვიყენოთ ჩვენს მიერ დამუშავებული შემდეგი სპეციალური **P-პროცედურა**:

1. ნატურალური $1, 2, \dots, (n-1)$ ასოებით, სადაც n ძირითადი ასოების საერთო რაოდენობაა, დავნომროთ ძირითადი ადგილები; 2. პირველი პუნქტის შესრულების შემდეგ წარმოქმნილი რიცხვითი სტრიქონის ქვემოთ გავავლოთ ჰორიზონტალური ხაზი; 3. უნომროდ დარჩენილი არაძირითადი ადგილების გამომსახვეი ვერტიკალური ხაზები გავაგრძელოთ წინა პუნქტში გატარებული ჰორიზონტალური ხაზის გადაკვეთამდე და დავნომროთ ნატურალური $(n+1), (n+2), \dots, (m-1)$, სადაც m რეგულარული გამოსახულების ადგილების საერთო რაოდენობაა; 4. გავხაზოთ ძირითადის წინა ადგილების ნომრები; 5. პროცედურის დასასრული.

რეგულარული გამოსახულების ფორმას, რომელსაც იგი მიიღებს მასზე **P-პროცედურის** ჩატარების შემდეგ რეგულარული გამოსახულების **N-ფორმა** ეწოდოთ. რეგულარული (დ4.1) გამოსახულების **N-ფორმა** მოყვანილია **დ4.2,ა** ნახაზზე.

დ4.3. რეგულარული გამოსახულების დამუშავების საკითხები

შემოვიღოთ შემდეგი განსაზღვრებები:

1) რეგულარული *გამოსახულების საწყისი და ბოლო ადგილები* ვუწოდოთ ამ გამოსახულების განაპირა მარცხენა და მარჯვენა ადგილებს. (დ5.1) გამოსახულების საწყისი და ბოლო ადგილებია მისი 0 და 8 ადგილები;

2) რეგულარული გამოსახულებაში არსებული იტერატიული და ლოგიკური *რგოლის საწყისი ადგილი* ვუწოდოთ მოცემული რგოლის პირველი (გამხსნელი) ფრჩხილის უშუალოდ მარჯვნივ არსებულ ადგილს.

3) რეგულარული გამოსახულებაში არსებული იტერაციული და ლოგიკური *რგოლის ბოლო ადგილი* ვუწოდოთ მოცემული რგოლის უკანასკნელი (დამხურავი) ფრჩხილის უშუალოდ მარჯვნივ არსებულ ადგილს. (დ4.1) გამოსახულების ცალკეული იტერატიული და ლოგიკური რგოლების საწყისი ადგილები მოყვანილია ცხრილ 1-ში (ნახ. დ4.2,ბ);

4) რეგულარული გამოსახულებაში არსებული (იტერაციულ და ალგებრულ) რგოლის *ელემენტის საწყისი ადგილი* ვუწოდოთ ამ ელემენტის პირველი სიმბოლოს (ასოს ან ფრჩხილის) უშუალოდ მარცხნივ არსებულ ადგილს;

5) რეგულარული გამოსახულებაში არსებული (იტერაციულ და ალგებრულ) რგოლის *ელემენტის ბოლო ადგილი* ვუწოდოთ ამ ელემენტის პირველი სიმბოლოს (ასოს ან ფრჩხილის) უშუალოდ მარჯვნივ არსებულ ადგილს;

ცხრილ 1-ში (ნახ. დ4.2,ბ) (დ4.1) გამოსახულების რგოლები დაშლილია ცალკეულ ელემენტებად და მითითებულია მათი საწყისი და ბოლო ადგილების ნომრები.

მიმდევრობითი ავტომატის შესასვლელ სიტყვებად რეგულარული გამოსახულების გაშლის პროცესი ინტერპრეტირდება როგორც მოცემული გამოსახულების ერთი ადგილიდან მეორე ადგილზე გადასვლების მიმდევრობა, რომელიც იწყება მოცემული გამოსახულების საწყისი ადგილიდან და მთავრდება ბოლო ადგილზე. ამ გადასვლების ანალიზურად ჩაწერისათვის შემოვიტანოთ დიქტომიის ცნებაზე დამყარებული ახალი მათემატიკური აპარატი. *დიქტომია* (ბერძ. *dichotomia* – ორად გაკვეთა) ვუწოდოთ რეგულარული გამოსახულების ორ ადგილს, რომელთა შორის ხდება გადასვლა; მასში *აქტიურ ადგილად* ჩავთვალოთ ადგილი, რომლიდანაც ხდება გადასვლა, ხოლო *პასიურ ადგილად* – ადგილი, რომელშიც ხდება გადასვლა.

ერთი ადგილიდა მეორეზე გადასვლა ხდება *უშუალოდ* ან *შესასვლელი ალფაბეტის ასოს* მეშვეობით [19]. პირველი სახის გადასვლის დროს შესასვლელი ალფაბეტის ასო არ წარმოიქმნება, ხოლო მეორე შემთხვევაში წარმოიშება ის ასო, რომლის მეშვეობითაც განხორციელდა მოცემული გადასვლა.

I გვარის დიქტომია ეუწოდოთ რეგულარული გამოსახულების იმ ორი ადგილის ერთობლიობას, რომელთა შორისაც გადასვლა შესასვლელი ასოს მეშვეობით ხდება, ხოლო *II გვარის დიქტომია* - რეგულარული გამოსახულების იმ ორი ადგილის ერთობლიობას, რომელთა შორისაც ხდება უშუალო გადასვლა;

შემოტანილი განსაზღვრების თანახმად *I* გვარის დიქტომიისა დახმარებით წარმოიქმნება შესასვლელი ალფაბეტის ასო, ხოლო *II* გვარის დიქტომიის საშუალებით მომდვნი ასოს წარმოსაქმნელად საჭირო ახალ სასტარტო ადგილზე ხდება გადანაცვლება.

აქტიური δ , პასიური η ადგილებისაგან შემდგარი *I* გვარის ისეთი დიქტომია და რომლის δ -დან η -ზე გადასვლა ხდება $x_i \in A$ ასოს მეშვეობით (სადაც A მიმდევრობითი ავტომატის შესასვლელი ალფაბეტია), პირობითად აღენიშნოთ როგორც ($\underline{\delta}$, η) $_{x_i}$, ხოლო აქტიური α და პასიური β ასო-ასოსასაგან შემდგარი *II* გვარის დიქტომია - როგორც ($\underline{\alpha}$, β).

ჩამოვყალიბოთ *I* და *II* გვარის დიქტომიების განსაზღვრის წესები.

1) *I* რიგის დიქტომიის განსაზღვრის წესები:

1.1. შესასვლელი ალფაბეტის რომელიმე ასოს უშუალოდ მარცხნივ არსებული ძირითადი ადგილი ამ ასოს უშუალოდ მარჯვნივ არსებულ ადგილთან წარმოქმნის *I* გვარის დიქტომიას, რომელშიც იგი არის აქტიური. ამ დიქტომიის განხორციელებისას წარმოიქმნება დიქტომიის ელემენტებს შორის არსებული შესასვლელი ასო.

1.2. შესასვლელი ალფაბეტის რომელიმე ასოს უშუალოდ მარცხნივ არსებული ძირითადისწინა ადგილი ამ ასოს უშუალოდ მარჯვნივ არსებულ ადგილთან წარმოქმნის *I* გვარის დიქტომიას, რომელშიც იგი არის აქტიური. ამ დიქტომიის განხორციელებისას წარმოიქმნება დიქტომიის ელემენტებს შორის არსებული შესასვლელი ასო.

ზემოთ ფორმულირებული წესების მეშვეობით რეგულარული (ფ4.1) გამოსახულებისათვის განსაზღვრული *I* რანგის დიქტომიები მოყვანილია ცხრილ 3-ში (ნახ.ფ4.2,ფ).

2) *II* რიგის დიქტომიის განსაზღვრის წესები:

II.1. ალგებრული რგოლის საწყისი ადგილი *II* გვარის დიქტომიებს წარმოქმნის ამ რგოლის თითოეული ელემენტის საწყის ადგილებთან და ამ დიქტომიებში იგი არის აქტიური;

I.2. ალგებრული რგოლის ბოლო ადგილი **II** გვარის დიქტომიებს წარმოქმნის ამ რგოლის თითოეული ელემენტის ბოლო ადგილებთან და ამ დიქტომიებში აქტიური არის ელემენტთა ბოლო ადგილები;

II.3. იტერაციული რგოლის საწყისი ადგილი **II** გვარის დიქტომიებს წარმოქმნის:

▲ ამ რგოლის ბოლო ადგილთან;

▲ ამ რგოლის თითოეული ელემენტის საწყის ადგილებთან და ორივე შემთხვევაში იგი არის აქტიური.

II.4. იტერაციული რგოლის ბოლო ადგილი **II** გვარის დიქტომიებს წარმოქმნის:

▲ ამ რგოლის თითოეული ელემენტის საწყის ადგილებთან და ამ დიქტომიებში იგი არის აქტიური;

▲ ამ რგოლის თითოეული ელემენტის ბოლო ადგილებთან და ამ დიქტომიებში აქტიურია ელემენტთა ბოლო ადგილები

II.5. ცარიელი სიმბოლოები საწყისი და ბოლო ადგილები ერთმანეთთან წარმოქმნის აქტური ადგილის არმქონე **II** გვარის დიქტომიებს, რომლებიც ცარიელ (გადაგვარებულ) დიქტომიებს წარმოადგენს

II.6. **II** რიგის დიქტომიების წარმოქმნის ზემოთ ჩამოთვლილი წესები-საგან განსხვავებული სხვა წესები არ არსებობს.

დ4.4. რეგულარული გამოსახულების არაპირი- თადი ადგილების მონიშვნის ფორმალური მეთოდის დამუშავება

რეგულარული გამოსახულებიდან მიმდევრობითი ავტომატის შესასვლელი სიტყვის გაშლის პროცესში აღნიშნული სიტყვის ასოები, როგორც ზემოთ აღვნიშნეთ, წარმოიქმნება ძირითადი ან წინაძირითადი ადგილებიდან გარკვეულ არაპირითად ადგილებზე გადასვლის მეშვეობით. კონკრეტულ არაპირითად ადგილზე გადასვლა შეიძლება არა ნებისმიერი ძირითადი ან ძირითადი-სწინა ადგილიდან, არამედ მხოლოდ ზოგიერთი მათგანიდან. ეს იმას ნიშნავს, რომ კონკრეტული არაპირითადი ადგილისათვის არსებობს ისეთი ძირითადი ან ძირითადის წინა ადგილები, რომლებიდანაც შესაძლებელია მოხდეს მასზე გადასვლა.

არაპირითადი ადგილის ნომრის ქვემოთ იმ ძირითადი და ძირითადის წინა ადგილთა ნომრების მიწერას, რომლებიდანაც შესაძლებელია მოხდეს აღნიშნული ადგილებიდან მასზე გადასვლა, ამ *არაპირითადი ადგილის მონიშვნა* ეწოდება.

რეგულარული გამოსახულების ფორმას, რომელსაც იგი იღებს არაძირითადი ადგილების მონიშვნის შემდეგ, **F-ფორმა** ვუწოდოთ.

N-ფორმით წარმოდგენილ რეგულარულ გამოსახულების არაძირითადი ადგილების მონიშვნის არსებული წესი [5,19,25] მოითხოვს ხელით გადარჩევას, რაც შეუძლებელს ხდის კომპიუტერზე შესაბამისი პროცესის ორგანიზებას. ჩვენი მიზანი აღნიშნული ნაკლის გამოსწორებაა. მისი მიღწევა შეიძლება ზემოთ განსაზღვრული **II** რიგის დიქტომიების გამოყენებით. ცხრილ 4-ში (ნახ. **ღ4.2,ე**) მოყვანილია განხილული რეგულარული გამოსახულებაში არსებული რგოლების ელემენტები და თითოეული რგოლისათვის განსაზღვრული **II** რიგის დიქტომიების ჩამონათვალი.

II რიგის ყველა დიქტომიის გაერთიანებით მიღებული სიმრავლე აღვნიშნოთ **D_{II}** სიმბოლოთი და იგი წარმოვიდგინოთ ორი ქვესიმრავლის გაერთიანებით მიღებული სიმრავლის ფორმით:

$$D_{II} = D_{II(1)} \cup D_{II(2)},$$

სადაც **D_{II(1)}** ქვესიმრავლე შედგება **II** რიგის მხოლოდ ისეთი დიქტომიებისაგან, რომლებიც შეიცავს ერთ ძირითად ადგილს მაინც, ხოლო **D_{II(2)}** ქვესიმრავლე შედგება მხოლოდ არაძირითადი ადგილების შემცველი დიქტომიებისაგან. განსახილველი (**ღ4.1**) გამოსახულების **D_{II}** სიმრავლე საკუთარივე ქვესიმრავლეებით მოყვანილია ცხრილ 5-ში (ნახ. **ღ4.3,ა**)

D_{II(1)} და **D_{II(2)}** ქვესიმრავლეებისათვის შევადგინოთ სპეციალური ბარათები, რომლებსაც შესაბამისად **D_{II(1)}** - და **D_{II(2)}** -ბარათები ვუწოდოთ.

▲ **D_{II(1)}** ბარათი შედგება ნატურალური **0,1,...,n** რიცხვებით დანომრილი (**n+1**) რაოდენობის სვეტისა და ასევე ნატურალური **n+1, n+1,...,m** რიცხვებით დანომრილი **m-(n+1)** რაოდენობის სტრიქონისაგან, სადაც **n** არის რეგულარული გამოსახულების ძირითადი ადგილების, ხოლო **m** ამავე გამოსახულების ყველა ადგილის რაოდენობა. **II** რიგის ყოველ (**α, β**) ∈ **D_{II(1)}** ქოქტომიას, სადაც **α** ∈ (**1,2,...,n**), **β** ∈ (**n+1, n+1,...,m**), შეესაბამება ამ ცხრილის **α** სტრიქონისა და **β** სვეტის გადაკვეთაზე არსებული უჯრა; ამ უჯრაში უნდა ჩაეწეროს აღნიშნული დიქტომიის აქტიური წევრის **α** ნომერი

▲ **D_{II(2)}** ბარათი შედგება ერთი სვეტისა და **n+1, n+2,...,m** რიცხვებით დანომრილი **m-(n+1)** რაოდენობის მწკრივისაგან. **II** რიგის ყოველ დიქტომია (**δ, η**) ∈ **D_{II(2)}** -ს, სადაც **α** ∈ (**1,2,...,n**), **β** ∈ (**n+1, n+1,...,m**), შეესაბამება ისარი, რომელიც იწყება მოცემული დიქტომიის აქტიური წევრის **δ** ნომრის შესაბამისი სტრიქონიდან და მთავრდება ამავე დიქტომიის არააქტიური წევრის **β** ნომრის სტრიქონში; ამასთანავე, ისარი მიმართულია არააქტიური **β** ნომრის შესაბამისი სტრიქონისაკენ.

$D_{II(1)}$ – ბარათისთვის მარჯვნივ $D_{II(2)}$ – ბარათის მიღებით მიიღება გაერთიანებული D_{II} – ბარათი, რომელიც **ლ4.3,ბ** ნახაზზეა მოყვანილი. მოცემულ ნახაზზე D_{II} – ბარათის მისაღებად შავი ფერის უჯრები საჭიროა ჩავთვლოთ ცარიელ უჯრებად.

შემოვიტანოთ რამდენიმე განსაზღვრება:

1) D_{II} – ბარათის ურთიერთდაკავშირებული სტრიქონები ვუწოდოთ ამ ბარათის სტრიქონთა წყვილს, რომლებშიც $D_{II(2)}$ – ბარათის ისრების ბოლოები განთავსებული; ამასთანავე სტრიქონს, საიდანაც იწყება ისარი, ვუწოდოთ **მალალი დონის სტრიქონი**, ხოლო სტრიქონს, სადაც მთავრდება ისარი – **დაბალი დონის სტრიქონი**.

2) D_{II} – ბარათის ურთიერთდაკავშირებული სტრიქონების დონეთა გათანაბრების ოპერაცია ვუწოდოთ აქტიურ სტრიქონში არსებული რიცხვების პასიურ სტრიქონში გადაკოპირების პროცესს.

ა)	ცხრილი 5 D_{II} სიმრავლე <table> <tr> <th>$D_{II(1)}$ ქვე-იმრავლე</th><th>$D_{II(2)}$ ქვე-იმრავლე</th></tr> <tr> <td>(0; 9), (0; 10), (4; 13), (4; 14), (4; 17), (12; 3), (16; 6), (17; 5), (17; 7), (18; 2).</td><td>(10; 11), (10; 12), (12; 11), (14; 15), (14; 16), (16; 15), (17; 13), (17; 14), (18; 17).</td></tr> </table>	$D_{II(1)}$ ქვე-იმრავლე	$D_{II(2)}$ ქვე-იმრავლე	(0; 9), (0; 10), (4; 13), (4; 14), (4; 17), (12; 3), (16; 6), (17; 5), (17; 7), (18; 2).	(10; 11), (10; 12), (12; 11), (14; 15), (14; 16), (16; 15), (17; 13), (17; 14), (18; 17).	ბ) D_{II} - ბარათი <table> <tr> <th>$D_{II(1)}$ ბარათი</th><th>$D_{II(2)}$ ბარათი</th></tr> <tr> <th>0</th><th>1</th><th>2</th><th>3</th><th>4</th><th>5</th><th>6</th><th>7</th><th>8</th><th></th></tr> <tr><td>9</td><td>0</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><th></th></tr> <tr><td>10</td><td>0</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><th></th></tr> <tr><td>11</td><td>0</td><td></td><td>3</td><td></td><td></td><td></td><td></td><td></td><th></th></tr> <tr><td>12</td><td>0</td><td></td><td>3</td><td></td><td></td><td></td><td></td><td></td><th></th></tr> <tr><td>13</td><td></td><td></td><td></td><td>4</td><td>5</td><td></td><td>7</td><td></td><th></th></tr> <tr><td>14</td><td></td><td></td><td></td><td>4</td><td>5</td><td></td><td>7</td><td></td><th></th></tr> <tr><td>15</td><td></td><td></td><td></td><td>4</td><td>5</td><td>6</td><td>7</td><td></td><th></th></tr> <tr><td>16</td><td></td><td></td><td></td><td>4</td><td>5</td><td>6</td><td>7</td><td></td><th></th></tr> <tr><td>17</td><td></td><td></td><td></td><td>4</td><td>5</td><td></td><td>7</td><td></td><th></th></tr> <tr><td>18</td><td></td><td>2</td><td></td><td>4</td><td>5</td><td></td><td>7</td><td></td><th></th></tr> </table>	$D_{II(1)}$ ბარათი	$D_{II(2)}$ ბარათი	0	1	2	3	4	5	6	7	8		9	0									10	0									11	0		3							12	0		3							13				4	5		7			14				4	5		7			15				4	5	6	7			16				4	5	6	7			17				4	5		7			18		2		4	5		7		
$D_{II(1)}$ ქვე-იმრავლე	$D_{II(2)}$ ქვე-იმრავლე																																																																																																																					
(0; 9), (0; 10), (4; 13), (4; 14), (4; 17), (12; 3), (16; 6), (17; 5), (17; 7), (18; 2).	(10; 11), (10; 12), (12; 11), (14; 15), (14; 16), (16; 15), (17; 13), (17; 14), (18; 17).																																																																																																																					
$D_{II(1)}$ ბარათი	$D_{II(2)}$ ბარათი																																																																																																																					
0	1	2	3	4	5	6	7	8																																																																																																														
9	0																																																																																																																					
10	0																																																																																																																					
11	0		3																																																																																																																			
12	0		3																																																																																																																			
13				4	5		7																																																																																																															
14				4	5		7																																																																																																															
15				4	5	6	7																																																																																																															
16				4	5	6	7																																																																																																															
17				4	5		7																																																																																																															
18		2		4	5		7																																																																																																															
ბ)	<table> <tr> <td> (</td><td> b</td><td> a</td><td> √</td><td> {</td><td> a</td><td> }</td><td> b</td><td> {</td><td> a</td><td> √</td><td> {</td><td> b</td><td> }</td><td> b</td><td> }</td><td>)</td><td> a</td><td> </td></tr> <tr> <td>0</td><td>1</td><td>2</td><td></td><td></td><td>3</td><td></td><td>4</td><td></td><td>5</td><td></td><td></td><td>6</td><td></td><td>7</td><td></td><td></td><td>8</td><td></td></tr> <tr> <td>9</td><td></td><td></td><td>10</td><td></td><td>11</td><td></td><td>12</td><td></td><td>13</td><td></td><td>14</td><td></td><td>15</td><td></td><td>16</td><td></td><td>17</td><td>18</td></tr> <tr> <td>0</td><td></td><td></td><td>0</td><td></td><td>0</td><td></td><td>3</td><td></td><td>4</td><td></td><td>4</td><td></td><td>4</td><td></td><td>4</td><td></td><td>4</td><td>2</td></tr> <tr> <td></td><td></td><td></td><td></td><td>3</td><td></td><td>0</td><td></td><td>5</td><td>7</td><td></td><td>5</td><td></td><td>6</td><td></td><td>6</td><td></td><td>7</td><td>4</td></tr> <tr> <td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td>7</td><td></td><td>7</td><td></td><td>7</td><td></td><td>7</td><td></td><td>5</td><td>7</td></tr> </table>	(	b	a	√	{	a	}	b	{	a	√	{	b	}	b	}	)	a		0	1	2			3		4		5			6		7			8		9			10		11		12		13		14		15		16		17	18	0			0		0		3		4		4		4		4		4	2					3		0		5	7		5		6		6		7	4										7		7		7		7		5	7			
(	b	a	√	{	a	}	b	{	a	√	{	b	}	b	}	)	a																																																																																																					
0	1	2			3		4		5			6		7			8																																																																																																					
9			10		11		12		13		14		15		16		17	18																																																																																																				
0			0		0		3		4		4		4		4		4	2																																																																																																				
				3		0		5	7		5		6		6		7	4																																																																																																				
									7		7		7		7		5	7																																																																																																				

ნახ. ლ4.3. რეგულარული გამოსახულების წარმოდგენა F - ფორმის სახით

დავუშვათ, რომ შეერთებული D_{II} – ბარათში ურთიერთდაკავშირებული სტრიქონებია α და β . ამ სტრიქონებიდან მალალი დონის თუ არის α , ხო-

ლო დაბალი დონის - β სტრიქონი, მაშინ მათი დონეების გათანაბრების ოპერაცია აღვნიშნოთ როგორც $\alpha \rightarrow \beta$; იგი α სტრიქონში არსებული რიცხვების β სტრიქონში გადაკოპირებას ნიშნავს. D_{II} - ბარათში ამავედროულად თუ β -თან ურთიერთდაკავშირებული δ სტრიქონიც აღმოჩნდება, მაშინ შესასრულებელი იქნება დონეთა გათანაბრების რთული $\alpha \rightarrow \beta \rightarrow \delta$ ოპერაცია. იგი ნიშნავს, რომ რიცხვები ჯერ α სტრიქონიდან გადაკოპირდეს β სტრიქონში და მხოლოდ ამის შემდეგ მოხდეს უკანასკნელ სტრიქონში ფორმირებული ყველა რიცხვი გადაკოპირება δ სტრიქონში.

განხილულ მაგალითში (იხ.ნახ. **ფ4.2,ბ**) გვაქვს ურთიერთდაკავშირებული სტრიქონების დონეთა გათანაბრების შემდეგი რთული ოპერაციები:

$10 \rightarrow 12 \rightarrow 11$; $14 \rightarrow 16 \rightarrow 15$; $18 \rightarrow 17 \rightarrow 13$; $18 \rightarrow 17 \rightarrow 14$. (**ფ4.2**)

3) გათანაბრებული D_{II} - ბარათი ეუწოდოთ ისეთ D_{II} - ბარათს, რომელშიც გათანაბრებულია ყველა ურთიერთდაკავშირებულ სტრიქონთა დონეები.

განხილულ მაგალითისთვის **ფ4.3,ბ** ნახაზზე ნაჩვენებ ბარათში გათანაბრების ყველა პროცესის შედეგად გაჩენილი რიცხვები შავი ფერის უჯრედებშია ნაჩვენები. ყველა (როგორც თეთრ, ისე შავ) უჯრედში არსებული რიცხვების ერთობლიობით წარმოიქმნება **გათანაბრებული D_{II} - ბარათი**.

გათანაბრებული D_{II} - ბარათი გამოყენებით შესაძლებელია ჩამოვყალიბოთ რეგულარული გამოსახულების არაპირდაპირი i -ური ($i \in \{n+1, n+2, \dots, m\}$) ადგილის მონიშვნის, ე.ი. აღნიშნული გამოსახულების F - ფორმის მიღების პროცესის ფორმალური შესრულების შემდეგი წესი

■ **რეგულარულ გამოსახულების F -ფორმის მისაღებად**, ანუ არაპირდაპირი i -ური, $i \in (n+1, n+2, \dots, m)$ ადგილის მონიშვნისათვის აუცილებელი და საკმარისია **გათანაბრებული D_{II} -ბარათის i -ურ სტრიქონში** მდგარი ყველა რიცხვი სვეტის სახით ქვემოთ მივუწეროთ N -ფორმის რეგულარული გამოსახულების i -ური ადგილი ნომერს. ■

ზემოთ ფორმულირებული წესის გამოყენებით მიღებული განხილული რეგულარული გამოსახულების F -ფორმა **ფ4.3,ბ** ნახაზზეა მოყვანილი.

ფ4.3. რეგულარული გამოსახულების გაშლის ფორმალური მეთოდი

აბსტრაქტული სასრული ავტომატის შესასვლელი და გამოსასვლელი სიტყვების ჩაწერის ფორმა აღნიშნული ავტომატის გადასვლებისა და გამოსასვლლების ცხრილი. აღნიშნულიდან გამოდინარე ცალკეულ სიტყვებად რეგულარული გამოსახულების გაშლა აღნიშნული ცხრილის ფორმირების ტოლფასია.

რეგულარული გამოსახულებიდან მურის ავტომატის გადასვლების ცხრილის მიღების არსებული წესიც [5,19,25] არაფორმალურია (მოითხოვს ხელით გადარჩევას) რაც შეუძლებელს ხდის კომპიუტერით ამ პროცესის ავტომატიზებას. აღნიშნული ნაკლის გამოსწორება შეიძლება ზემოთ განსაზღვრული I რიგის დიქტომიების გამოყენებით.

I რიგის დიქტომიების D_I სიმრავლე წარმოვადგინოთ შემდეგნაირად:

$$D_I = D_{I(x_1)} \cup D_{I(x_2)} \cup \dots \cup D_{I(x_m)}, \quad (\text{ფ4.2})$$

სადაც $D_{I(x_i)}$ წარმოადგენს შესასვლელი x_i ასოს წარმომქმნელი I გვარის დიქტომიების სიმრავლეს, რომელთა განხორციელებისას წარმოიქმნება შესასვლელი x_j , $j=1,2,\dots,m$ ასო.

განხილული მაგალითისათვის (იხ. ნახ.ფ.3.გ) შესასვლელი $A=\{a,b\}$ ალფაბეტი შეიცავს 2 ასოს, ამიტომ ფ4.2 გამოსახულება იღებს სახეს:

$$D_I = D_{I(a)} \cup D_{I(b)} = [(1;2)_a; (11;3)_a; (13;5)_a; (18;8)_a] \cup [(2;1)_b; (12;4)_b; (15;6)_b; (16;7)_b]. \quad (\text{ფ4.3})$$

D_I სიმრავლის გამოყენებით შევადგინოთ D_I –ბარათი (ნახ.ფ4.3,ა) შემდეგნაირად:

▲ $D_{I(a)} \subset D_I$ ქვესიმრავლეში შემავალი თითოეული დიქტომიისათვის გამოვყოთ საკუთარი სვეტი, რომელთა ერთობლიობა წარმოქმნის $D_{I(a)}$ -ველს. ასევე $D_{I(b)}$ ველს წარმოქმნის $D_{I(b)} \subset D_I$ ქვესიმრავლის დიქტომიებისათვის გამოყოფილი სვეტები;

▲ D_I –ბარათში გავითვალისწინოთ $m+1$ სტრიქონი და დავნომროთ ისინი $0,1,\dots,m$ რიცხვებით (m უდიდესი რიცხვია იმ რიცხვებს შორის, რომლითაც დანომრილია ძირითადი ადგილები).

■ ჩავთვალოთ, რომ D_I –ბარათის ქვესვეტები $i \in (0,1,\dots,m)$ სტრიქონით გადაიფარება, თუ ამ ქვესვეტების დიქტომიის აქტიური წევრები რეგულარული გამოსახულების F -ფორმაში მონიშნულია i რიცხვით (თუ აქტიურია რეგულარული გამოსახულების ძირითადისწინა ადგილი) ან როდესაც აქტიური ადგილის ნომერი ემთხვევა i რიცხვს (თუ აქტიურია რეგულარული გამოსახულების ძირითადი ადგილი).

■ D_I –ბარათის უჯრები შევსების წესი. D_I –ბარათის უჯრებში, რომლებიც ღვას i სტრიქონისა და ან სტრიქონით გადაფარული ქვესვეტების გადაკვეთებზე, ჩაიწერება აღნიშნული ქვესვეტების შესაბამის დიქტომიებში არსებული პასიური ადგილის ნომრები. D_I –ბარათის დანარჩენი უჯრები რჩება შეუვსებელი.

■ განვიხილოთ D_I –ბარათის რომელიმე, კერძოდ (11;3), დიქტომიით აღნიშნული ქვესვეტის უჯრების შევსების მაგალითი. დიქტომიაში შემავალი ადგილი 11 მონიშნულია რიცხვებით 0 და 3 (იხ. ნახ. ფ.3.გ), ამიტომ

ეს ქვესვეტი დაიფარება D_1 -ბარათის 0 და 3 სტრიქონებით. აქედან გამომდინარე უჯრებში, რომლებიც განთავსებულია სვეტისა და $0,1$ სტრიქონების გადაკვეთებზე, ჩაიწერება დიქტოლოგიური ადგილის ნომერი 3 . ანალოგურად შეივსება D_1 -ბარათის დანარჩენი ადგილები (იხ. ნახ. **დ4.4, ა**).

■ D_1 -ბარათის გამოყენება საშუალებას ფორმალური მეთოდის გამოყენებით ავაგოთ **მურის ავტომატის პირველადი გადასვლების ცხრილი**, რომლის მარტივი გარდაქმნით მიიღება **მურის ავტომატის გადასვლების ცხრილი**.

D_1 -ბარათის მეშვეობით მურის ავტომატის გადასვლების პირველადი ცხრილის აგების ალგორითმი:

1. ავტომატის შინაგან მდგომარეობებად აიღება ძირითადი ადგილების M სიმრავლის ქვესიმრავლები. ამ ქვესიმრავლებით წარმოიშვება გადასვლების პირველადი ცხრილის სტრიქონები, ამიტომ მათ ამ სტრიქონების წარმომშობი ქვესიმრავლები ვუწოდოთ და აღვნიშნოთ $L_k, k = 1, 2, \dots$ ასოებით; გადასვლების ცხრილის სტრიქონები აღინიშნება მათი წარმომშობი ქვესიმრავლით;

2. გადასვლების პირველადი ცხრილის (ნახ. **დ4.4, ბ**) აგება იწყება **საწყი-სი მდგომარეობის** შესაბამისი სტრიქონის შედგენით. მის წარმომშობ ქვესიმრავლედ აპრიორულად აიღება $0 \in M$ ადგილის შემცველი წარმომშობი $L_1 = \{0\}$ ქვესიმრავლე.

3. აღნიშნული ცხრილის დანარჩენი მდგომარეობების შესაბამისი სტრიქონების ფორმირდება შედგენილ სტრიქონებში მათი წარმომშობი ქვესიმრავლების გამოჩენის შემდეგ;

4. წარმომშობი $L_k = (\alpha_1, \alpha_2, \dots, \alpha_M)$ ქვესიმრავლის მიხედვით (სადაც $\alpha_i \in N$, ხოლო N – ნატურალური რიცხვების სიმრავლეა) გადასვლების პირველადი ცხრილის შედგენის წესი: **ა)** განვიხილოთ გადასვლების პირველადი ცხრილის სტრიქონი, რომელსაც შეესაბამება L_k ქვესიმრავლე და სვეტები, რომლებიც შეესაბამება x_{ji} შესასვლელები; მათ გადაკვეთებზე არსებული უჯრები აღვნიშნოთ როგორც (L_k, x_{ji}) . მათი რაოდენობა უდრის L_k ქვესიმრავლეში არსებული α_i რიცხვების რაოდენობას; **ბ)** განვიხილოთ D_1 -ბარათის ის სტრიქონები, რომელთა ნომრები ემთხვევა L_k ქვესიმრავლეში არსებულ რიცხვებს; **გ)** D_1 -ბარათის წინა პუნქტში განხილულ სტრიქონებისა და ამავე ბარათის $D_{1(ij)}$ -ველის გადაკვეთაზე არსებული რიცხვებისაგან შევადგინოთ სიმრავლე და იგი ჩავწეროთ გადასვლების პირველადი ცხრილის **ა** პუნქტში ფორმირებულ (L_k, x_{ji}) უჯრაში; **დ)** წინა პუნქტში ფორმირებული სიმრავლეები წარმოადგენს წარმომშობ სიმრავლეს. თუ ასეთი სიმრავ-

ლე არ არსებობს უკვე ფორმირებულ წარმომშობ სიმრავლებებს შორის, მას შეესაბამება გადასვლების პირველადი ცხრილის ახალი სტრიქონი.

5. გადასვლების ცხრილის სვეტ «გამოსასვლელის» იმ სტრიქონში, რომელსაც შეესაბამება მონიშნული წარმომშობი ქვესიმრავლე, ჩაიწერება ციფრი 1, ხოლო ამ სვეტის დანარჩენ სტრიქონებში ჩაიწერება ციფრები 0.

6. გადასვლების პირველადი ცხრილის აგება დამთავრდება ყველა წარმომშობი სიმრავლის შესაბამისი სტრიქონის ფორმირების შემდეგ.

ა)	D_I -ბარათი							
	$D_{I(a)}$ კელი				$D_{I(b)}$ კელი			
	(1;2)	(11;3)	(13;5)	(18;8)	(2;1)	(12;4)	(15;6)	(16;17)
0		3			1	4		
1	2							
2				8				
3		3				4		
4			5	8			6	7
5			5	8			6	7
6							6	7
7			5	8			6	7
8								

ბ)	გადასვლების პირველადი ცხრილი			
№	S მდგომარეობები	X_j შესასვლელი		გამოსას- ვლელი
	წარმომშობი ქვე- სიმრავლეები	$x_{j1}=a$	$x_{j2}=b$	
1	$L_1=(0)$	(3)	(1;4)	0
2	$L_2=(3)$	(3)	(4)	0
3	$L_3=(1;4)$	(2;5;8)	(6;7)	0
4	$L_4=(4)$	(5;8)	(6;7)	0
5	$L_5=(2;5;8)$	(5;8)	(6;7)	1
6	$L_6=(6;7)$	(5;8)	(6;7)	0
7	$L_7=(5;8)$	(5;8)	(6;7)	1

გ)	შესასვლელი			გამოსას- ვლელი
S	a	b		
1	2	3		0
2	2	4		0
3	5	4		0
4	5	4		0
5	5	4		1

ნახ. 44.4. ავტომატის გადასასვლელებისა და გამოსასვლელების ცხრილი- ის აგება

ნახ. 4.4. ავტომატის გა-
დასასვლელებისა და გა-
მოსასვლელების ცხრილ-
ის აგება

განვიხილოთ ჩვენი მაგალითისათვის გადასვლების პირველადი ცხრილის შედგენის პროცესის ფრაგმენტი.

ცხრილის შედგენას ვიწყებთ საწყისი მდგომარეობის შესაბამისი სტრიქონის აგებით, რომლისთვისაც წარმომშობ ქვესიმრავლედ აპირორულად ვიღებთ $L_1=(0)$ ქვესიმრავლეს. იგი შეიცავს ელემენტ 0 -ს.

D_1 ბარათის (იხ. ნახ. **დ.4.4,ა**) სტრიქონ 0 -ისა და $D_{1(a)}$ ველის გადაკვეთაზე დგას რიცხვი **3**, ხოლო ამ სტრიქონისა $D_{1(b)}$ ველის გადაკვეთაზე რიცხვები **1** და **4**. ამიტომ ჩნდება $L_2=(3)$ და $L_3=(1;4)$ სიმრავლეები. ამათგან პირველი სიმრავლე $L_2=(3)$ ჩაიწერება $(L_1; x_{j1}=a)$ უჯრაში, ხოლო მეორე სიმრავლე $L_3=(1;4) - (L_1; x_{j2}=b)$ უჯრაში.

მიღებული სიმრავლეები წარმოადგენს ახალ წარმომშობ $L_2 = (3)$ და $L_3 = (1;4)$ ქვესიმრავლეებს გადასვლების პირველად ცხრილში შესაბამება **2** და **3** სტრიქონები.

■ განვიხილოთ გადასვლების პირველად ცხრილში სტრიქონ **3**-ის შევსების პროცესი. მას შესაბამება $L_3=(1;4)$ ქვესიმრავლე.

D_1 ბარათის (იხ. ნახ. **დ.4.4,ა**) **1** და **4** სტრიქონებისა $D_{1(a)}$ ველის გადაკვეთაზე დგას რიცხვები **2,4,8**, ხოლო ამ სტრიქონებსა $D_{1(b)}$ ველის გადაკვეთაზე რიცხვები **6** და **7**. ამიტომ ჩნდება $L_5=(2;4;8)$ და $L_6=(6;7)$ სიმრავლეები. ამათგან პირველი სიმრავლე $L_5=(2;4;8)$ ჩაიწერება $(L_3; x_{j1}=a)$ უჯრაში, ხოლო მეორე სიმრავლე $L_6=(6;7) - (L_3; x_{j2}=b)$ უჯრაში.

მიღებული სიმრავლეები წარმოადგენს ახალ წარმომშობ $L_4=(2;4;8)$ და $L_5=(6;7)$ ქვესიმრავლეებს გადასვლების პირველად ცხრილში შესაბამება **5** და **6** სტრიქონები. ასე შეივსება გადასვლების პირველადი ცხრილის სხვა სტრიქონებიც.

მონიშნულ წარმომშობ ქვესიმრავლეებს წარმოადგენს $L_5=(2;4;8)$ და $L_7=(5;8)$ ქვესიმრავლეები (მათი შედის განხილული რეგულარული გამოსახულების ბოლო ადგილის ნომერი **8**), ამიტომ სვეტში «გამოსასვლელი» ციფრი **1** ჩაიწერება ამ სვეტის მე-**5** და მე-**7** სტრიქონებში (იხ. ნახ. **დ.4.4,ა**).

■ გადასვლების მიღებულ პირველად ცხრილი შეიცავს **8** სტრიქონს, რომელთაგანაც ერთნაირია მე-**5** და მე-**6** სტრიქონები. მათი გაერთიანება სტრიქონების რაოდენობას **7**-მდე ამცირებს. შემდგომში აღნიშნული ცხრილის მინიმიზების **[1,5]** მეშვეობით გვრჩება ხუთი სტრიქონის მქონე გადასვლების მინიმიზებული ცხრილი (ნახ. **დ.4.4,ბ**).

მიღებული გადასვლების ცხრილის შესაბამისი აბსტრაქტული ავტომატის ეკვივალენტური მმართველი დისკრეტული მოწყობილობა შეიძლება რეალიზდეს როგორც პროგრამულად, ისე აპარატურულადაც.

ლიტერატურა

1. **დუნდუა ა.ა., საპოვნეიკოვი ვალ. ვ., საპოვნეიკოვი ვლ. ვ.** დისკრეტულ მოწყობილობათა საკითხები. - თბ.: **სტუ, 1990** წ. - 119 გვ.
2. **დუნდუა ა.ა.** კომპიუტერული სისტემებისა და საინფორმაციო ტექნოლოგიების თეორიული საფუძვლები. - თბ.: **სტუ, 2014** წ. - 258 გვ.
3. **დუნდუა ა.ა.** ავტომატიკისა და ტელემექანიკის სასადგურო და საგადასარბენო სისტემები, II ნაწ. - თბ.: **სტუ, 2013** წ. - 478 გვ.
4. **Гивоне Д., Россер Р.** Микропроцессор и микрокомпьютеры. М.: Мир, 1983. - 464 с.
5. **Глушков В. М.** Синтез цифровых автоматов. - М.: Гос. изд. физико-математической литературы, 1962. - 476 ст.
6. **Дундуа А. А.** Формализация некоторых этапов программной реализации последовательностных схем на микропроцессорах - Проблемы разработки, внедрения и эксплуатации микроэлектронных систем железно-дорожной автоматики и телемеханики: сб. науч. тр. - СПб.: Петербургский государственный университет путей сообщения, 2005. Стр. 88 - 98.
7. **Дундуа А. А.** Координатный метод перехода от языка заказчика к языку разработчика цифровых систем управления - Автоматика и телемеханика железных дорог России. Техника, технология, сертификация: сб. науч. тр. - СПб.: Петербургский государственный университет путей сообщения, 2008. Стр. 51 - 58.
8. **Информатика:** учебник для бакалавров/под ред. **Трофимова В.В.** - М.: «Юрайт», 2013 - 917 с.
9. **Кузин А.В., Жаворонков М.А.** Микропроцессорная техника. М.: Академия, 2013 - 304 с.
10. **Колдуэл С.** Логический синтез релейных устройств. - М.: Изд. Иностранной литературы, 1962. - 737 с.
11. **Микропроцессорные системы / Александров Е.К. и др.;** Под общ. ред. **Пузанкова Д. В.** - М.: СПб.: Политехника, 2002. - 935 с.
12. **Микропроцессорные системы централизации / Сапожников Вл. В. и др.;** Под общ. ред. **Сапожникова Вл. В.** - М.: ГОУ «Учебно-методический центр по образованию на железнодорожном транспорте». 2008.- 398 с.
13. **Новиков Ю. В., Скоробогатов П. К.** Основы микропроцессорной техники. М.: Интернет-Университет Информационных Технологий: БИНОМ. Лаборатория знаний. - 2012. 357с.
14. **Новожилов О. П.** Архитектура ЭВМ и систем . М.: «Юрайт», 2016. - 527 с.
15. **Новожилов О. П.** Информатика . М.: «Юрайт», 2012. - 564 с.

16. **Прангшвили И. В.** Микропроцессоры и микро-ЭВМ. М.: Энергия, 1979. – 232 с.

17. **Сапожников В. В., Сапожников Вл. В., Борисенко Л. И.** Какими должны быть микропроцессорные системы железнодорожной автоматики и телемеханики, «Автоматика, телемеханика и связь», 1988, №5, с. 32-34 .

18. **Сапожников В. В., Сапожников Вл. В., Христов Х. А., Гавзов Д.В.** Методы построения безопасных микроэлектронных систем железнодорожной автоматики – М.: «Транспорт», 1995. стр. 272.

19. **Сапожников В. В., Кравцов Ю А., Сапожников Вл.В.** Дискретные устройства железнодорожной автоматики, телемеханики и связи. М.: Транспорт, 1988. – 255 с.

20. **Системы автоматики и телемеханики на железных дорогах мира**/Пер.с англ.;под ред. **Г. Теега,С. Власенко.**-М.:Интекст, 2010. -496 с.

21. **Уоррен С. Мак-каллоу и Вальтер Питтс.** Логическое исчисление идей, относящихся к нервной активности. **Автоматы.** Сб.статей под ред. К.Е.Шеннона и Дж. Маккарти. М.: Изд. Иностранной литературы, 1956. ст.362-384).

22. **Мур Е. Шеннон К.** Надежные схемы из ненадежных реле - *Сб. науч. труд К.Шеннона.* Работы по теории информации и кибернетике. М.: Изд. Иностранной литературы, 1963. с.114-153).

23. **Шеннон К.** Символический анализ релейных и переключательных схем - Работы по теории информации и кибернетике. М.: Изд. Иностранной литературы, 1963. с.9-45).

24. **Нейман Дж.** Вероятностная логика и синтез надежных организмов из ненадежных компонент. **Автоматы.** Сб. статей под ред. Шеннона К. Е. и Маккарти Дж. М.: Изд. Иностранной литературы, 1956. ст.68-140).

25. **Фридман А., Менон П.** Теория и проектирование переключательных схем. М.:Мир,1978.-580 с.

ს ა რ ჩ ე მ ი

წინასიტყვაობის მაგიერ	3-10
I თავი. საწყისი ცნობები	11-31
1.1. პროცესორიდან – მიკროპროცესორამდე.....	11
1.2. ხისტი და მოქნილი ელექტრონული სისტემები.....	14
1.3. უნივერსალური მიკროპროცესორული სისტემების ფუნქცი- ონირების თავისებურებები	18
1.4. სქემოტექნიკის ძირითადი საკითხები.....	21-31
1.4.1. ძირითადი ცნობები ელექტრული სიგნალების შესახებ.....	21
1.4.2. ციფრული მიკროსქემების შესასვლელები და გამოსას- ვლელები	23
1.4.3. სალტური კავშირების ორგანიზების საფუძვლები.....	28
II თავი. პროცესორის მიერ შესასრულებელი არითმეტიკული და ლოგიკური ოპერაცი- ები	32-72
2.1. რიცხვული ფორმით ინფორმაციის წარმოდგენის საკითხი	32
2.2. ორობითი რიცხვები.....	34
2.3. თექვსმეტობითი რიცხვები.....	39
2.4. რვაობითი რიცხვები	42
2.5. ორობით-ათობითი რიცხვები	44
2.6. ორობითი არითმეტიკა	46
2.7. დამატებითი კოდების რაობა.....	49
2.8. შეკრებისა და გამოკლების ოპერაციების პროცესორული შესრულების თავისებურებები.....	56
2.9. ელემენტალური ლოგიკური ფუნქციები.....	60
2.10. ლოგიკური ოპერაციები და მათი რელიზება	65
2.11. რეგისტრებში ორობითი სიტყვების ძვრის ოპერაციები.....	67
2.12. ლოგიკური ნიღბები.....	69
III თავი. ციფრული მოწყობილობების ლოგი- კური რეალიზების საფუძვლები	73-81
3.1. ლოგიკის ალგებრის ცნება	73
3.2. ლოგიკური ფუნქციები და მათი წარმოდგენის ფორმები	74
3.3. ციფრული მოწყობილობების ლოგიკური რეალიზება	77
IV. მიკროპროცესორული სისტემის ტიპური ციფრული მოწყობილობები	82-111
4.1. კომბინაციური ლოგიკურ მოწყობილობათა ტიპური ფუნქციური კვანძები.....	83

4.2. ციფრული ავტომატები (ტრიგერები, რეგისტრები, მთვლელები)	97
4.3. მიკროპროცესორული სისტემების მეხსიერების კლასიფიკაცია	106
V თავი. მიკროპროცესორის ანატომია	112-126
5.1. პროცესორის აგების პრინციპები	112
5.8. უნივერსალური 8-თანრიგიანი პროცესორის ზოგადი სტრუქტურა	118
VI თავი. მიკროპროცესორული სისტემის ფუნქციონირების საფუძვლები	127-143
6.1. მიკროპროცესორული სისტემის სტრუქტურა	127
6.2. მიკროპროცესორული სისტემის მუშაობის რეჟიმები	130
6.3. მიკროპროცესორული სისტემის არქიტექტურა	138
6.4. მიკროპროცესორულ სისტემათა ტიპები	142
VII. თავი. თავი ინფორმაციის გაცვლის ორგანიზაცია	144-165
7.1. მიკროპროცესორულ სისტემათა სალტებით ინფორმაციის გაცვლის ციკლები	144
7.2. მიკროპროცესორულ სისტემათა სალტებო	146
7.3. ინფორმაციის გაცვლის ციკლები	150-162
7.3.1. ინფორმაციის პროგრამული გაცვლა	150
7.3.2. შეწყვეტებით ინფორმაციის გაცვლა	156
7.3.3. ინფორმაციის გაცვლა მეხსიერებასთან პირდაპირი დაშვების რეჟიმში	159
7.4. მაგისტრალში სიგნალების გავლის პროცესი	162
VIII. თავი. მანქანის მოწყობილობათა ფუნქციონირება	166-193
8.1. მიკროპროცესორი და მისი ფუნქციები	166
8.2. მეხსიერების ფუნქციები	176
8.3. ვირტუალური მეხსიერების კონცეფცია და მეხსიერების გვერდობრივი ორგანიზაციის პრინციპი	184
8.4. შეტანა/გამოტანის მოწყობილობათა ფუნქციები	189
IX თავი. პროცესორის ფუნქციონირების საფუძვლები	194-207
9.1. ზოგადი საკითხები	194
9.2. ოპერანდების დამისამართება	195
9.2.1. დამისამართების მეთოდები	196
9.2.2. მეხსიერების სეგმენტირება	198
9.2.3. ბაიტებისა და სიტყვების დამისამართება	203

9.3. პროცესორის რეგისტრები.....	204
X თავი. პროცესორის ბრძანებათა სისტემა	208-221
10.1. ზოგადი ცნობები.....	208
10.2. მონაცემების გადაგზავნის ბრძანებები.....	209
10.3. არითმეტიკული ბრძანებები	211
10.4. ლოგიკური ბრძანებები	212
10.5. გადასვლათა ბრძანებები.....	213
10.6. პროცესორის სწრაფმოწმდება.....	217
XI თავი. ზოგადი ცნობები მიკროპროცესორ- ლერების შესახებ	222-244
11.1. მიკროკონტროლერის რაობა.....	222
11.2. მიკროკონტროლერების კლასიფიკაცია და სტრუქტურა.....	224
11.3. მიკროკონტროლერის პროცესორული ბირთვი.....	226
11.4. მიკროკონტროლერის რეჟიმენტული მენეჯერება	232
11.5. შეტანა/გამოტანის პორტები.....	237
11.6. რეალურ დროში მიკროკონტროლერების ფუნქციონირების ორგანიზება	238
11.7. 8-თანრივანი მიკროკონტროლერების პოპულარ- ლი ოჯახები	239
XII თავი. ტრანსპორტზე მიკროპროცესო- რული ტექნიკის გამოყენება	245-266
12.1. ზოგადი ცნობები	245
12.2. სარკინიგზო ავტომატიკისა და ტელემექანიკის მიკრო- პროცესორულ სისტემებზე გადასვლის საფუძვლები.....	248
12.3. ელექტრული ცენტრალიზაციის აგების საკითხები	253
12.4. ბინარული პროგრამის ბლოკ-სქემის ფორმალიზებული აგების ავტორისეული მეთოდი	261
12.5. სარკინიგზო ავტომატიკისა და ტელემექანიკის მიკროპრო- ცესორულ სისტემათა ხარისხობრივი მახასიათებლები.....	264
დანართი 1. მიკროპროცესორების ტექნიკაში გამოყენე- ბული ძირითადი ინგლისური აბრევიატურები	268-275
დანართი 2. მიკროპროცესორების ტექნიკაში გამოყენე- ბული ძირითადი ცნებები	276-297
დანართი 3. ნახევარგამტარული ტექნიკის საფუძვლები	298-392
დანართი 4. ციფრული მოწყობილობების აბსტრაქტული სინთეზის ფორმალიზებული ალგორითმი	323-339
ლიტერატურა	340